

통신용 3단자 EMI 필터에 관한 연구

EMI suppression filter of three terminal for communication

윤 중 락*, 김 갑 일, 이 현 용
명지대학교 전기공학과

Jung-Rag Yoon, Kab-Il Kim, Heon-Yong Lee
Dept. of Electrical Eng. Myong Ji Univ.

Abstract

In this paper, 3-terminal EMI filter for communication was studied. EMI filter for communication combining Ferrite bead with 3-terminal capacitor was constructed with T-type. We was able to control resonance frequency with chip capacitor value and attenuation characteristics by Ferrite bead properties.

서 론

최근 제품의 고속화, 다기능화됨에 따라 대부분의 전기 제품이 디지털신호를 이용하므로써 이를 기기에서 발생하는 고주파 노이즈가 여러 가지 문제를 일으키고 있다.⁽¹⁾ 일반적으로 노이즈 필터는 30MHz이하의 낮은 주파수에서 사용되는 전원용 노이즈 필터와 30MHz이상의 통신용 노이즈 필터로 구별되며 지금까지의 일반용 노이즈 필터는 페라이트 비드, 코일, 캐패시터를 단독으로 이용하였으나 신호의 주파수가 극복해 있거나, 제거하고자 하는 노이즈 성분의 비율이 크면 감쇄특성이 완만함으로써 신호 과정에도 영향을 미치고 정교한 회로에서는 타이밍에 문제가 발생하여 오동작할 가능성이 있다.⁽¹⁾ 따라서 최근에는 캐패시터와 고주파 특성이 우수한 NiZn계의 페라이트 비드를 조합하여 L형, T형, π형 3단자 저역 필터를 이용함으로써 노이즈 성분만을 제거하고 있다. 일반적인 3단자형 필터는 캐패시터의 한 쪽 전극에 2개의 단자를 설치하고 입력측과 출력측으로 나눔으로써 캐패시터의 전극 및 리드선에 생기는 잔류인덕턴스를 차감하여 공진 주파수를 고주파 영역으로 이동시킴으로써 주파수 특성을 개선시킨

캐패시터이다. 그러나 PCB 실장시 접지단자에 생기는 잔류 인덕턴스 성분에 따라 감쇄 성분이 악화되므로 필터 특성이 나빠진다. 따라서 본 논문에서는 잔류 인덕턴스를 차감하고 주파수 특성이 우수한 칩 캐패시터와 페라이트 비드를 이용하여 고주파에서의 감쇄 특성이 우수한 EMI 노이즈 필터를 설계하고 제작하였다. 차후 표면실장형 칩 형 EMI LC 필터의 설계시의 L과 C의 기생 용량에 따른 특성을 파악하기 위하여 페라이트 비드와 칩 캐패시터의 고주파에서의 등가회로를 고려하여 제작 검토하였다.

2. 통신용 EMI 필터의 구조 및 소자 특성

2.1 통신용 EMI 필터의 구조

3단자형 EMI 필터는 캐패시터와 인덕턴스를 조합시킨 L형, T형, π형과 같은 복수 소자로 구성되어 있으며 본 논문에서는 감쇄 특성이 좋은 T형 회로를 이용하였다. 그림 1은 T형 등가회로와 구조로서 리액턴스는 입력력측의 리드선에서 발생하는 잔류 인덕턴스를 얻었다. 원하는 주파수에서 감쇄 특성을 향상하기 위하여 페라이트 비드를 이용하였으며 캐패시터는 교세라(주) 2012 크기의 칩 캐패시터를 이용하였다. 리드의 잔류 인덕턴스는 다음의 식을 이용하여 계산하였으며 1[MHz]에서 측정한 결과와 유사함을 볼 수 있었다.

$$L = 5.087 [2.303 \log_{10}(\frac{4l}{d}) - 0.75] [nH]$$

L : 리드 길이 [inch], d : 리드 반경 [inch]

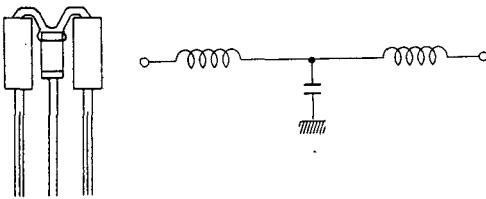


그림 1. 3단자 EMI 필터 구조 및 T-형 등가회로

2.2 페라이트 비드 (Ferrite Bead)

고주파영역에서 주로 사용되는 소프트 페라이트는 Mn-Zn 페라이트와 Ni-Zn 페라이트가 주류를 이루고 있으며 고주파 영역에서 수십 Ω 에서 수백 Ω 정도의 임피이던스를 가지는 반면 직류 저항은 매우 적으므로 고주파 노이즈의 저감에 적절하며 저 임피이던스 노이즈 대책에 효과가 있다. 특히 Ni-Zn 페라이트는 비교적 높은 투자율을 가지면서 전기 비저항이 $10^6 \Omega/\text{cm}$ 로 높고 대기중에서 소결하고 사용목적에 따라 2가의 금속이온인 Ni이온이 Co,Cu,Mn등으로 치환하여 투자율(μ' , μ'')을 변화시켜 임피이던스를 변화시킨다.⁽²⁾ 그림 2는 페라이트 비드의 등가회로로서 임피이던스 Z는 다음과 같이 표현되며

$$Z = R(f) + j\omega L(f)$$

페라이트의 임피이던스와 손실은 복소투자율 형태로 표현되며 손실은 주파수 증가에 따라 페라이트의 미소자계영역(Domains) 이동이 증가함으로 증가하며 다음과 같이 된다.

$$\begin{aligned} Z &= Kj\omega\mu_0 [\mu'(f) - j\mu''(f)] \\ &= K\omega\mu_0\mu''(f) + jK\omega\mu_0\mu'(f) \\ &= R(f) + j\omega L(f) \end{aligned}$$

μ_0 : 진공 투자율, $\mu'(f)$: 실수부 투자율,

$\mu''(f)$: 헤수부 투자율, $\omega = 2\pi f$

K: 페라이트 치수 및 권선에 따른 상수,

그림 3은 페라이트 비드의 형태로서 인덕턴스 L은 다음과 같다.

$$L = \frac{\mu_0 T}{2\pi} [\mu'(f) - \mu''(f)] \ln \frac{D_o}{D_i}$$

2.3 칩 캐패시터(Chip Capacitor)⁽³⁾

이상적인 캐패시터는 주파수가 증가할수록 임피이던스가 감소하고 모든 주파수에서 안정적인 값을 가져야 한다. 그림 4는 이상적인 캐패시터의 등가회로로서 직렬 인덕턴스 및 직렬저항 성분으로 인하여 일정한 주파수에서 공진점을 갖게되고 그 주파수 이상에서는 캐패시터로서의 기능을 잃게된다. 이러한 공진 주파수점은 캐패시터 리드선의 종류와 길이, 사용된 유전체의 종류에 따라 달

라진다. 칩 캐패시터의 경우 소형이면서도 전해 캐패시터나 플라스틱 필름보다 고주파 대역에서 공진점을 갖게되면 외부 리드선이 없으므로 이상적인 캐패시터와 유사한 그림 5와 같은 등가회로를 가지게 되며 등가회로부터 주파수에 대한 임피이던스는 다음식으로 표현된다.

$$Z_s = \frac{1}{sC_p + \frac{1}{R_s + sL_s + \frac{1/s}{C_s}}}$$

여기서 $s = j 2\pi f$ 이다

그림 6은 일본 교세라 주식회사의 칩 캐패시터의 용량 및 칩 크기에 따른 공진 주파수점으로 10 [pF]의 경우 공진 주파수점이 1020 ~ 1080 [MHz]을 가지고 칩 크기가 작을수록 전극의 길이가 적어지므로 공진 주파수점이 증가함을 볼 수 있다. 또한 캐패시터의 용량이 감소하면 공진 주파수점이 증가함을 볼 수 있으며 통신용 노이즈필터에 제작시 공진 주파수점 및 용량을 고려해야한다.

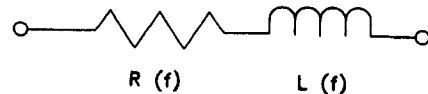


그림 2. 페라이트 비드 등가회로

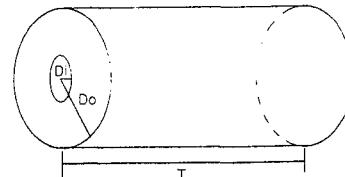


그림 3. 페라이트 비드 형태

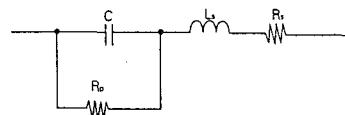


그림 4. 이상적인 캐패시터 등가회로

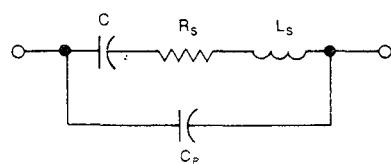


그림 5. 고주파 캐패시터 등가회로

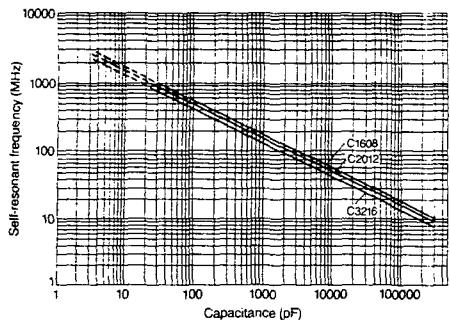


그림 6. 캐패시터 용량에 따른 공진 주파수

3. 통신용 EMI 필터 제작 및 고찰

그림 7은 Network Analyzer(HP 8753C)를 이용하여 측정한 330 [pF] 용량의 칩 캐패시터와 0.6[mm] 직경의 리드 길이에 따른 3단자 캐패시터 필터 특성으로서 리드 길이가 길수록 주파수 공진점이 저주파 대역으로 이동함을 볼 수 있다. 그림 (a)는 리드 길이가 25[mm]인 경우로 계산 결과 32.5[nH] 였고 실제 HP 4149A로 1MHz에서 측정한 결과 34 [nH]로서 계산한 결과와 유사함을 알 수 있었으며 필터 특성에서 201[MHz]에서 3[dB] 감쇄량을 가지며 500[MHz]에서 공진점이 형성됨을 볼 수 있다. 본 실험에서 사용된 페라이트 비드(I)는 초기 투자율이 500이고 외경 1.6mm, 내경 0.8mm, 길이 12 mm이고 100 MHz에서 155[Ω] 임피던스를 가지고 페라이트 비드(II)는 초기 투자율 및 내, 외경은 동일하고 길이가 5mm이고 임피던스가 70[Ω]으로서 그림 8에 페라이트 (I)는 특성을 나타내었다. 그림 9는 페라이트 비드를 삽입한 필터 특성 곡선으로 (a)는 페라이트 비드를 단독으로 이용한 2단자 특성 곡선이고 (b)는 페라이트 비드를 삽입한 3단자 캐패시터 필터 특성 곡선으로 페라이트 비드를 삽입하지 않은 특성 곡선에 페라이트 비드 특성을 더한 것임을 볼 수 있다. 그림 7과 비교하여 보면 페라이트 비드(I)를 삽입함으로써 6.6[MHz]에서 3[dB] 감쇄량을 가지며 공진점은 320[MHz]에서 공진점이 형성됨을 볼 수 있다. 그림 10은 페라이트 비드 (II)를 삽입한 특성 곡선으로 1.8[MHz]에서 3[dB] 감쇄량을 가지며 200[MHz]에서 공진점이 나타나며 감쇄 특성이 향상됨을 볼 수 있다. 이상의 결과 보듯이 페라이트 비드의 특성이 3 [dB] 감쇄량에 큰 영향을 나타냄을 볼 수 있으며 공진점은 큰 차이는 보이지 않으나 페라이트 비드의 인더턴스에 의해 저주파 대역을 이동함을 볼 수 있다. 그림 11은 칩 캐패시터 용량에 따른 필터 특성 곡선으로서 160 ~ 470[pF]의 경우 공진점이 180 ~ 690[MHz]로서 캐패시턴스값이 감소할수

록 공진점이 증가함을 볼 수 있다. 이상의 결과로부터 공진점은 캐패시턴스의 용량을 변화시켜 얻을 수 있음을 알 수 있고 그림 6의 공진 특성과 유사함을 볼 수 있다. 이상의 실험 결과 필터 소자값을 변화하면 3[dB] 공진점이 변화함을 알 수 있으며 C 또는 L이 클 때는 공진 주파수가 감소 한다.

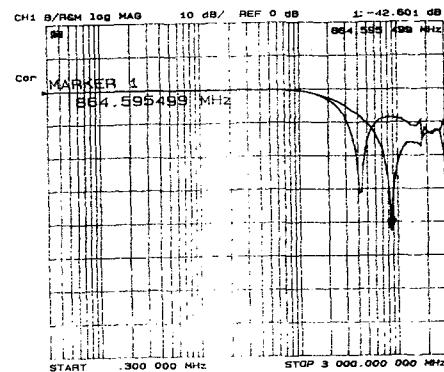


그림 7. 리드 길이에 따른 필터 특성

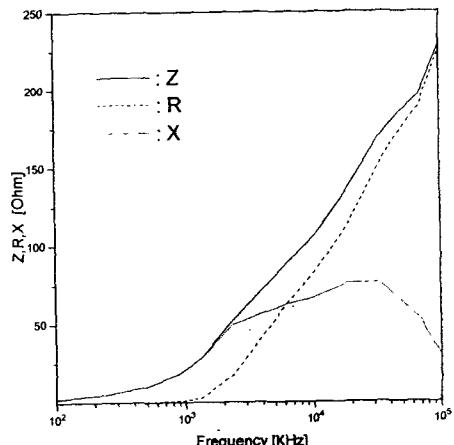


그림 8. 페라이트(I) 임피던스 특성

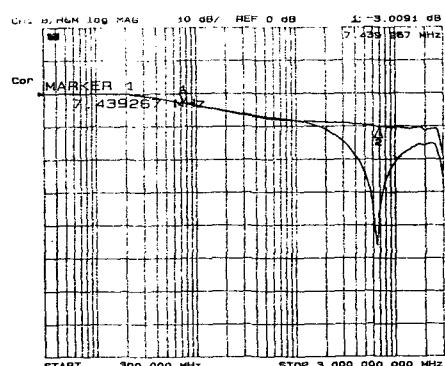


그림 9. 페라이트 (II)에 따른 필터 특성

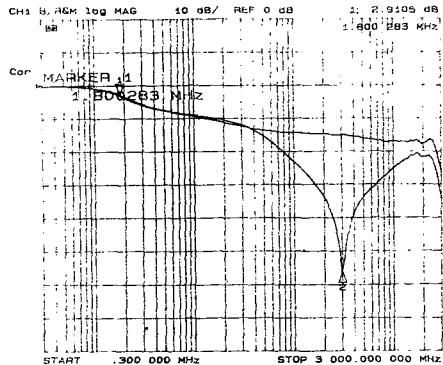


그림 10. 페라이트 (I)에 따른 필터 특성

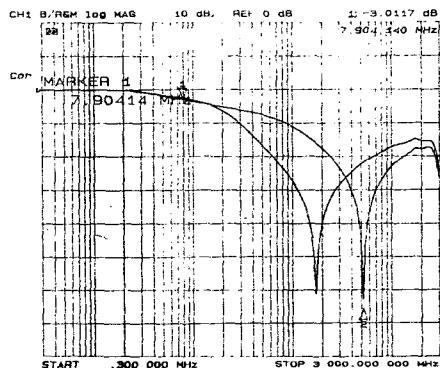


그림 11. 470[PF] 용량에 따른 필터 특성

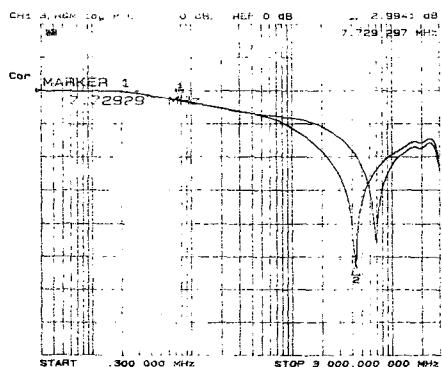


그림 12. 160[PF] 용량에 따른 필터 특성

4. 결 론

- 페라이트 비드로 구성된 3단자 EMI filter를 제작한 결과 다음과 같은 결론을 얻었다.
- (1) 페라이트 비드가 없는 3단자 필터의 경우 리드의 길이에 따라 공진점이 많이 변함을 볼 수 있다.
 - (2) 페라이트 비드를 삽입한 3단자 필터의 경우 페라이트 비드 특성과 3단자 필터의 조합 형태로 특성이 나타남을 볼 수 있다.
 - (3) 캐패시터를 이용하여 공진점 조절이 가능하였으며 캐패시터의 공진 특성을 고려하여 설계하여야 한다.

참 고 문 헌

1. P.Dobrogowski,J.Schroeder III "EMI control techniques using filtered connectors," AMP 12th Annual connector sysposium,68,TP-U-233-79 (1979)
2. S.Chikazumi, "Physics of magnetism," New York, John Wiley & Sons, 263 (1964)
3. Jeffrey K.Eckert "A handbook series on electromagnetic interference and compatibility. Vol 4. Filters and power conditioning," Interference control technologies, Inc. (1988)