

# 반응성 마그네트론 스퍼터링으로 제작한 TiN의 전기적 특성

The electric properties of TiN made by reactively magnetron sputtering

김종진\* Jongjin Kim  
신인철 Inchel Shin  
이상미 Sangmi Lee  
김홍배 Hongbae Kim

청주대학교 전자공학과  
(주) 아펙스 연구개발센터 연구원  
청주대학교 전자공학과  
청주대학교 반도체공학과

Dept. of Electronic Eng.Chongju Univ.  
APEX Co., Ltd JR Develop., Eng  
Dept. of Electronic Eng.Chongju Univ.  
Dept. of Semiconductor Eng.Chongju Univ.

## Abstract

The deposition condition of TiN films as electrode was studied by sheet resistance, TiN depositon Thickness, X-ray diffraction. TiN was made by reactively DC magnetron sputtering with varying  $N_2/Ar$  mixture gas and substrate temperature. After finding The deposition condition of TiN films, The samples with the structure of  $Cu/Ta_2O_5/Si$ ,  $TiN/Ta_2O_5/Si$ , and  $Cu/TiN/Ta_2O_5/Si$  were prepared and were measured I-V, C-V.

As a results, it was found that when TiN was deposited in an  $N_2$  atmosphere, its Sheet resistane is lower than in  $N_2/Ar$  mixture

## 1. 서 론

반도체 기술이 발전함에 따라 집적회로 칩 크기, 복잡성, 소자 패키징 밀도는 계속적으로 증가하고 있다. 집적회로 공정의 하나인 금속

공정에도 고집적화에 따른 새로운 기술이 요구 되고 있지만 현재까지 비교적 낮은 전기 저항율을 갖고, 박막 형성이 용이하고, 패턴의 정의가 쉬운 Al 및 Al합금이 금속공정의 배선 재료로 주로 사용되어 왔다. 고집적회로 (ULSI) 개발은 기존의 회로를 down scaling 하는 방법에 의하여 이루어지고 있다. 이와 같이 소자의 기하학적인 크기 감소가 계속됨에 따라 반도체 공정의 열처리로부터 contact 과 interconnection에 있어서 심각한 문제를 야기시킬 수 있다. 선폭의 감소와 길이의 증가로 인하여 소자의 동작속도를 제한시켜 오동작을 유발시키고, grain boundary에서 electromigration 현상[1,2]을 유발시켜 metal line의 파괴를 가속시키게 되었다. 따라서 선폭과 공간의 여유를 갖도록 해주면서 소자간의 연결을 줄이는 multilevel metallization의 도입과 저항이 낮은 메탈리제이션 재료의 개발에 초점이 맞추어지고 있다.

절삭공구의 수명 연장을 위한 wear-resistant coating, 장식용 코팅재료, 그리고 박막저항기[3]로서 사용되는 TiN은 앞에서 언급된 데로 다양한 반도체 메탈리제이션에서의 확산장

벽으로[4-7], 실리콘에 대한 contact layer, 금속/산화막/반도체 집적회로[8]에서, 태양열 흡수와 가시영역에서 광학적 특성을 보이기 때문에 열전달 거울로서 연구되어 왔다.[5]

본 연구에서는 이러한 TiN의 Reactively DC magnetron sputtering 장비를 이용하여 여러 가지 증착 조건(증착시 기판온도와 아르곤에 대한 질소의 분압)을 변화시켜가면서 두께, 저항을, XRD분석등의 물리적인 특성을 조사하여 메탈리제이션으로서 최적조건을 찾고, 고유전체 산화막으로 연구되고 있는 Ta<sub>2</sub>O<sub>5</sub>의 전극으로써 TiN, Cu, Cu/TiN 다층 전극을 Ta<sub>2</sub>O<sub>5</sub> 산화막위에 증착시켜 MOS 구조를 형성하였다. MOS로서 동작 가능여부는 C-V 측정으로, 그리고 I-V 측정을 통해서 각 전극의 누설 전류 특성을 알아보았다.

## 2. 실험 방법

먼저 TiN 박막을 제작하기 위하여 순도 99.999%를 가지는 3.5 inch Ti 타겟을 준비하여 Sputter gun에 장착하였다. TiN의 면저항, 두께, XRD 분석을 위해서 TiN/Si구조를 제작하였다. Sputtering 하는 동안 변화 조건은 기판의 증착 온도, N<sub>2</sub> : Ar 혼합비율의 변화를 주었다. 그 후 가장 좋은 조건에서 증착된 TiN막으로 캐패시터 구조를 이루어 누설전류 특성을 알아보기 위해서 I-V 측정을 하였다. 다른 전극과 비교하기 위해 전극을 Cu와 Cu/TiN을 제작하여 탄탈륨 산화막위에 증착하여 MOS 구조를 이루었다.[13]

### (1) TiN 의 제조

P-type Si 웨이퍼를 준비하여 유기 세척과 RCA cleaning으로 웨이퍼를 세척하였다. 반응성 스퍼터링을 하기 위해서 Ar와 N<sub>2</sub>를 혼합하여 증착하였다. 첫번째 조건으로는 N<sub>2</sub> = 100%를 주입, 두번째 조건으로는 N<sub>2</sub> : Ar = 70 : 30, 세번째 조건으로는 N<sub>2</sub> : Ar = 20 : 80 으로 MFC를 조절하였다. 여기에 각각 증착시 온도를 달리하였는데 200℃, 300℃, 400℃, 500℃, 600℃를 달리하였다. 증

착 시간은 30분이었고 이 모든 샘플에 대해서 두께와 면저항 그리고 400℃, 500℃, 600℃의 온도에서 증착된 샘플들에 한해서 XRD 분석을 행하였다. 스퍼터링 초기 진공도는 대체적으로 3.0 ~ 7.0 × 10<sup>-6</sup> torr 였고 sputtering 시 방전을 위한 초기 작업 진공도는 3×10<sup>-2</sup> torr 였다. 플라즈마가 발생한 후 작업 진공도는 1.0 × 10<sup>-2</sup> torr로 유지하였다.

### (2) MOS CAPACITOR의 제작

위의 실험에서 TiN 의 막특성을 조사한 후 가장 적합하다고 생각되는 조건에서 증착된 것으로 MOS CAPACITOR를 제작하였다. 먼저 여기서 Oxide 막은 고유전체로서 유망한 물질인 Ta<sub>2</sub>O<sub>5</sub> 막이다. 고밀도 DRAM에 연구되고 있는 Ta<sub>2</sub>O<sub>5</sub>위에 TiN 박막을 전극으로써 증착시키고 C-V, I-V 측정을 하였다. 다른 금속 전극막과의 특성을 비교하기 위해 electromigration에 대한 저항성이 높고, Resistivity가 Al보다 낮은 Cu를 선택하였다. Ta<sub>2</sub>O<sub>5</sub> 박막이 100Å 정도 증착된 wafer 위에 metal mask hole 직경이 200um 정도 되는 것을 이용하여 TiN을 약 2000Å 정도 DC magnetron sputtering으로 증착시켰다. I-V 측정은 HP 4145A, 그리고 C-V는 HP 4192A로 측정하였다.

## 3. 결과 및 토의

### (1) 두께 측정

Alpha step을 이용하여 TiN의 두께를 측정하였다. 정사각형의 한번의 길이가 약 5mm정도되는 메탈마스크를 이용하여 0.15A의 전류, 진공도 5.0×10<sup>-2</sup>Torr유지, 그리고 증착 시간은 20분으로 하여 TiN/Si구조를 제작하였다. 그림 1에서 N<sub>2</sub> = 100% 인 경우 200℃에서 285nm, 600℃에서 380nm 였다. N<sub>2</sub> 와 Ar을 혼합하여 증착 한 경우에도 N<sub>2</sub> 만 주입 한 경우보다 두께가 작았고, 온도가 높으면 높을수록 박막의 두께가 두꺼워짐을 알수 가 있었다. 온도가 높으면 Ti Target과 반응성 가스들간의 활성화가 잘 이루어짐을 알수 있다.

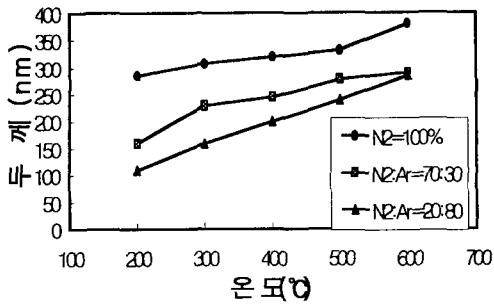


그림 1. N<sub>2</sub>:Ar의 혼합비에 따른 TiN의 증착 두께

### (2) 면저항 측정

위에서 두께 측정된 TiN 박막 샘플로 면저항을 측정하였다.

그림 2.에서 알 수 있듯이 역시 두께가 가장 두꺼운 조건에서도 나타난 질소 100% 주입시 가장 면저항이 낮았음을 관찰 수 있다. 온도 별로 보면 300°C보다는 400°C에서 더 좋았다. 그리고 500°C, 600°C로 올라갈수록 면저항이 증가함을 보였다. N<sub>2</sub> : Ar = 70 : 30%, N<sub>2</sub> : Ar = 20 : 80% 를 주입하였을 경우는 면저항 값이 대체로 전극으로 쓸 수 없을 정도로 그 수치가 높았다.

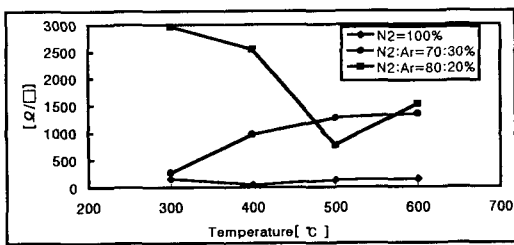


그림 2 TiN 박막의 면저항 측정

### (3) X-Ray 회절

그림 3,4,5는 모두 증착 온도가 400°C였고 N<sub>2</sub> =100% 인 경우 TiN(200) 피크가 42.84°에서 선명하게 나왔다. N<sub>2</sub> : Ar = 70 : 30% 인 경우 역시 42.84°에서 검출되었지만 크기는 상대적으로 작았다. N<sub>2</sub> : Ar = 20 : 80% 주입된 경우는 거의 검출되지 않았다.

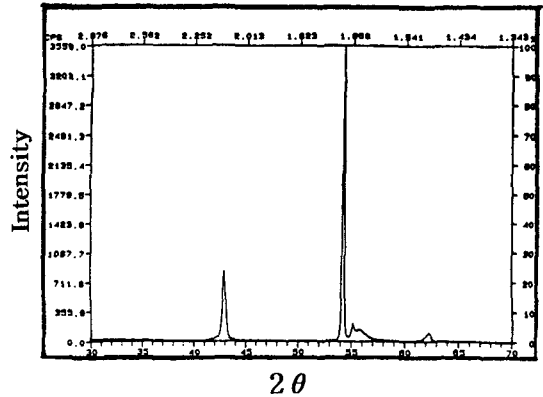


그림 3. N<sub>2</sub> = 100% X선 회절 패턴

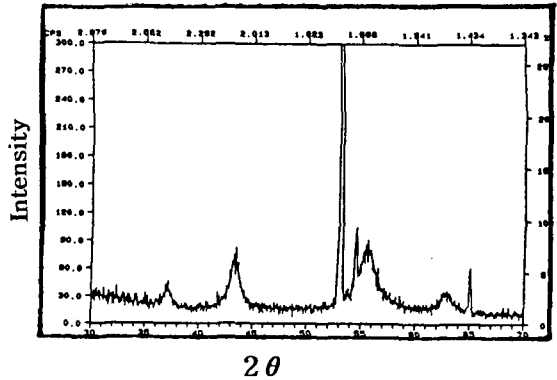


그림 4. N<sub>2</sub> : Ar = 70 : 30% X선 회절 패턴

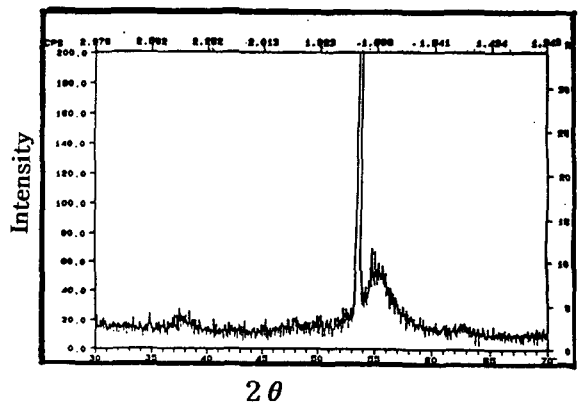


그림 5. N<sub>2</sub> : Ar = 20 : 80% X선 회절 패턴

(4) I-V 측정

$N_2=100\%$ , 기판 온도  $400^\circ C$ 에서 TiN 전극을 형성하였고 Cu, Cu/TiN 다층 박막 전극을 제작하여 비교하였다. Cu를 선택한 이유는 저항율이 현재 사용하고 있는 Al 보다 높고 Al 에서 발생하는 Electromigration에 대한 저항도가 높기 때문이다.

그림 6은 3가지 전극, 즉 Cu, Cu/TiN, TiN 전극을 사용하였을때의 I-V 측정 결과이다.  $Ta_2O_5$ 막에 대한 누설 전류는 TiN의 경우가 가장 낮았다.

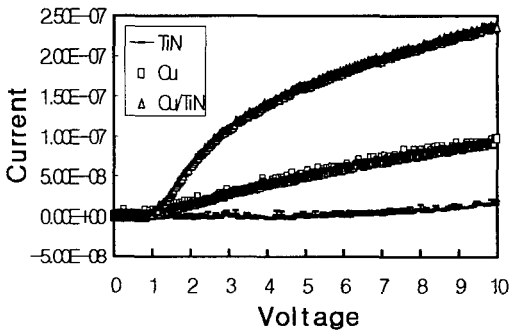


그림 6. 전극에 따른 누설전류특성 비교

(5) C-V 측정

그림 7에서 Cu전극으로 측정된 결과 측정영역과 인버전 사이의 캐패시턴스값이 그림 8,9 보다 상당히 크며 이것은 Cu 전극의 저항율이 Cu/TiN 전극이나 TiN 전극의 저항율에 비해 낮기 때문이다. 그림 8에서 TiN 전극은 저항율이 높아 캐패시턴스값이 감소되었다.

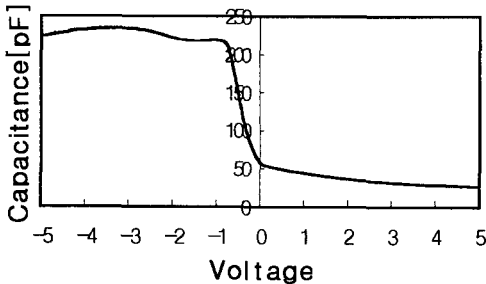


그림 7. Cu/ $Ta_2O_5$ /Si의 C-V 측정

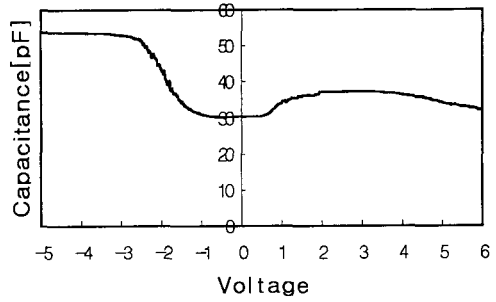


그림 8. Cu/ TiN/ $Ta_2O_5$ /Si의 C-V 측정

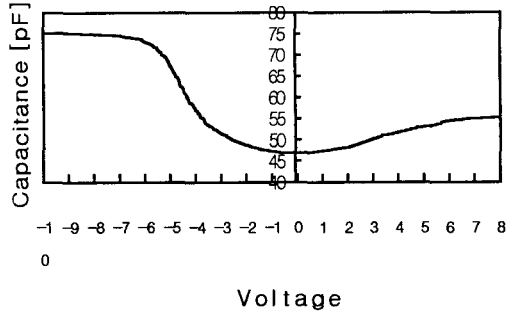


그림 9. TiN/ $Ta_2O_5$ /Si의 C-V 측정

4. 결 론

$N_2 = 100\%$  주입한 경우가 증착율, 저항율, X-ray 회절에 분석을 통해 TiN의 최적조건임을 알 수 있었다. 이러한 조건에서 제작한 TiN을 전극으로 하였을 경우 I-V 측정결과 다른 전극물결과 비교하였을 때 낮은 누설 전류 특성을 보였다.

참 고 문 헌

- [1] IEEE Trans. Electron Devices, ED-16 4 (1969) 338
- [2] IEEE Trans. Electron Devices, 40, 8 (1993) 1938
- [3] W.Schintlmeister, O.Pacher and K.Pfaffinger, J.Electrochem.Soc., 123(1976) 924
- [4] C.Y.TING, J.Vac.Sci. Technol., 21 (1982) 14.
- [5] M. WITTMER, Appl. Phys. Lett., 37(1980) 540
- [6] H.von Seefeld, N.W.Cheung, M.Maenpaa, IEEE Trans. Electron Devices, 27 (1980) 873
- [7] N.W.Cheung, H.von Seefeld, J.Appl. Phys., 52 (1981) 4297
- [8] M. WITTMER and H.Melchior, Thin solid films, 93 (1982) 397
- [9] Hideaki Matsuhashi and Satoshi Nishikawa SSDM (1993) 853