

## ICP(Inductively Coupled Plasma)를 이용한 Shallow Trench식각 특성 연구

이주훈, 김현수, \*이주욱, \*이정용, 염근영  
성균관대학교 재료공학과, \*한국과학기술원 전자재료공학과

집적회로 소자의 크기가 sub-micron이하로 고집적화됨에 따라 현재 사용되고 있는 modified LOCOS(LOCAl Oxidation of Silicon)방법은 소자고립에 있어서 bird's beak과 평탄화 문제로 인해 그 한계가 있다. 이를 대체할 수 있는 새로운 소자고립 방법 중의 하나가 shallow trench를 이용하는 방법이다.

본 연구에서는 고밀도 플라즈마원인 planar inductively coupled plasma(ICP) 식각장비를 이용하고 반응성 가스로서  $Cl_2$ 을 사용하여 차세대 반도체의 소자고립을 위한 실리콘 shallow trench를 식각하였다. ICP식각장비는 ICP power를 조절함으로써 플라즈마 밀도를 변화시키고 bias voltage에 따라서는 기판으로 입사하는 이온의 에너지를 조절할 수 있는 장점을 지닌다. 따라서 5mTorr에서 ICP power를 200, 400, 600W로 변화시키고 bias voltage를 0-100V로 조절함으로써 실리콘의 식각 속도, mask물질로 사용될 silicon nitride에 대한 식각선택도를 조사하였다. 또한 식각된 실리콘 표면위에 Schottky diode를 제작하여 rf power나 bias voltage에 따른 trench 식각시 발생가능한 전기적 손상을 관찰하였다.

ICP power가 증가함에 따라서 silicon nitride와의 식각선택도는 감소하나 silicon의 식각속도는 증가하였다. 식각선택도는 bias voltage를 감소시킴으로써 얻을 수 있으나 trench식각시 undercut의 정도가 bias voltage가 감소하게 되면 증가하게 되므로 vertical한 sidewall을 얻을 수 없게 된다. 따라서 산소 또는 질소를 염소 가스에 첨가하여 sidewall을 passivation시킴으로서 높은 식각속도와 식각선택도를 유지하도록 하였으며 trench 식각시의 물리적 손상을 TEM을 이용하여 관찰하였다.

- 본 연구는 1996년도 현대전자의 차세대반도체 기반기술 개발사업의 연구비 지원에 의해 수행되었습니다.