

C-Band 위성통신용 고출력 증폭기의 설계 및 제작

에 성 혁* , 윤 순 경* , 전 형 준* , 나 국 환*

광운대학교 전자공학과*

A Design and Fabrication of a High Power SSPA for C-Band Satellite Communication

S.H. Ye * , S.K.Yoon * , H.J.Jeon* , K.H. Ra* **

Kwangwoon-Univ.

Abstract

In this paper, The SSPA(Solid State Power Amplifier) is 100watts amplifier which is used with C-Band Satellite Communication Up-Link frequency , 5.875 ~ 6.425 GHz. SSPA requires more output power than is available from a single GaAs FET with result it is necessary to combine the output of many device. To achieve a high power, it is important to make a good N-way power divider which has a small different phase, good combining efficiency and high power handling capability. The reliability of Power GaAs FET decrease with increasing junction temperature, power amplifier in general dissipate amount of power. It is important to provide them with a heatsink and a temperature compensation circuit to dispose of the unwanted heat. To compensate temperature, Using PIN diode attenuator, it is enable to get a precision gain control. The output power of the SSPA is more than 100watt with which the TWTA (Traveling-Wave Tube Amplifier) can be replaced. Each stage was measured by the Network analyzer HP8510C, Power meter Booton 42BD. The gain is more than 53 dB, flatness is less than 1.5 dB .

제 1 장 서 론

위성을 이용한 각종 통신기술은, 1957년 위성 Sputnik이 발사된 이래로, 발전에 발전을 거듭하여 현재에는 각종 디지털 방송과 정보통신부가서비스 등을 제공하기에까지 이르고 있다. 우리나라는 무궁화 위성의 보유로 인하여 무선통신기기 등의 수요가 확산될 전망이다. 초고주파 분야에 있어서의 기술개발이 요구된다. 기존에는 위성과 지구국간의 송수신을 위하여 TWT(Traveling-Wave Tube)를 이용한 증폭기 TWTA(Traveling-Wave Tube Amplifier)가 사용되었으나, 이것의 부피, 중량, 신뢰도, 높은 인가전압 등이 문제가 되어왔다. 소자 제작기술의 발달로 고출력 소자들이 개발됨에 따라 SSPA (Solid-State Power Amplifier)를 위성통신에 사용가능하게 되었으며, SSPA는 TWTA에 비하여 소형경량이며, 전력 효율이 우수하고 신뢰도가 증가된다. SSPA는 위성통신 분야만이 아니

라, 고출력을 요구하는 VSAT 또는 점대다 통신등의 마이크로파 통신과 의료용기기 등에서 사용이 가능하게 되었다^(1,31).

본 논문에서는 C-Band 상업위성용 Up-Link 주파수인 5.875~6.425GHz에서 N-way 전력분배기/결합기를 사용하여 선형 출력 전력 100Watt를 얻을 수 있고 온도에 따른 이득 변동을 줄이기 위하여 정밀한 온도 보상이 가능한 PIN 다이오드를 사용한 온도보상회로가 포함되어 있는 SSPA를 연구하였다.

제 2 장 설 계 이 론

전력증폭기의 경우 높은 전력이득 특성을 얻기 위하여 고출력 선형 특성에 주안점을 두어 설계한다. 단일 증폭 소자가 얻을 수 있는 전력 이득은 한정되어 있으므로, 여러개 소자의 출력을 결합하여 얻고자 하는 전력치를 얻게 하는데, 이를 위하여 설계상의 대역폭, 가용 출력

전력내에서 선형이득도 등을 향상시키기 위하여 N-way 전력 분배기/결합기를 사용한다.

제 1 절 구동 증폭기 설계 이론

구동 증폭단은 전력이득, 주파수대역, 잡음지수, 안정성등을 고려해서 설계하며, 증폭기의 전달특성은 전원과 부하의 반사계수로 표시되는 식으로 나타낼 수 있으며, 소자의 입출력이 전원과 부하의 반사계수와 정합시 ($\Gamma_S = \Gamma_{in}^*$, $\Gamma_L = \Gamma_{out}^*$), 최대의 전력을 얻으며, 전력 이득은 단방향인 경우와 쌍방향의 경우로 나누어 분류한다. 다음 그림 2 는 메이슨 도를 사용하여 나타낸 증폭기의 신호 흐름도이다^(1,3).

제 2 절 동적 영역

일반적으로 BJT 나 FET 등의 능동소자의 전력 수용 능력은 소신호 선형 전력이득에 비하여 1 dB 만큼 이득이 감소하는 전력이득을 의미하는 1-dB 이득 압축점을 사용하는데^(2,3)

$$G_{1dB} = G_{0dB} - 1$$

G_{0dB} 는 소신호 선형이득이며, 전력이득은

$$\begin{aligned} P_{1dB} &= G_{1dB} [dB] + P_i [dBm] \\ &= G_{0dB} [dB] - 1 + P_i [dBm] \end{aligned}$$

같이 주어진다.

그림 3 에서 입력 전력과 출력전력에 대한 관계를 표시하였으며, 동적 영역(Dynamic Range)은 선형적인 전력이득을 표시한다. 최소입력신호는 잡음 전력의 신호와 비례함을 알수 있으며, 선형 영역은 $P_{i,mds}$ 와 $P_{o,mds}$ 사이의 출력대역으로서

$$DR = P_{1dB} - P_{o,mds}$$

이다. 출력전력의 최대치는 P_{1dB} 로 제한되고, 출력전력 ($P_{o,mds}$) 의 최소한계는 입력전력($P_{i,mds}$)이 잡음전력보다 높아질때로 정의한다.

제 3 절 전력분배기

단일 증폭 소자가 출력할 수 있는 전력이득은 한계가 있으므로, 여러개의 출력을 결합하여, 얻고자 하는 출력전력을 얻을 수 있다.^(4,5) 전력의 분배 및 결합을 위하여, 전력 분배기/합성기가 요구되는데, 전송 선로는 낮은 삽입 손실과 이상적인 격리도, 안정도 등이 선행되어야 한다. 전력 분배기를 설계하기 위한 설계 수식은 다음과 같으며, 그림 4는 윌킨슨 전력 분배기이다.

$$\begin{aligned} \frac{1}{K^2} &= \frac{P_o}{P_b} \\ Z_2 &= Z_o \sqrt{K(1+K^2)} \\ Z_3 &= Z_o \sqrt{\frac{1+K^2}{K^3}} \\ Z_4 &= Z_o \sqrt{K} \\ R &= Z_o \frac{1+K^2}{K} \end{aligned}$$

전력 분배기/결합기는 각기 다른 지연 시간을 가지지 않도록 $\lambda/4$ 의 전송선로 길이로 각각의 정합회로를 구성하여 위상을 보정하는 형식을 취하였다.

제 4 절 전력 결합 (Power combining)

고전력 증폭기의 경우 미세한 손실이 전력량으로 큰 손실을 야기하므로, 전력 결합기를 사용하여 최종출력을 얻는 경우, 결합기의 효율은 설계 제작시 고려해야하는 중요한 사항인 것이다.^(4,5) 효율(η_c)은 다음 수식으로 주어지며,

$$\eta_c = 10 \left(\frac{-1LL}{10} \right) \log_2 N$$

L : insertion loss per path

N : the number of amplifier

출력 전력은 다음식으로 표현할수 있다.

$$P_{OUT} = \frac{P}{N} \left[\left(1 + \sum_{i=1}^N \sqrt{x_i} \cos \theta_i \right)^2 + \left(\sum_{i=2}^N \sqrt{x_i} \sin \theta_i \right)^2 \right]$$

전체 입력 전력(Pin)은

$$P_{in} = P \sum_{i=1}^N x_i$$

x_i : I 단계 출력비 $0 \leq x_i \leq 1$

이므로, 결합 효율 η_c 는 다음 식 으로 주어진다.

$$\eta_c = \frac{P_{out}}{P_{in}} = \frac{\left(1 + \sum_{i=1}^N \sqrt{x_i} \cos \theta_i \right)^2 + \left(\sum_{i=2}^N \sqrt{x_i} \sin \theta_i \right)^2}{\left(N \sum_{i=1}^N x_i \right)}$$

최대전력은 각 출력단의 위상차가 없으며, 이상적인 경우 $X_i = 1$ 일 때 아래식과 같이 쓸수 있으며

$$P_{outmax} = NP$$

출력감쇠지수(output power degradation factor)는

$$\frac{P_{out}}{P_{outmax}} = \frac{\left(1 + \sum_{i=1}^N \sqrt{x_i} \cos \theta_i \right)^2 + \left(\sum_{i=2}^N \sqrt{x_i} \sin \theta_i \right)^2}{N^2}$$

이다. 그림 5는 Non-Binary 전력 분배기/결합기에 대한 결합효율을 보였다.

제 3 장 설계 및 제작

SSPA는 고이득 증폭단, 구동 증폭단, 전력 증폭단으로 이루어지며, 전력 증폭단은 열고자 하는 전력량을 위하여, 전력 분배기/결합기를 사용하였으며, 출력을 인자하기 위한 검출부를 같이 삼입하였다. 바이어스 부에는 RF 출력을 인가하기 위한 바이어스부와 AGC 회로용 바이어스가 설계 제작되었다. 표 1.은 100 watts SSPA의 설계사양이다.

표 1. 100watts SSPA의 설계 사양
Table 1. Specification of 100 Watts SSPA

구 분	설 계 사 양
주파수 대역	5.875 - 6.425 GHz
Output Power (P1dB)	Min. 50 dBm
Saturation power	125 watt
Gain	Min. 50 dB
Gain Flatness	± 1.5 dB
Third Order Intercept Point Power (IP3)	30 dBc
Gain Stability over Temperature	± 2.0 dB / 0 ~ 70 °C
Input VSWR	1.5 : 1
Output VSWR	2.0 : 1
DC Input	+12 V, 85 A max. -12V, 1.0 A max.

제 1 절 고이득 증폭기

증폭기를 3단으로 구성하여 30dB의 이득을 얻을 수 있도록 구성된 일탄 고이득 증폭단에 온도보상회로를 적용하였다. 초단에 HEMT인 NE76084를 사용하여 이득을 보상하도록 설계하였으며, 최종 28 dBm의 선형 출력 이득을 얻도록 설계하였다.^[1,3] 사용된 PIN 다이오드는 Metallics사의 MPN7373A 이다.

제 2 절 SSPA 단

전력 구동단과 고전력 증폭단으로 구성하였다. 전력 구동단은 안정적으로 동작하도록 주안점을 두어 설계하였으며, 선형출력이득은 출력은 최종 43.5 dBm의 출력을 얻도록 구현하였으며, 앞 단과 출력단에 각각 아이슬레이터를 삼입하였다. 최종단에는 원하는 출력이 인자하기 위하여 RF 검출부를 제작하였고, RF 검출부는 30 dB 방향성 결합기를 사용하였다.

제 3 절 온도 보상부

GaAs Power MESFET의 효율은 A급 동작시, 약 35% 불과하며, 나머지 전력은 열로 소모된다. 증폭기의 경우 온도 상승시 이득이 감소하여 신호대 잡음비의 감소와 최종 선형 전력 이득특성이 열화되며, 온도 하강에 의한 이득증가는 출력치 증가로 인한 IMD 특성이 열화할 수 있다. PIN 다이오드 감쇠기를 사용한 온도 보상 회로를 사용하여, 온도 변화에 따른 이득 변동도를 최소로 구현할 수 있다. PIN 다이오드는 초고주파대역에서 거의 순수한 저항 성분을 가지며, 저항성분은 인가 전류를 변화함에 따라 비례하며, 집중정수소자 커패시터를 모델링하여 최적값을 얻는다.^[6,7] PIN 다이오드 구동 회로는 정 전류원을 공급할 수 있는 비교 증폭기를 적용하였으며, -10 °C ~ 70 °C 사이의 온도 범위에서 동작하도록 구현하였다.

제 4 절 바이어스 부 및 검출부

FET는 I-V 특성 곡선에서 볼 수 있듯이 게이트 전압(Vgs)을 인가에 함에 따라서 드레인 전류(Id)를 조절할 수 있으며, 역으로 게이트 전압이 작아진다면, 많은 드레인 전류를 인가할 수 있으나, Breakdown voltage를 초과할때는 소자에 영구한 손상을 가져온다. 게이트전압(Vgs)가 인가된 후 소자에 드레인 전압이 인가되도록 회로를 구성해야하며, DC 바이어스가 제거될때에는 드레인전압이 제거된후 게이트 전압(Vgs)가 제거 동작을 하도록 구현되어야 한다. 다이오드를 사용하여 역전압 인가를 제어하는 회로와 제너 다이오드를 사용한 정전압 회로를 부가하였다.

제 5 절 전체 시스템

제작된 SSPA의 크기는 10.5" × 12.42" × 1.25"이며, 포화출력이 125 watts 이고, 선형 출력은 100 watts 이다. 그림 6은 제작된 SSPA의 실제 사진이다. 제작된 부분중 왼쪽과 오른쪽 부분은 DC 전원을 공급하기 위한 바이어스부로 제작되었으며, 윗쪽 부분은 전력 증폭부와 감지부 그리고, 중간부분이 전력 구동부와 고이득 증폭부로 구성되었다.

제 4 장 측 정

고출력 측정시 측정장비를 선택하는 데 있어서 많은 주의를 요하는데, 측정 장치의 최대 출력 전력 레벨과 이득 등을 고려하여 측정장비를 구성해야만 한다. HP8510C Network Analyzer를 기본 측정장비로 하고, 출력단에 방향성 결합기를 결합하여 보정과정을 거친 뒤 이득과 반사계수를 측정하였으며, Boonton社의 42BD Power Meter를 사용하여 전력량을 측정하였다. 본 논문에서 제작된 SSPA의 전력효율(power added efficiency)은 동작 주파수 내의 1 dB 압축점

으로부터 계산하면 아래 식과 같이 얻어진다.

$$\eta = \frac{P_o - P_i}{P_{dc}} \times 100 = \frac{125 - 0.01}{540} = 23\%$$

전력효율이 소자 효율보다 떨어지는 것은 전력 분배기와 아이솔레이터에서 삽입손실이 존재하기 때문이다. 그림 7은 온도 보상된 경우 70°C 에서의 측정결과이며, 그림 8에서는 SSPA의 입력에 대한 출력 전력을 표시하였다. SSPA의 출력과 원 설계사양과 비교는 표2에 나타내었으며, 표3은 증폭기에 사용된 소자의 인가 전압 및 전류를 나타내었다.

표 2. 설계 사양과 측정 결과

Table 2. Measured result and specification

특성	설계치	측정결과
이득	50 dB (min)	53 dB
P_{1dB} [선형 출력 전력]	50 dBm	50.1 dBm
이득 평탄도	± 1.5 dB	± 1.1 dB

표 3. 사용 소자 인가 전압 및 전류

Table 3. Bias current and Voltage

소자 종류	NE7B08	M7373A PIN diode	MGFC- 1001A	FLC- 101WG	TIM 5064-8D	NEZ 5964-15 D	TIM 5964-30 L-7
$V_{gs}(V)$	-0.6		-0.7	-0.7	-0.9	-1.2	-1.4
$V_{ds}(V)$	3	0.1 - 1	10	10	10	10	10
$I_{ds}(mA)$	30		100	250	2.5 A	4 A	8 A
G_{1dB}	8 dB	-3 dB	8 dB	8 dB	6 dB	6 dB	7 dB
P_{1dB} (dBm)	14.5		21	31	36.5	42.1	45

제 5 장 결 론

본 연구에서 설계, 제작된 증폭기는 C-Band 상업위성용 Up-Link 주파수인 5.875 ~ 6.425 GHz 대역에서 기지국에서 사용가능한 고이득, 고출력 SSPA를 구현하였다. 초단은 HEMT 를 사용하여 잡음지수를 최소로 구현하였으며, 온도 보상 회로를 적용하여 온도 변화에 따른 이득 변화를 ± 1.0 dB 미만으로 감소 시켰다. 제작된 증폭기는 최소 53 dB, 선형 전력 이득(P_{1dB})은 50.1 dBm 으로 만족할 만한 선형 이득과 최소 이득을 얻었다. 6-way 결합기의 결합 손실은 1.1dB 이며, Isolator 의 삽입손실은 0.6 dB를 나타내었다. 포화출력시 계산된 전력 증폭기의 전력효율은 23 % 이며, 온도 변화에 따른 이득 감소와 출력 감소의 문제는 AGC 회로의 적용과 방열판을 사용하여 보상

하였다. 상기 개발된 SSPA의 설계 제작을 바탕으로 위성 중계기용 SSPA, PCS 기지국용 고출력 증폭기, 레이다용 SSPA등 더 큰 출력전력을 요구하는 각종 마이크로파 통신장비를 설계 및 제작이 가능하다.

참고 문헌

- [1] John L. B. Walker, High-Power GaAs FET Amplifiers, 1993, Artech House
- [2] Laverghetta, Handbook of Microwave Testing, Artech House, 1981, P 114 ~ 118.
- [3] Guillermo Gonzalez, Microwave Transistor Amplifier Analysis and Design, 1996, 2nd Edition, Prentice Hall, P 352 ~ 372
- [4] E. J. Wilkinson, An N-way Hybrid Power Divider, IRE Trans. MTT vol MTT-8, Jan. 1960, P 116 ~ 118.
- [5] Kneeth J. Russel, Microwave Power Combining Techniques, IEEE Trans. MTT Vol. MTT-27, No. 5 MAY 1979, P 472 ~ 478
- [6] Alpha Industries Application Note 80200 : PIN Diode Basis
- [7] Haruhiko Mizuno, Heideo Mitsumoto, Norihiko Yazawa. A 12.5 GHz-Band 50W Solid-state Power Amplifier for Future Broadcasting satellites, 1990 IEEE MTT-S Digest, P 1337 ~ 1340

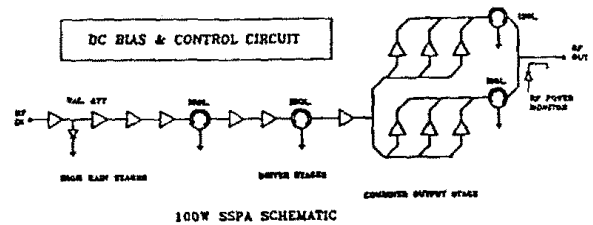


그림 1 100 watt SSPA 회로도

Fig. 1 100 watt SSPA schematic

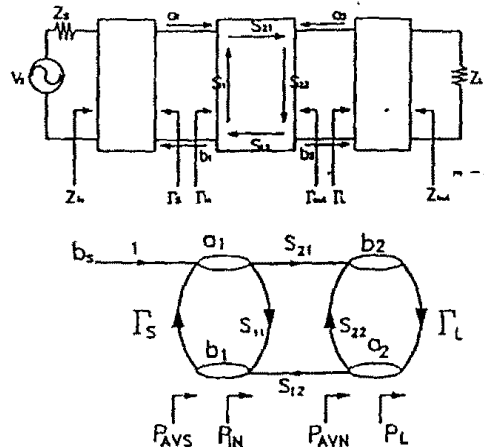


그림 2 증폭기의 신호 흐름도

Fig. 2 Different power definitions

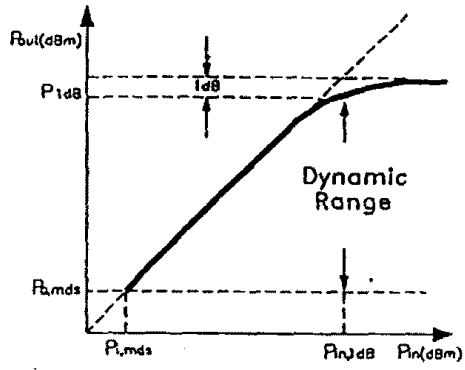


그림 3 P_{1dB} 와 동적역역
Fig.3 The 1-dB gain compression point and the dynamic range

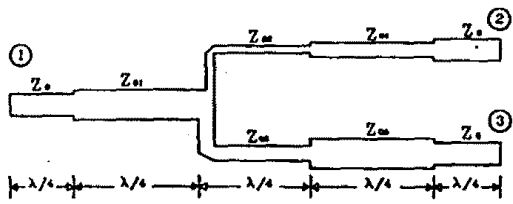


그림 4 윌킨슨 전력 분배기/결합기
Fig. 4 Wilkinson power divider/combiner

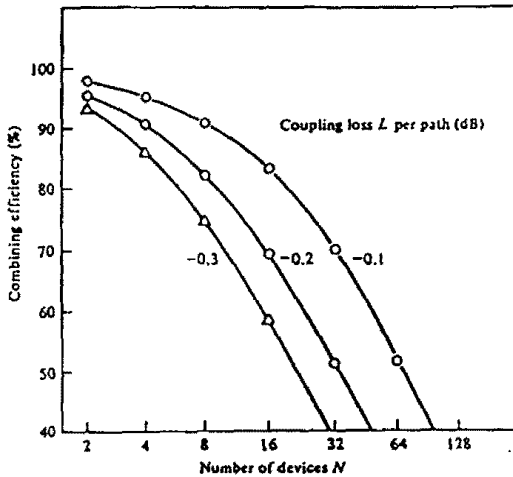


그림 5 Nonbinary 전력 분배기/합성기의 결합효율
Fig. 5 Combining efficiency of nonbinary structure

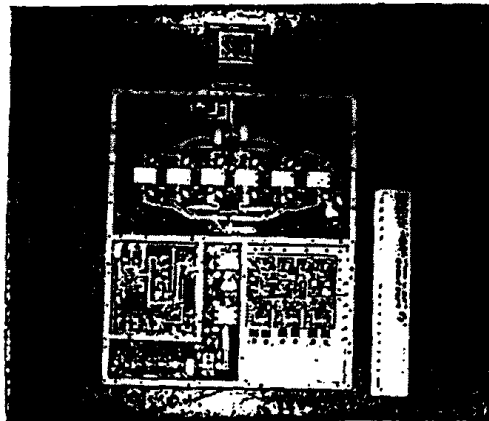
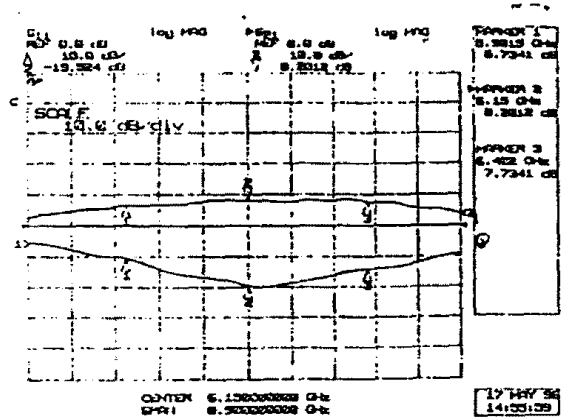
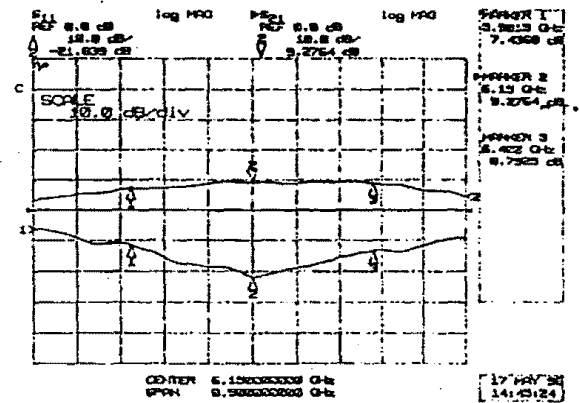


그림 6 제작된 SSPA의 사진
Fig. 6 Photograph of SSPA



(a) 상온 25 °C 일때



(b) 70°C 일때
그림 7 온도 보상된 SSPA 의 이득 측정
Fig.7 measurement of Temperature compensation

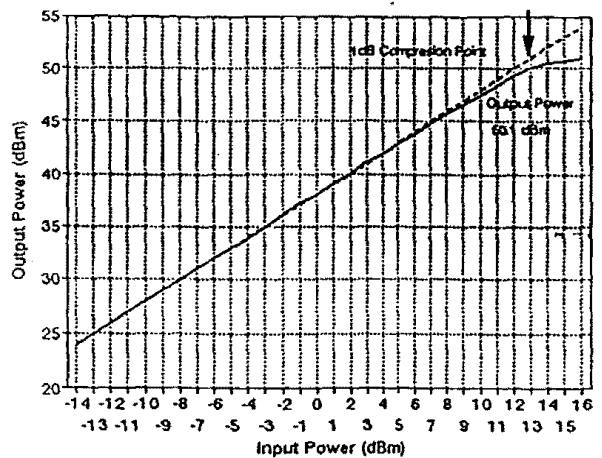


그림 8 SSPA의 입력에 대한 출력 전력
Fig. 8 Input power vs output power of SSPA