

Chip Set을 이용한 L1 C/A Code GPS 수신기 개발

Development of L1 C/A Code GPS Receiver Using Chipset

°심우성*, 박상현*, 김영백*# 이상정*

*충남대학교 전자공학과 (Tel:825-3991; Fax:823-4494; E-mail: wss@cslab.chungnam.ac.kr)

#국방과학연구소(Tel:821-3538; Fax:821-2225; E-mail: kyb0100@Unitel.co.kr)

Abstract In this paper a GPS receiver is developed using commercial chipsets. GP2010 RF front end and GP2021 Multi-channel correlator of GEC PLESSY are adopted in designing the receiver hardware. MC68340 is used for controlling the correlator GP2021 and implementing the navigation processing. Also presented are some test results of the developed receiver whose software has an interrupt driven structure rather than common real-time kernel based structure.

Keywords GPS Receiver, C/A Code, Chipset, Interrupt driven structure

1. 서론

인공위성을 이용한 전파항법시스템인 GPS(Global Positioning System)는 저가의 사용자 장비로 다른 항법시스템보다 높은 정밀도를 얻을 수 있는 장점 때문에 개발초기부터 현재까지 전 세계적으로 많은 연구가 진행되어 왔으며, 이러한 GPS관련 시스템 개발에 선행되어야 할 기반기술은 GPS 수신기 기술로 이를 통해 얻어지는 경험과 기술은 기타 GPS 응용시스템 개발의 근간이 된다. 외국의 경우 다양한 시스템을 위한 GPS 수신기가 이미 상용화되어 쓰이고 있으나 국내에서는 아직 개발이 완료되지 못한 상태이다. 그러므로 GPS 수신기 기술 개발은 GPS 시스템 전반에 걸쳐 가장 시급한 연구과제이며 이를 위해 RF 및 Correlator부의 chipset 개발을 바탕으로 한 하드웨어의 개발과 GPS 위성신호로부터 정확한 정보를 얻어내고 오차 보정정보를 이용하여 GPS의 정확도를 개선하는 알고리즘의 개발이 요구되고 있다.

본 논문에서는 상용화된 GPS 수신기용 chipset을 이용하여 GPS 수신기 하드웨어를 제작하고 수신기 제작에 근간이 되는 하드웨어 제어 알고리즘과 위치정보를 얻는 기본 알고리즘을 구현하였다.

2. 수신기 하드웨어

수신기 하드웨어는 상용화된 Chipset인 GEC Plessey사의 GP2010, GP2021을 사용하였으며 CPU로는 Motorola사의 MC68340을 사용하였다. 수신기의 전체 블록도는 그림 1과 같다.

안테나로부터 들어온 GPS 신호는 -140dB 정도의 미약한 신호이므로 LNA를 통해 증폭시키고 증폭된 신호는 RF Front End로 입력된다. 본 논문에서 RF단으로 사용한 Chip인 GP2010은 L1(1575.42MHz)밴드의 C/A Code를 입력 받아 2bit의 이산화된 출력을 상관부인 GP2021로 보낸다. 상관부로 쓰인 GP2021은 Carrier 생성기, Code 생성기, 4개의 상관기 등을 갖는 12개의 독립적인 채널을 갖고 있다. 각각의 채널에서는 그림 2와 같이 이산화된 IF 신호에 수신기가 생성한 Carrier를 곱해 변조를 행하고 수신기에서 생성한 PRN Code를 서로 상관하여 그

결과값을 프로세싱부에 전달한다.

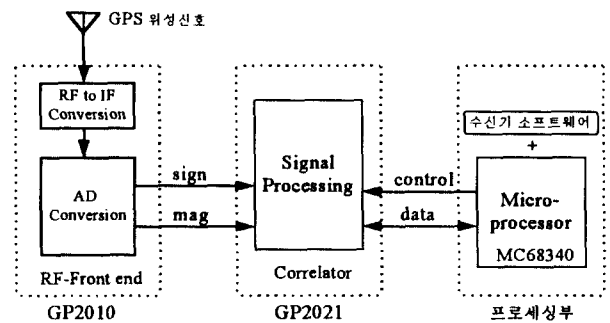


그림 1. 수신기 하드웨어 블록선도.

Fig. 1. Receiver hardware block diagram.

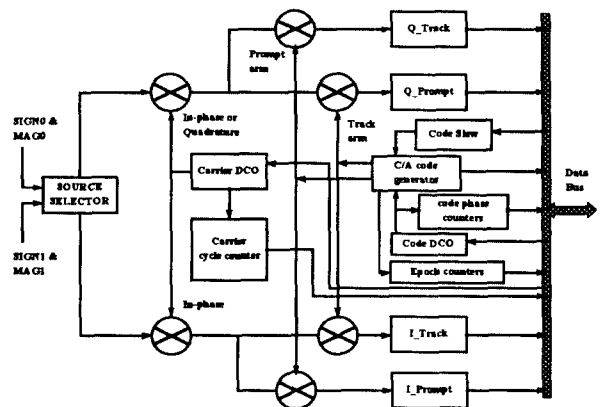


그림 2. GP2021 추적부 블록선도.

Fig. 2. Tracking module block diagram in GP2021.

C/A 코드추적에 사용되는 지연 추적 루우프를 위해 그림 2의 Prompt arm, Track arm 각각에 Prompt와 Track 상관기가 있는데

기본적으로 그림 3처럼 3개의 Correlator가 있어 Early, Prompt, Late 지연에 해당하는 상관값을 구별해주어야 한다. 그러나 GP2021은 Virtual Prompt라는 개념을 써서 Early, Late에 해당하는 2개의 상관값의 조합으로 Prompt를 계산해냄으로써 상관기의 개수를 2개로 줄였으며 이런 구조를 사용하더라도 추적 루우프 구현에 별다른 문제가 없으므로 이는 향후 상관기 Chipset 개발시 ASIC gate 수를 줄이기 위한 좋은 대안이 될 것이다.

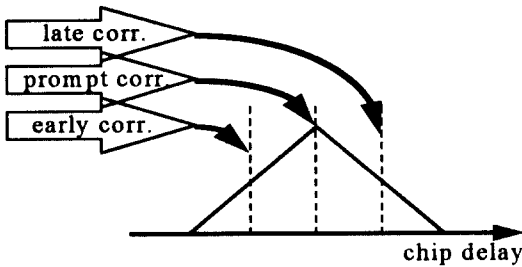


그림 3. 코드 추적 개념도.
Fig. 3. Code tracking concept.

GPS 수신기 하드웨어 개발에 있어 가장 중요한 사항으로는 정확한 Time schedule에 의한 하드웨어 제어를 들 수 있다. 이를 위해 본 논문에서는 Interrupt를 사용하였고 그 타이밍도는 그림 4와 같다.

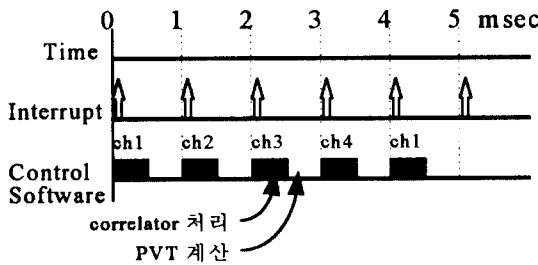


그림 4. 하드웨어 제어 타이밍도.
Fig. 4. H/W control timing chart.

상관기에서 전달 받은 상관값을 처리하는 부분은 프로세싱부이며 프로세싱부의 하드웨어 구조는 크게 CPU와 ROM, RAM, 통신처리부, 4부분으로 나뉘어 진다. CPU로 쓰인 MC68340은 내부에 어드레스 디코더와 직렬통신 제어블럭을 내장하고 있으며 기억장치의 크기는 상용 수신기인 Motorola VP oncore와 Furuno 수신기의 기억장치 크기와 같으며, 이는 각종 위성 데이터를 모두 저장하기에 충분한 정도이다. 통신처리부는 일정 시간마다 수신기 상태를 RS-232C 포트를 통해 외부로 전송한다.

3. 수신기 소프트웨어

3.1 하드웨어 제어 루틴

RF단을 거친 GPS 신호와 수신기 생성 신호간의 상관 결과값은 코드와 캐리어에 대한 획득과 추적 루우프에 사용되며 처리된 결과 값은 하드웨어의 제어에 쓰인다.

3.1.1 캐리어와 코드 초기 획득

GPS 캐리어의 초기 동기를 위해선 Doppler 효과로 발생하는

주파수 오차를 알아내야 한다. 이를 위해 캐리어 생성 NCO(Numerically Controlled Oscillator)는 정상주파수 1575.42MHz를 기준으로 그림 5와 같은 순서로 주파수오차를 갖는 캐리어를 순차적으로 생성하도록 하고 캐리어 추적 루우프는 $\pm 400\text{Hz}$ 이내의 오차를 추적하도록 설계하였다.

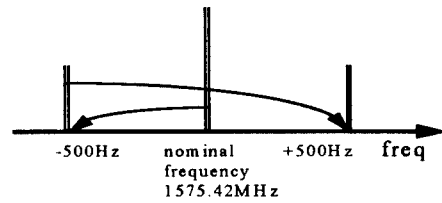


그림 5. 캐리어 초기 동기.
Fig. 5. Carrier acquisition for Doppler offset.

위의 방식을 사용하여 변위를 정할 때 NCO의 resolution과 추적 루우프의 scaling 정도를 고려하여 결정하여야 하며 binary search의 방향은 Multi path 효과에 의한 지연신호를 오검출할 경우에 대비하여 정상주파수보다 작은 쪽부터 시작하도록 한다.

GPS 신호에 실려 있는 C/A 코드에 대한 초기 획득을 위해 수신기 생성코드를 수신코드에 대하여 일정한 간격으로 이동시키며 상관되도록 한 뒤 연속적으로 상관값들을 비교한다. 즉 그림 6의 S1, S2, S3처럼 코드를 이동시키면서 상관시켰을 때 S3의 경우처럼 GPS 신호와 일치하면 상관값이 그림 7과 같이 커지므로 이를 통해 코드 동기 여부를 결정한다.

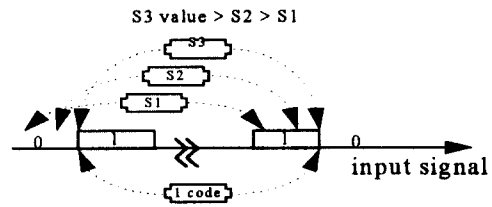


그림 6. 코드 획득 개념도.
Fig. 6. Code acquisition concept.

위 방식의 검증을 위해 안테나에서 수신한 C/A 코드에 대하여 수신기 생성 코드를 1/2 chip씩 지연을 주면서 상관을 취해보면 그림 7과 같이 코드오차가 없을 때 가장 큰 값을 가짐을 알 수 있다.

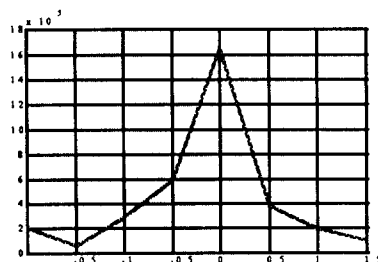


그림 7. 코드오차와 상관값의 관계.
Fig. 7. Code delay to Correlation value.

3.1.2 캐리어와 코드의 추적 루우프

본 논문에서 사용한 캐리어 추적 루우프는 FLL(Frequency Locked Loop)이며 FLL은 캐리어 위상의 180° 반전에 관계없이 주파수에 대한 추적을 행하므로 위상까지 일치시켜야 하는

PLL(Phase Locked Loop)에 비해 구현이 쉽고 더 강인하나 위상 반전에 대한 해결책을 따로 마련해야 한다.

추적 루우프의 입력인 주파수 에러를 검출하기 위한 주파수 오차 검출기는

$$f_k = Q_k * I_{k-1} - I_k * Q_{k-1} \quad (1)$$

인 cross product 검출기를 사용하며, 이 때 Q 와 I 의 연속된 값들 사이에서는 데이터 bit의 변이가 일어나지 않도록 해야 한다. 실제로는 데이터 bit의 변이를 허용 하는데 이것이 코드의 동기여 영향을 주지는 않으나 bit동기에는 영향을 준다.

캐리어 추적 루우프와 달리 코드 추적은 PLL을 사용하며 에러 검출기는

$$PHE = \{(I_T)^2 + (Q_T)^2\} - \{(I_P)^2 + (Q_P)^2\} \quad (2)$$

를 사용한다.

코드 추적 루우프 구현시 고려할 사항은 캐리어와 코드의 위상 변화율은 비례한다는 것이며 이를 바탕으로 코드 추적 루우프에서는 반송파 오차 정보를 사용하도록 코드 추적 루우프를 구현하였다.

3.1.3 추적 루우프의 획득 여부 판단

코드나 캐리어의 획득과 추적 상태 판단의 기준값 결정은 매우 중요하며 다음과 같은 사항을 고려해야 한다.

- ◆ Noise floor: 입력신호가 없을 때의 상관값
- ◆ Code search rate: 코드가 밀릴 때 peak 값을 놓칠 확률
- ◆ Frequency error: Doppler 효과로 인한 상관값의 감소

Noise floor의 결정은 RF 부로부터 상관기에 넘겨지는 이산화된 IF 신호에 많은 영향을 받는다. 즉, RF 단으로 사용한 GP2010은 analog IF 신호를 AGC(Automatic Gain Control)를 사용하여 일정한 비율로 '1'과 '0'으로 sampling하여 내보내기 때문에 일정한 noise floor가 유지 될 수 있으며 또한 외부의 강한 Jamming에 대비할 수 있다.

그림 8은 초기동기를 획득하는 과정의 획득조건식의 값을 나타낸 것으로 설정한 기준값(약 250000)보다 큰 값이 계속 유지되는 800 이상의 Sample부터는 신호를 획득한 것으로 판단한다.

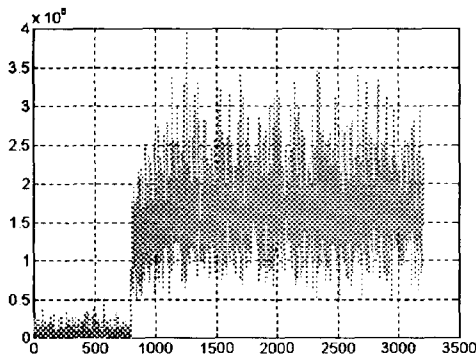


그림 8. 신호 획득과정의 상관값 변화.
Fig. 8. Correlation value in locking.

3.2 Bit 동기과 Frame 동기

위성신호의 데이터 bit 동기를 위해 window integration 을 사용하였는데 이 방법은 FLL이 bit 변이동안의 상관값을 입력으로 사용하여 오동작을 하더라도 동기를 유지할 수 있는 방법이다.

수신 코드와 생성 코드의 상관주기는 1ms이고, 20ms의 주기를 갖는 데이터 bit 1개는 20개의 상관값으로 이루어져 있는데 데이터가 1이면 양의 값, 0이면 음의 상관값을 가지므로

20개씩의 상관값 integration을 순차적으로 비교하여 Bit transition 지점을 찾아내었다. 이 방법은 Bit의 변이 횟수를 세는 bit transition counting법에 비해 상관값의 큰 변화에도 안정적인 bit동기를 유지할 수 있다.

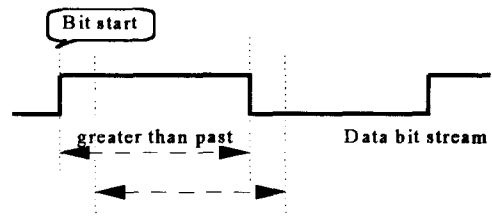


그림 9. Bit 동기 개념도.
Fig. 9. Bit synchronization concept.

위와 같은 방식으로 Bit 동기를 맞추고 나면 연속적인 데이터 bit을 저장한 뒤 Frame 동기를 맞추게 되는데 이를 위한 검사 조건은 다음과 같다.

- ◆ TLM message내의 preamble 존재유무
- ◆ 유효한 sub frame ID
- ◆ zero bit의 존재유무
- ◆ 위의 조건을 만족한 후의 20ms epoch 의 값은 60

본 논문에서는 캐리어 추적시 위상의 180° 반전을 검출할 수 없는 FLL을 사용하였기 때문에 Frame 동기 검출시에 이를 고려한 알고리즘을 채택하였는데, 즉 검사대상인 2개 word 이전 bit에 따라 preamble과 zero bit를 반전시켜 검사하여 반전된 데이터를 검출할 수 있도록 하였다.

3.2 의사거리와 위치정보 계산 루틴

GPS 수신기에서 제공하는 기본정보인 위치 계산을 위해 추적하고 있는 각 위성에 대한 의사거리를 알아야 한다. 위성과 안테나 사이의 거리측정이 실제거리와 다르게 나타난 거리를 의사거리라 하는데 그 원인은 위성과 수신기의 시계 오차, 대기층 지연 오차, Multipath로 인한 신호 지연, Selective Availability에 의한 인위적 오차들을 들 수 있다.

$$\begin{aligned} \Delta t &= t_R - t_S = [t_R(GPS\ time) - \delta_R] \\ &\quad - [t_S(GPS\ time) - \delta_S] \\ &= \Delta t(GPS\ time) + \Delta \delta \end{aligned} \quad (3)$$

위 식은 시계오차만을 고려하여 전송 지연 시간을 나타낸 식이며 여러 오차 원인들은 의사거리를 구한 후에 다양한 방법으로 보정을 해주어야 하는데 위성의 시계 오차는 위성 데이터에 주어지는 parameter를 이용하고, 대기층 지연 오차는 보정 모델을 사용하여 보정할 수 있다.

GP2021 Chipset을 사용한 GPS 수신기에서는 각 위성의 의사거리를 구하기 위해서 subframe의 시작은 GPS Time을 기준으로 fractional part가 0일 때 보내진다는 사실을 이용한다. 즉, 수신기의 임의의 순간, TIC에서의 GPS Time을 알 수 있다고 가정하고 찾아낸 Frame sync로 부터 TIC까지의 시간을 Chipset의 measurement로 알 수 있으므로 위성으로부터 수신기 안테나까지의 지연시간을 알 수 있다.

위의 사항을 바탕으로 pseudorange를 구하는 방법을 다음의 그림 10에 나타내었다.

5. 결론

본 논문에서는 L1 C/A 코드 다채널 GPS 수신기를 위한 하드웨어, 소프트웨어를 구현하였다. 하드웨어로는 상용화된 Chipset을 사용하여 RF부와 Correlator부를 제작하였고, MC68340을 사용하여 프로세싱부를 설계, 제작하였다. 이번 GPS 수신기 제작과 실험을 통해 얻을 수 있는 것은 RF부 및 상관부 제작을 통해 GPS신호의 다운컨버전 과정에 대한 이해, 상관부의 기본 구조, 상관부에 요구되는 기능 정리 등을 들 수 있다. 이를 기초로한 소프트웨어는 하드웨어 제어 Timing계획, 추적 필터의 설계 및 실험, GPS 데이터 bit 동기화 및 Frame 동기 획득 방법, GPS Measurement를 이용한 의사거리 계산 방법, 위치계산식의 적용과 위도,경도로의 변환식 등을 구현하였다.

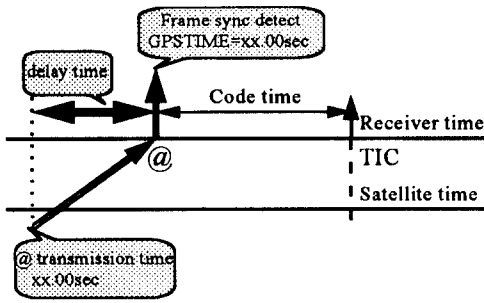


그림 10. 의사거리 계산 방법.
Fig. 10. Calculation of Pseudorange.

Frame Sync는 GPS Time이 xx.000sec일 때 전송되므로 수신기에서 GPS time을 알고 있다고 가정하면 측정 기준점인 TIC의 GPS time에서 수신기에서 찾아낸 Frame Sync로부터 TIC까지의 시간, 즉 code time을 뺀 시간이 위성으로부터 안테나까지 걸린 시간이 된다. 그림 10의 code time으로 표시된 시간은 상관부에서 획득한 measurement를 이용하여 구했고 TIC의 GPS time은 위성 데이터에 전송되는 시간으로 구할 수 있다.

위의 방법으로 계산된 pseudorange에 여러 가지 오차 보정식을 적용한 뒤 적절한 계산을 통해 수신기 안테나의 위치를 얻을 수 있으며 이를 경도와 위도로 변환하여 출력한다.

4. 실험결과

그림 11은 Bit동기화를 획득한 후에 상관기의 In-phase값을 나타낸 것이며 그림 12는 코드가 획득되는 과정의 코드에러 검출기값을 보인 것이다.

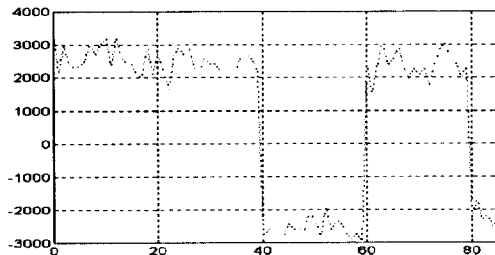


그림 11. 데이터에 따른 In-phase값.
Fig. 11. In-phase value by data bit.

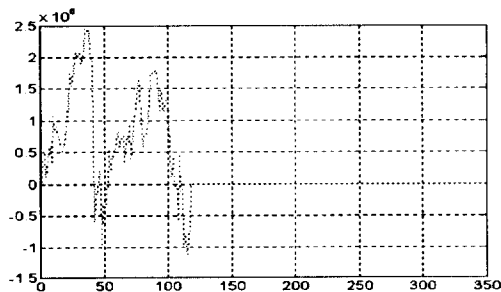


그림 12. 코드에러 검출기값의 변화.
Fig. 12. Code discriminator value in locking.

참고문헌

- [1] Charles R. Cahn, "Software Implementation of a PN Spread Spectrum Receiver to Accommodate Dynamics," *IEEE Trans. on Communications*, vol.com-25, no.8, August 1977.
- [2] A.J.Van Diredonck, "GPS Receivers," *Global Positioning System Theory and Application Vol.1*, pp.329-407,1996.
- [3] P.Axelrad and R.G.Brown, "GPS Navigation Algorithms," *Global Positioning System Theory and Application Vol.1*, pp.409-433, 1996.
- [4] Kiyooki Souen and Tamikazu Nishida, "The world's Smallest 8-Channel GPS Receiver," *Proceedings of the ION GPS-92*, New Mexico, pp.707-713, 1992.
- [5] NATO navstar GPS Technical Support Group, *Technical Characteristics of the Navstar GPS*. June, 1991.
- [6] GEC Plessey Semiconductors GPS Group, *GPS-Builder2 Designer's Guide*. April, 1995.
- [7] Kitching, "Signal Processing Algorithm," *Navtech Seminars, California*, February 5-9, 1996.
- [8] Microtec Research, *Software Development Tools*. 1992.