

p+ 실리콘 박막을 이용한 폴리실리콘 압저항 가속도계의 제작 및 측정

양의혁·정옥찬·양상식
아주대학교 전기전자공학부

Fabrication and Testing of a Polysilicon Piezoresistive Accelerometer using p+ Silicon Diaphragm

E. H. Yang, O. C. Jeong, and S. S. Yang
School of Electrical and Electronic Engineering, AJOU University

Abstract

This paper presents the fabrication and testing of a polysilicon piezoresistive accelerometer with p+ silicon diaphragm by simple process such as two step photolithography for the RIE process to form the cantilevers and a deep anisotropic etch process for the complete fabrication of the accelerometer. The fabricated accelerometer consists of a seismic mass and four cantilevers on which polysilicon piezoresistors are formed. The measurement of the output signal from the bridge circuit of the fabricated accelerometer is carried out with the HP 3582A spectrum analyzer. The analysis of the experimental result is showed in terms of the sensitivity and the resonant frequency. At atmospheric condition, the measurement values of the sensitivity and the resonant frequency are 11 $\mu V/Vg$ and 475 Hz, respectively.

1. 서론

실리콘 가속도계는 Roylance와 Angell가 실리콘 압전항 가속도계를 제작한 이후 많은 연구가 진행되고 있다[1]. 실리콘 압저항 가속도계는 복잡한 공정과 비선형적인 출력으로 인하여 복잡한 회로를 필요로 하는 용량형 가속도계와 비교할 때, 제작 공정의 용이성과 단가가 적게 든다는 장점을 갖고 있다.

대부분의 압전형 가속도계는 진동추와 여러 개의 빔으로 이루어진다. 신뢰성이 있는 가속도계의 제작은 빔 두께의 균일성에 있다. 얇고 균일한 두께의 박막 제조를 위한 방법으로 p형 기판에 n형 에피층을 형성시키고 p형 실리콘을 전기화학 식각법으로 식각하여 n형 실리콘을 빔으로 사용하는 방법이 일반적이다[2-3]. 그러나, 이러한 방법은 제작 공정이 복잡하고 대량 생산에 부적합하다[4]. 다른 방법으로 산화막과 같은 식각 정지막을 이용한 구조체의 제작 방

법이 있다. SDB(Silicon Direct Bonded) 웨이퍼를 이용하여 쉽게 식각 정지법에 의하여 구조를 제작할 수 있다[5]. 그러나, SDB 웨이퍼는 웨이퍼 자체의 가격이 매우 높기 때문에 상업적인 응용이 어렵다.

압저항 가속도계의 감도는 온도에 의하여 영향을 받는다. 온도가 올라감에 따라 압저항 계수가 감소하게 되므로 높은 온도에서 감도는 감소한다[6]. 일반적으로 폴리실리콘의 계이치 인자는 단결정 실리콘의 계이치 인자보다 작다. 이로 인하여 폴리실리콘을 압저항으로 쓸 경우, 실리콘 결정과 비교하여 감도가 떨어지는 단점은 있으나 온도에 의한 영향을 적게 받는 장점이 있어 외부 온도 보상 회로가 불필요하게 된다[7].

본 논문에서는 p+ 식각 정지막을 이용하여 간단한 공정으로 폴리실리콘 압저항 가속도계를 제작한다. p+ 층을 식각 정지막으로 하여 빔 두께를 정확히 조절하고, 실리콘 산화막으로 폴리실리콘 압저항과 p+ 박막을 전기적으로 절연시켜 제작한 가속도계의 감도와 주파수 응답을 측정한다.

2. 가속도계의 구조 및 제작 공정

그림 1은 가속도계 구조의 개략도이다. 가속도계는 진동추와 네 개의 빔으로 구성된다. 진동추의 질량은 1.7 mg이고 빔의 길이는 700 μm 이며 빔의 폭과 두께는 각각 140 μm 이고 2 μm 이다. 일반적으로 단결정 실리콘 압저항형 센서인 경우, 압저항은 일반적으로 압저항 효과의 극대화를 위하여 (110) 방향으로 정렬한다[6]. 또, 이 경우 벨크 마이크로머시닝에 의한 실리콘 압저항 가속도계는 양면 사진 식각 공정과 실리콘 식각에 필요한 양면 정렬 공정으로 제작한다. 본 논문에서는 폴리실리콘을 압저항으로 사용하므로 센서의 감도가 빔의 방향에 관계없고, 실리콘 압저항 가속도계의 빔을 (100) 방향과 45°를 이루는 방향으로 정렬한다면 빔 하부의 실리콘은 양면 정렬이 필요없이 하부 부식에 의하여

식각된다. 따라서, 빔의 제작을 위하여 한 번의 사진 식각 공정만을 필요로 한다. 제작 공정을 간소화하기 위하여 네 개의 폴리실리콘 압저항을 금속 배선 대신 폭이 넓은 폴리실리콘으로 연결하여 브리지 회로를 구성한다.

그림 2는 가속도계의 제작 공정도이다. 가속도계의 제작을 위하여 비저항이 $10 \sim 20 \Omega\text{cm}$ 이고 두께가 $525 \pm 15 \mu\text{m}$ 인 n 형, (100) 실리콘 웨이퍼를 사용한다. 웨이퍼의 비등방성 식각은 $115 \pm 2^\circ\text{C}$ 에서 EPW 용액(Ethylendiamine : Pyrocatechol : DI water = 250 ml : 40 g : 80 ml)을 사용한다. 이 식각 용액을 이용한 (100) 실리콘 웨이퍼의 식각율은 약 $1.25 \pm 0.02 \mu\text{m}/\text{min}$ 이다. 폴리실리콘 압저항 가속도계 제작을 위한 공정은 다음과 같다. 우선, $0.3 \mu\text{m}$ 두께의 열산화막을 실리콘 위에 성장시킨다. $p+$ 식각 정지층 형성을 위하여 실리콘 웨이퍼 앞면의 산화막을 제거하고 붕소 선화산 공정을 1100°C 에서 600 분간 수행한 후 BSG를 제거한다. 실리콘 웨이퍼의 잔류응력 해소를 위한 어닐링 공정은 1100°C 에서 300 분간 질소 분위기에서 수행한다. 폴리실리콘의 완전한 전기적 격리를 위한 산화막을 APCVD 공정으로 $0.3 \mu\text{m}$ 두께로 증착한다. $0.5 \mu\text{m}$ 두께의 LPCVD 폴리실리콘을 증착한 후 붕소 이온을 폴리실리콘 층에 도즈 $4.5 \times 10^{15} \text{cm}^{-2}$ 으로 주입한다. 그리고, 질소 분위기에서 어닐링 공정을 950°C 에서 50 분간 수행한다. 첫 번째 사진 식각 공정으로 폴리실리콘 압저항과 전기 배선 부분의 패턴을 제작한 후 폴리실리콘층을 RIE 공정에 의하여 선택적으로 제거함으로써 압저항 브리지 회로를 제작한다. 식각 마스크로 작용하는 $0.1 \mu\text{m}$ 두께의 LPCVD 질화막을 증착하기 전에 경계면 사이의 잔류응력으로 인한 변형이 없도록 하기 위하여 $0.1 \mu\text{m}$ 두께의 APCVD 산화막을 증착한다. 질화막 증착 후 두번째 사진 식각 공정과 RIE 공정으로 브리지가 될 질화막과 산화막을 패턴닝한다. 동방성 식각으로 $p+$ 층을 선택적으로 없앤 후 진동추 형성과 빔 제작을 위한 깊은 비등방 식각은 EPW 용액을 이용하여 250 분간 수행한다. 마지막으로, 질화막과 산화막은 BHF를 이용하여 완전히 제거한다. 그림 3은 제작된 가속도계를 촬영한 사진이다. 두께가 $2 \mu\text{m}$ 인 $p+$ 박막으로 형성된 네 개의 빔과 가운데 mesa 형태의 진동추가 있다. 폴리실리콘으로 구성된 저항들이 브리지 형태를 이루고 있다.

3. 가속도계의 동특성 측정

그림 4는 가속도계 측정 시스템의 블록도이다. 공진자와 기준 가속도 센서는 강성이 있는 알루미늄 구조물의 무게 중심에 가깝도록 고정하여 B&K 4809 가진기로 가진한다. Tektronix PS5004 정밀 직류 전원을 이용하여 10 V의 직류 전원을 브리지 회로에 인가하고 브리지 회로의 출력을 HP

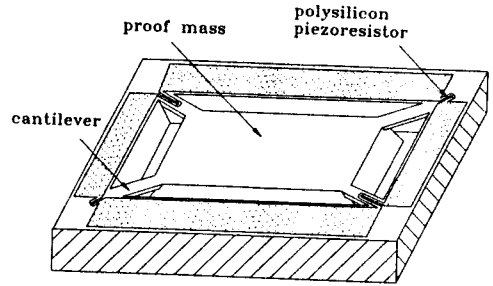


그림 1. 폴리실리콘 압저항 가속도계의 구조.

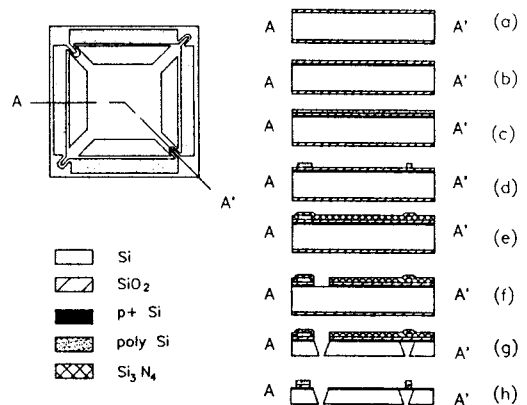


그림 2. 가속도계의 제작 공정도.

(a) initial oxidation. (b) boron diffusion. (c) polysilicon deposition. (d) patterning by RIE. (e) Si_3N_4 deposition. (f) patterning by RIE. (g) etching both sides with EPW. (h) etching with BHF.

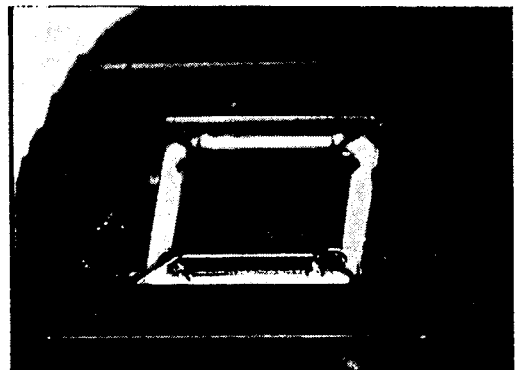


그림 3. 제작된 가속도계의 사진.

3582A 스펙트럼 분석기로 분석하여 제작된 가속도계의 감도와 주파수 응답 측정을 얻는다. 그림 5는 10 V전압을 가속도계의 브리지 회로에 인가하고 가속도를 변화시키며 가졌을 때 측정된 가속도계의 브리지 회로 출력 전압을 나타낸다. 측정된 감도는 $11 \mu\text{N}/\text{Vg}$ 이고 비선형성은 측정된 전 구간에서 4 %이다. 가진 가속도가 1 g일 때 30 Hz에서 1kHz까지의 범위에서 측정된 주파수 응답은 그림 6과 같다. 첫번째 공진 주파수는 475 Hz이고 ζ 는 0.0005이다.

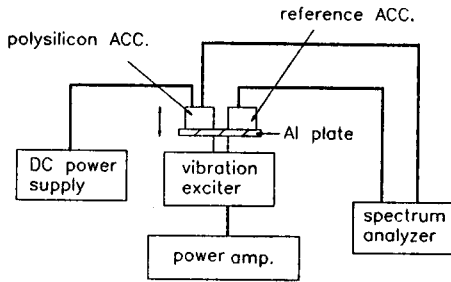


그림 4. 가속도계 측정 시스템.

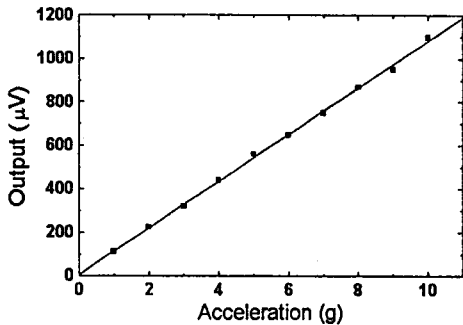


그림 5. 가진 가속도에 대한 가속도계의 브리지 출력전압.

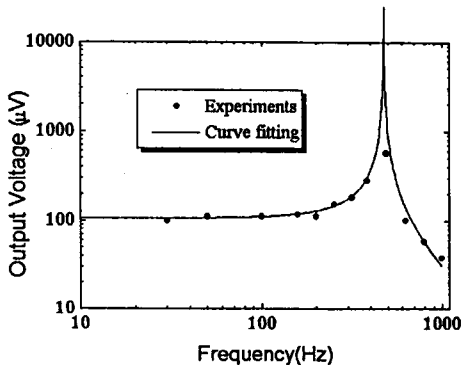


그림 6. 1 g 가진시 제작된 가속도계의 주파수 응답.

4. 결 론

본 논문에서는 $p+$ 식각 정지막을 이용하여 폴리실리콘 압저항 가속도계를 제작하였다. 제작 공정이 매우 간단하여 RIE 공정과 비등방성 식각을 위한 두 번의 사진 식각 공정만이 필요하였다. 제작된 가속도계는 가속도와 주파수를 변화시키면서 브리지 출력을 측정하여 공진자의 특성을 조사하였다. 레이저 진동계를 이용하여 측정된 감도와 공진 주파수는 각각 $11 \mu\text{N}/\text{Vg}$ 와 475 Hz이다.

향후, 온도 변화에 따른 폴리실리콘 압저항 가속도계의 감도 변화를 시험함으로써 도핑 농도와 감도의 온도 특성 관계를 얻은 후, 공진자의 구조와 크기를 측정 용도에 따라 적절히 설계한다면 에어백 시스템이나 자동차 현가장치 등의 광범위한 분야에 응용될 수 있다.

참 고 문 헌

- [1] L. M. Roylance and J. B. Angell, "A Batch - Fabricated Silicon Accelerometer," *IEEE Trans. Electron Devices*, vol. ED-26, pp. 1911-1917, 1979. Dec.
- [2] T. N. Jackson, M. A. Tischler and K. D. Wise, "An Electrochemical P - N Junction Etch - Stop for the Formation of Silicon Microstructures," *IEEE Trans. Electron Devices*, vol. ED-2, pp. 44-45, 1981. Feb.
- [3] B. Kloock, S. D. Collins, N. F. D. Rooij and R. L. Smith, "Study of Electrochemical Etch-Stop for High-Precision Thickness Control of Silicon Membranes," *IEEE Trans. Electron Devices*, vol. ED-36, pp. 663-669, 1989. April.
- [4] C. Burrer, J. Esteve, J. A. Plaza and M. Bao, "Fabrication and Characterization of a Twin-Mass Accelerometer," *International Conference on Solid State Sensors and Actuators (Transducers '93)*, Yokohama, Japan, pp. 840-843, 1993. June 7-10.
- [5] 양 의 혁, 양 상 식, "Silicon-on-insulator 구조를 갖는 실리콘 압저항 가속도계," 대한전기학회 논문지, 43권, pp. 1036-1038, 1994.
- [6] Y. Kanda, "A Graphical Representation of the Piezoresistance Coefficient in Silicon," *IEEE Trans. Electron Devices*, vol. ED-29, pp. 64-70, 1982. Jan.
- [7] E. Obermeier, P. Kopstynski and R. Nießl, "Characteristics of Polysilicon Layers and Their Application in Sensors," *IEEE Solid-State Sensors Workshop*, pp. 4-7, 1986.