

부스트 컨버터를 이용한 새로운 역률 개선회로

김 만고^o

부산공업대학교 제어계측공학과

A New Power Factor Correction Circuit Using Boost Converter

Marn-Go Kim

Pusan National University of Technology

ABSTRACT

With the wide-spread use of rectifier in electronic equipments, such problems as electronic components failures or equipment disorders have been occurred due to current harmonics. To overcome these problems, power factor correction circuits employing boost converter have been used. The switching stress of boost converter can be reduced by snubber circuit. Recently, research activities in snubber circuits have been directed to energy recovery snubber for improving the efficiency of power converter.

In this study, a new passive snubber circuit which can recover trapped snubber energy without added control is proposed for boost converter. The control of boost converter with proposed snubber is the same as the conventional one. In addition, the energy recovery circuit can be implemented with a few passive components. The circuit operation is confirmed through simulation.

I. 서론

70년대 이후 정류기, 무정전 전원장치 등에 전력 반도체 소자의 사용증가로 전력 시스템의 고조파 레벨이 점점 증가되어 전자소자의 파손이나 기기 동작불량 등의 요인 이되고 있다. 최근에는 정보화 사회의 진전과 더불어 전자통신장비나 컴퓨터 등과 같은 비선형 부하의 사용이 점차 증대되어 고조파 전류 왜곡에 의한 전원 품질 저하의 악영향은 정보통신의 신뢰도 향상에 장애요인으로 심각한 사회문제를 야기시키는 잠재요인으로 생각되고 있다. 뿐만 아니라 전류 고조파는 트랜스나 Cable 등의 배전계통의 설비에 무효전력을 부담시켜 손실을 증대시키고 큰 설계 용량을 필요로 하여 배전계통 설비투자를 증대시키는 요인이 된다.

그리하여 미국과 유럽, 일본 등에서는 저고조파 전원 장치의 사용을 강제로하는 법률과 규정을 정하여 확신시키고 있다. 이러한 규정의 목적은 고조파 전류에 의한 소자파손을 방지하고 타 전자장비에 악영향을 주지 않는 정

현파 전압 및 전류 파형을 보존하는 것이다. 이런 목적을 위해 미국에서는 IEEE-519 [1], 유럽에서는 IEC-555 [2]에서 고조파 제한에 관한 표준을 정하고 있다.

본 논문에서는 IEC 555-2의 Class D에 해당하는 단상 정류장치의 입력전원 품질을 향상시키는 역률개선회로에 대해 논의하고자 한다. 기본적인 다이오드 단상 정류기와 수동필터를 이용한 역률개선 방법에 대해 기술한다. 또한 수동필터의 단점인 크기와 무게를 줄일 수 있는 능동형 역률개선회로로 주로 이용되고 있는 부스트 컨버터형 역률보상회로를 분석하였다. 기존 부스트 컨버터의 문제점을 극복하고 실제 적용이 가능한 새로운 에너지 재생 스니버를 갖는 부스트 컨버터를 제안하고, 제안된 회로의 동작 설명과 시뮬레이션 결과를 제시한다.

II. 종래의 역률개선 방법

현재의 전자장비에서 주로 사용하는 기본적인 다이오드 정류기가 그림 1-(a)에서 볼 수 있다. 이 회로는 가장 간단하고 가격도 싼 커패시터 필터를 이용하여 정류된 직류를 얻고 있다. 안정된 직류전압을 얻기 위해 큰 용량의 커패시터(Cf)를 사용해야하고 Ls는 회로에 존재하는 기생 인덕턴스이다. 상용 제품에서는 정류기 앞단에 전자기 간섭(EMI: Electro-Magnetic Interference)을 줄이기 위한 필터를 삽입하여 사용한다. 인가되는 교류전압의 크기가 출력의 커패시터 양단 직류 전압보다 큰 경우에 펄스형의 피크치가 큰 전류가 흘러 애율이 작다.

기본적인 정류회로에 직렬로 인덕터 Lf를 연결하여 전류변화율 (di/dt)를 감소시킨 회로가 그림 1-(b)에 보여져 있다. 이 회로의 동작은 기본적인 다이오드 정류기와 유사하나 고조파 전류가 적고 최대 전류 크기가 감소되는 효과를 얻는다. 직렬 인덕터 Lf의 크기를 크게하면 고조파 전류도 줄게 되어 IEC 555-2에 규정된 내용을 만족시킬 수 있으나, 이 경우에 인덕터의 크기는 매우 커서 인덕터 가격이 비싸고 무겁다.

언급한 수동소자를 이용한 수동필터에서는 IEC 555-2에서 규정을 만족하는 전류 파형을 얻기 위해 용량이 큰 인덕터와 커패시터를 필요로 하는 관계로 실제 구현시 크기와 무게가 과도하게 된다. 이런 수동 필터의 한계를 극복하기 위해 최근에는 스위칭 전력 컨버터를 이용한 능동 필터를 이용하는 기술들이 연구개발되고 있다. 부스트 전

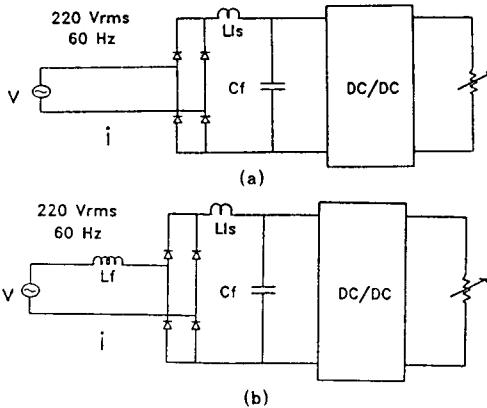


그림 1 수동필터를 이용한 역을 개선회로

력컨버터를 이용하여 전류파형의 모양을 정현파 입력전압과 같도록 하는 기술이 가장 보편적으로 이용되고 있는데 이에 관한 회로도 그림 2에 나타내었다. 부스트 컨버터는 입력 직류전압보다 큰 출력 직류전압을 얻는데 주로 이용되는데, 입력측에 인덕터가 존재하는 구조를 갖고 있어 입력 전류파형을 정현파로 제어하기가 용이하다. 그림에 보여진 스위치 Q가 도통시에 D1에 흐르는 전류는 차단되고 전류흐름은 Q로 흐르며 L의 전류는 증가된다. 스위치 Q가 OFF시에 전류는 D1을 거쳐 출력으로 통해 흐르며 L의 양단 전압은 극성이 역이 되어 전류는 감소한다. 스위치 Q의 ON/OFF을 적절히 제어하여 전류파형을 입력전압과 위상이 같은 정현파로 만들면 단위역율이 거의 1인 입력 전압과 전류파형을 얻는다. 이러한 용도의 역을 제어 IC (Integrated Circuit)가 상품으로 개발되어 판매되고 있다. 부스트 컨버터 회로에서 전류 Path가 다이오드-L-D1-Cf인 상태에서 스위치 Q를 ON시키면 D1에는 역회복 시간(Recovery time) 동안 Short 전류가 흘러 Q를 파괴 시킬 수 있다. 그림 2-(c)에 스위치 Q의 전압 및 전류파형과 손실($V_Q \times i_s$)을 그렸다. 이 그림에서 볼 수 있듯이 스위치 Q의 ON/OFF 시에 손실이 크게 나타나고 ON시에 더욱 크게 나타나고 있다. 이러한 스위칭 손실에 의해 스위치의 파손을 초래할 수 있으므로 스위치 스트레스를 감소를 위한 스너버를 사용해야 한다.

스위치 Q의 스위칭 손실을 감소시키기 위한 회로가 그림 3에 나타나 있다. 회로의 L_s 는 스위치 Q가 온시에 일어나는 Short에 의해 돌입되는 전류를 저연시켜 턴온 손실을 감소시키기 위해 사용된 인덕터이다. 스위치 Q가 OFF시에는 Q로 돌입되는 전류를 D_s-L_s 를 통해 흘리고 전압상승(dV_Q/dt)을 억제함으로써 스위치 자체의 턴업 손실을 감소시킨다. 턴업시에 C_s 에 축적된 스트레스 에너지는 Q 온시에 R_s 를 통해 방전되어 손실로 되어 열이 발생한다. 일반적으로, 손실 스너버를 단 경우 스위치 Q의 보호작용은 하나 전체적인 전력전달 효율은 떨어지는 단점이 있다. 기존의 부스트 컨버터의 단점인 Hard Switching에 의한 스위칭 손실을 줄이기 위한 Soft Switching 기법인 ZVT-PWM 부스트 컨버터가 제시되었다[3].

III. 새로운 역을개선회로

기존의 부스트 컨버터와 제어방법이 같으면서 스너버

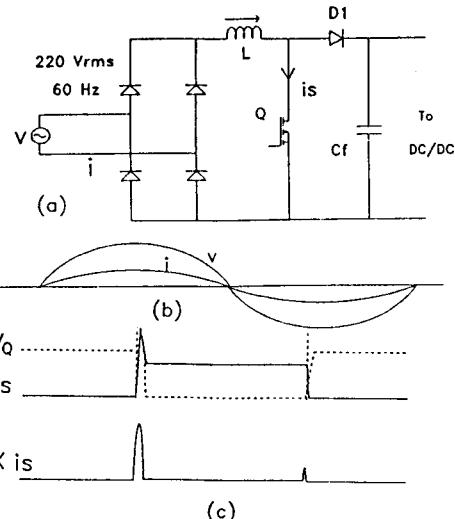


그림 2 부스트 컨버터를 이용한 역을 개선회로와 파형

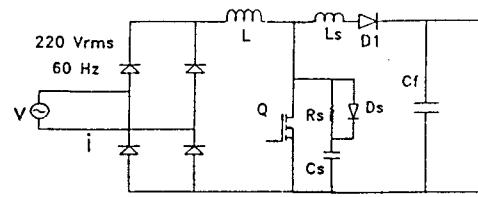


그림 3 Lossy 스너버를 갖는 부스트 컨버터

에 축적된 에너지를 출력으로 재생하여 전력전달 효율을 향상시킬 수 있는 새로운 회로가 그림 4에 제안되었다[4]. 출력 정류다이오드 D1과 주 스위치 Q사이에 존재하는 L_s 는 D1의 역회복 시간 동안에 전류상승을 억제하여 Q의 턴-온 손실을 감소시키는 스너버이다. 턴-온 순간의 L_s 에 흐르는 전류를 I_m 이라 하면, 전류 억제용 인덕터 L_s 는 다음 식에 의해 결정된다[5]:

$$L_s = V_o * t_{on} / (2 * I_m) \quad (1)$$

턴-온시 C_r 양단 전압의 극성이 반전되는 경우, 턴-업 시에 발생하는 C_r 양단의 전압은 다음 식으로 표현된다:

$$\Delta V_{cr} = (L_s/C_r)^{1/2} * I_p \quad (2)$$

여기서, I_p : 턴-업 직전의 L_s 전류.

주 스위치 Q의 전압 최대치는 $(V_o + \Delta V_{cr})$ 이므로 ΔV_{cr} 은 스위치 Q의 내압 범위내로 정하면 커패시터 C_r 의 값은 식(2)에 의해 결정될 수 있다. 커패시터 전압 ΔV_{cr} 에 의해 Q가 도통되는 동안에 공진회로 L_r-C_r 에 형성되는 전류 최대치는 다음과 같이 유도된다:

$$\Delta I_p = \Delta V_{cr} / (L_r/C_r)^{1/2} = (L_s/L_r)^{1/2} * I_p \quad (3)$$

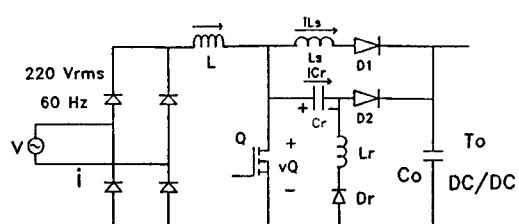


그림 4 제안된 역을 개선통용 부스트 컨버터

그림 5은 $V_i-L-L_s-D_1-V_o$ 가 정상도통인 상태에서 Q를 ON시킬때 과도 동작모드를 나타내었다. 동작모드 (a)에서 Q의 기생 커패시터가 전하를 방전하면 동작모드 (b)가 된다. 동작모드 (b)에서는 L_s 의 전류가 급격히 감소하고 L_r-C_r 을 통해 공진이 시작되며, L_s 의 전류가 Zero가 되면 동작모드 (c)가 된다. 동작모드 (c)에서는 L_r-C_r 공진회로의 동작이 진행되어 정현파의 공진전류가 흐르고 반사이클 동안의 공진이 완료되어 공진전류가 Zero에 이르면 동작모드 (d)가 된다.

그림 6은 V_i-L-Q 도통모드에서 Q를 OFF시킬때 과도 동작모드를 나타내었다. 기생커패시터가 충전되어 (V_Q-V_{Cr})이 V_o 보다 커지면 동작모드 (a)가 된다. 동작모드 (a)에서 $V_i-L-C_r-D_2-V_o$ 투프를 통해 C_r 에 저장되어 있는 스너버에너지가 출력으로 재생되고 Q의 기생 커패시터와 C_r 에 흐르는 충전전류에 의해 V_Q 의 전압이 V_o 보다 커지면 D_1 이 도통하여 동작모드 (b)가 된다. 동작모드 (b)에서 L_s 의 전류가 급격히 증가하여 i_L 와 같아지면 D_2 는 OFF되고 출력전압보다 커진 기생 커패시터의 전압에 의해 전하가 방전되는 동작모드 (c)가 된다. (c)에서 기생커패시터의 양단전압이 V_o 에 이르면 동작모드 (d)가 된다.

Q-OFF 시의 전압제한 스너버는 C_r-D_2 이며 Q의 양단전압 V_Q 는 $(V_o + \Delta V_{Cr})$ 에 의해 제한된다. C_r 에 저장된 OFF시의 스너버 에너지는 $C_r-Q-Dr-L_r$ 에 의해 ON 시에 C_r 의 욕성이 반전되고, 다음의 Q-OFF 시에 $V_i-L-C_r-D_2-V_o$ 를 통해 출력으로 스너버 에너지가 재생되는 사이클을 반복하게 된다.

그림 7에는 에너지 재생 스너버를 이용한 부스터 컨버터 회로의 주요한 전압 및 전류 파형을 나타내었다. 그림에서 i_L 이 증가하고 V_Q 가 0인 구간이 Q가 ON상태이고, i_L 이 감소하고 V_Q 가 V_o 값 부근인 구간이 Q가 OFF 상태를 나타내며, Q가 ($OFF \rightarrow ON$) 및 ($ON \rightarrow OFF$) 시의 L_s , C_r , L_r , Q 소자들의 전류 또는 전압파형의 과도현상을 볼 수 있다.

IV. 결론

전원계통의 전원품질을 보존하기 위한 단상역률개선회로에 대해 분석정리하고 에너지 재생 스너버를 갖는 새로운 역률개선회로를 제시하였다. 국제적으로 강화되고 있는 전류 고조파 규제를 만족하는 방법으로 수동필터를 이용하는 방법과 부스트 컨버터를 이용하는 방법에 대해 장·단점을 분석하고, 부스트 컨버터를 이용한 역률개선회로의 단점을 극복하기 위하여 에너지 재생 능력이 있는 스너버를 갖는 부스트 컨버터를 제안하였다. 제안된 회로는 부스트 컨버터의 주 스위치에 가해지는 스트레스를 일시적으로 무손실 스너버로 흡수한 후 출력으로 재생할 수 있어 전력전달 효율을 향상시키고 반도체스위칭소자를 보호하므로 신뢰도 향상을 도모할 수 있다. 또한, 제안된 회로의 제어는 기존의 부스트 컨버터와 동일하므로 IC를 이용한 제어기 구현이 용이하다. 제안된 역률개선회로는 단상을 주로 이용할 광가입자용 전원이나 개인휴대통신의 기지국전원으로 활용이 기대된다. 향후 수행되어야 할 과제는 제안된 회로의 최적 설계기법 및 하드웨어 구현을 통한 실험이 필요하다.

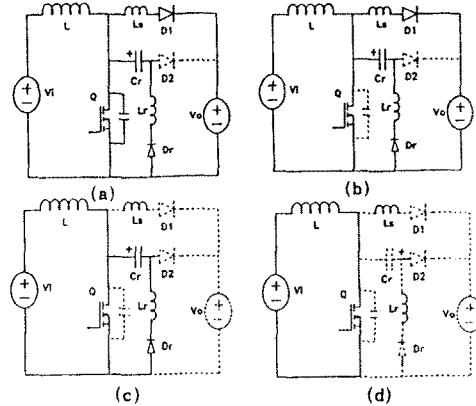


그림 5 스위치 ON 순간의 제안회로의 동작

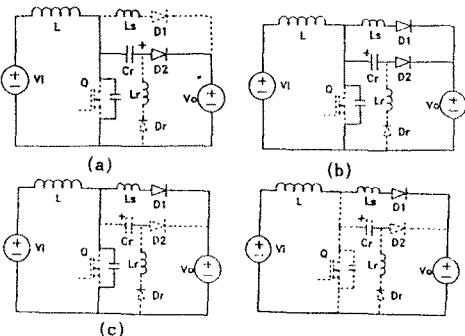


그림 6 스위치 OFF 순간의 제안회로의 동작

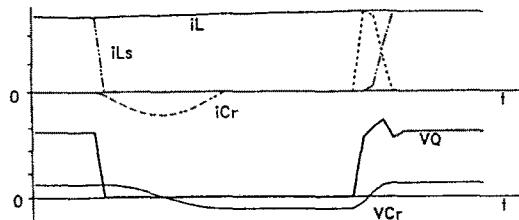


그림 7 제안된 회로의 전류 및 전압 파형

참 고 문 헌

- [1] IEEE Std. 519-1981, IEEE Guide for harmonic control and reactive compensation of static power converter.
- [2] T. S. Key and J. S. Lai, "Comparison of standards and power supply design options for limiting harmonics distortion in power systems," IEEE Trans. Ind. Applications, vol. IA-29, No. 4, 1993.
- [3] G. C. Hua, C. S. Leu and F. C. Lee, "Novel zero-voltage-transition PWM converter," IEEE Power Electronics Specialists Conference Record, 1992.
- [4] 김 만고 외, 전원 공급의 개선 및 표준화 방안 연구, 한국통신, 1994, pp. 78-95.
- [5] W. McMARRAY, "Selection of snubbers and clamps to optimize the design of converters," IEEE Trans. Ind. Applications, vol. IA-16, No. 4, July/August 1980.