

## 3상 전압원 인버터를 위한 개선된 톱니 반송파 펄스 폭 변조 방법

박 인 규

원광대학교 공과대학 제어계측공학과

### An Improved Saw Tooth Carrier PWM Method for Three Phase Voltage Source Inverters

In Gyu Park

Dept. of Control and Instrumentation Eng., Won Kwang University

**Abstract** - An improved carrier PWM method for three phase voltage source inverters is proposed. The basic idea of the proposed method is deleting unnecessary 1/3 of switchings in the saw tooth carrier PWM method. The lowest frequency of the remained harmonics of this method (when the modulation index is large) is about 50% higher and the maximum modulated voltage is about 15% higher than those of the triangular carrier PWM method. This method will be useful especially in the linear feedback current control and MOSFET inverters

### 1. 서 론

3상 전압원 인버터의 펄스 폭 변조 방법으로서 삼각 반송파 방법은 고전직 방법임에도 불구하고 구현이 쉽다(아날로그 회로로 구현될 수 있다.) 장점 때문에 그 동안 널리 사용되어 왔다. 한편, 최근 마이크로 프로세서 기술의 발달에 따라 프로그램 방법과 공간 벡터 방법에 대한 관심과 선호도가 높아지고 있다. 그렇지만 여전히, 실시간 펄스 폭 변조를 요하는 선형 레환 전류 제어나 높은 주파수의 펄스 폭 변조를 요하는 MOSFET 인버터 등에서는 아날로그 구현 방식의 반송파 방법이 유리할 것이다. [1-4].

삼각 반송파 방법의 주된 약점은 인조율이 클 때의 잔류 고조파의 최저 주파수가 낮으며, 최대 변조 전압도 낮다는 것이다. (프로그램 방법 [2]와 공간 벡터 방법 [3]은 인조율이 클 때의 잔류 고조파의 최저 주파수가 삼각 반송파 방법보다 약 50% 더 높으며, 최대 변조 전압도 약 15% 더 높다.) 때문에, 반송파 방법에 대한 연구들은 대부분 이러한 약점을 극복하는 데에 모아졌다. [1,4,5]

그러나 [4]의 방법은 기준 전압 파형의 변형이 요구되며, 또한 스위칭 소자의 온-상태 손실이 인버터의 일부 스위칭 소자들에 몰린다는 단점이 있다. 그리고 [5]의 방법은 변조 방법이 꽤 복잡하여 구현이 그다지 용이하지 않다는 단점이 있다.

본 논문에서는 또 다른 개선된 반송파 펄스 폭 변조 방법을 제안해 보고자 한다. 이 방법도 잔류 고조파의 최저 주파수가 삼각 반송파 방법보다 약 50% 더 높으며, 최대 변조 전압도 약 15% 더 높다. 제안하는 방법의 기본 착상은 톱니 반송파 방법 [6]에서의 불필요한 1/3의 스위칭을 제거하는 것이다.

### 2. 제안하는 방법

#### 2.1 톱니 반송파 방법에서의 불필요한 스위칭의 제거

그림 1에 3상 전압원 인버터를 나타내었다. 그리고 그림 2에 톱니 반송파 방법을 나타내었다. 이러한 톱니 반송파 방법은 삼각 반송파 방법보다 잔류 고조파의 크기가 더 크다는 것이 알려져 있다 [6]. 때문에 톱니 반송파 방법은 실제로는 거의 사용되지 않는다. 그러나, 톱니 반송파 방법에는 불필요한 1/3의 스위칭이 있으며, 이것을 제거하면 결과적으로 삼각 반송파 방법보다 더 나은 성능을 얻을 수 있겠다는 것이 본 연구의 기본 착상이다.

톱니 반송파 방법의 한 반송파 주기는 그림 2에 보인 것과 같이  $a_1$ 과  $b_1$ ,  $c_1$ ,  $d_1$ 의 4개의 시간 영역으로 구분된다. 그런데,  $d_1$  영역과  $a_2$  영역은,  $S_a$ 와  $S_b$ ,  $S_c$ 의 값은 다르지만, 선간전압의 값은 0으로서 같다. 이것은  $d_1$  영역과  $a_2$  영역을 구분할 필요가 없다는 것을 의미한다.

제안하는 방법은 그림 2의 톱니 반송파 방법에서  $d_1$  영역과  $a_2$  영역을 합치는 것이다. 즉,  $S_a$ 와  $S_b$ ,  $S_c$ 의 값들이 모두 0인 것과

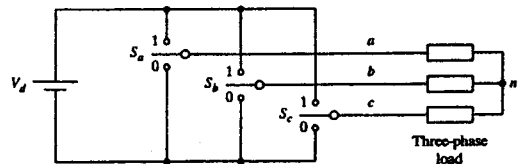


그림 1 3상 전압원 인버터

Fig. 1 Three-phase voltage source inverter

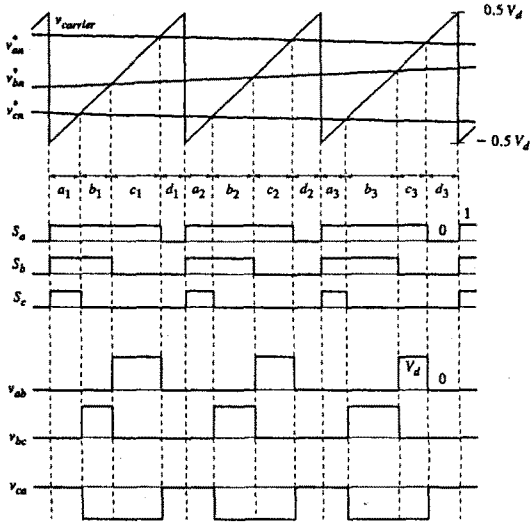


그림 2 톱니 반송파 펄스 폭 변조 방법  
Fig. 2 Saw tooth carrier PWM method

모두 1인 것을 합쳐서 한꺼번에 모두 0으로 하거나 모두 1로 하는 것이다. 한꺼번에 모두 0으로 하는 것과 모두 1로 하는 것은 매 반송파 주기마다 번갈아 가면서 한다. (이것은 스위칭 소자의 온-상태 손실이 일부 스위칭 소자들에 물리지 않도록 하기 위한 것이다.) 그림 3에 제안하는 방법을 나타내었다. 그림 2와 그림 3은 스위치의 구동 신호인  $S_a$ 와  $S_b$ ,  $S_c$ 의 파형은 다르지만, 출력 선간전압의 파형은 동일하다. 그림 2에서는  $S_a$ 와  $S_b$ ,  $S_c$ 에 반송파 주기 당 도합 6번의 스위칭이 발생하지만, 그림 3에서는 4번의 스위칭이 발생한다. 즉, 제안하는 방법은 톱니 반송파 방법에서의 불필요한 1/3의 스위칭을 제거한다.

### 2.2 톱니 반송파의 ramp의 확장

삼각 반송파 방법 및 톱니 반송파 방법에서는, 기준 상전압의 최대치가  $0.5V_d$ 보다 크면, 반송파 한 주기 내에서 기준 상전압과 반송파가 만나지 않는 경우, 즉 과변조가 발생한다. (과변조시에는 저 차 고조파가 발생하며, 출력 전압이 기준 전압보다 낮아진다는 것은 널리 알려져 있다.)

그런데, 제안하는 방법은 톱니 반송파의 falling edge를 사용하지 않기 때문에 ramp를 그림 3에 보인 것과 같이 위와 아래로 확장할 수 있다. 그러면, 기준 상전압의 최대치가  $0.5V_d$ 보다 크더라도 기준 상전압과 반송파가 만나지 않는 경우는 발생하지 않는다. 과변조는 오히려 하나의 ramp와 3 상의 기준 상전압 파형의 교차가 미치 끝나기 전에 다음 빈 ramp와 3 상의 기준 상전압 파형의 교차가 시작되어 스위칭 패턴이 중복되는 경우에 발생한다.

그림 3의 ramp와 ramp의 크기의 차는  $V_d$ 이다. 따라서 스위칭 패턴의 중복은 선간전압의 최대치가  $V_d$ 보다 큰 경우에 발생한다.

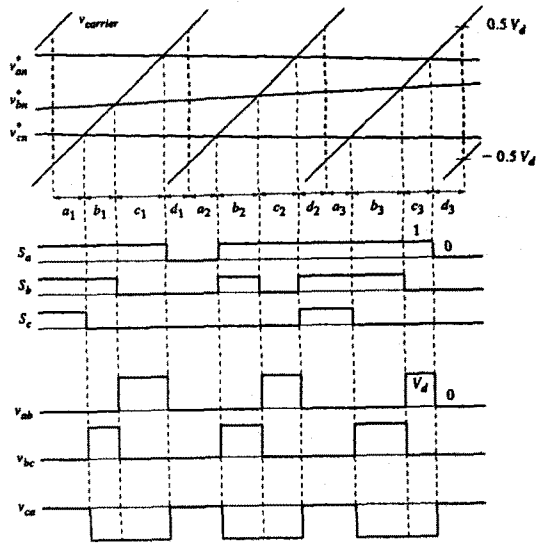


그림 3 제안하는 방법  
Fig. 3 The proposed method

선간전압의 최대치가  $V_d$ 인 것은 상전압의 최대치가  $1/\sqrt{3} V_d \approx 0.577V_d$ 인 것에 해당한다. 그러므로, 제안하는 방법의 최대 변조 전압은 삼각 반송파 방법보다 약 15% 더 높다.

그림 3의 확장된 톱니 반송파는 매 순간에 하나 이상의 값을 갖는다. 그러나 실제로는 이러한 반송파가 필요한 것은 아니며, 하나의 ramp와 3 상의 상전압 파형의 교차가 모두 끝날 때 다음의 ramp로 바꾸는 방식으로 충분하다.

### 2.3 블록도

그림 4에 제안하는 방법의 블록도를 나타내었다. 그림 4의 comparator 블록은 삼각 반송파 방법의 그것과 같은 것이다. Logic 블록은 comparator의 출력을 받아서 그 값들이 모두 0인 것과 모두 1인 것을 합쳐서 한꺼번에 번갈아 가며 모두 0으로 하거나 모두 1로 만드는 기능을 한다. 확장된 톱니 반송파를 받

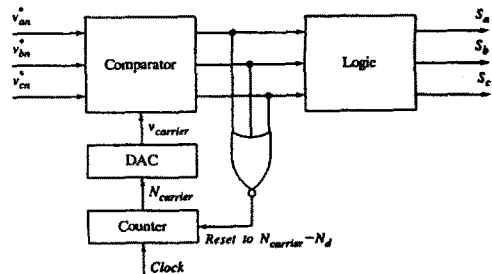


그림 4 제안하는 방법의 블록도  
Fig. 4 Block diagram of the proposed method

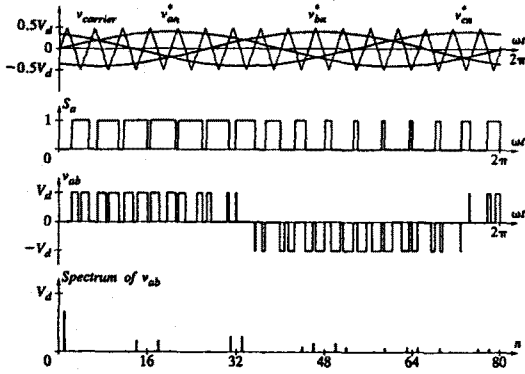


그림 5 삼각 반송파 펄스 폭 변조 방법의 예시

Fig. 5 An illustration of the triangular carrier PWM method

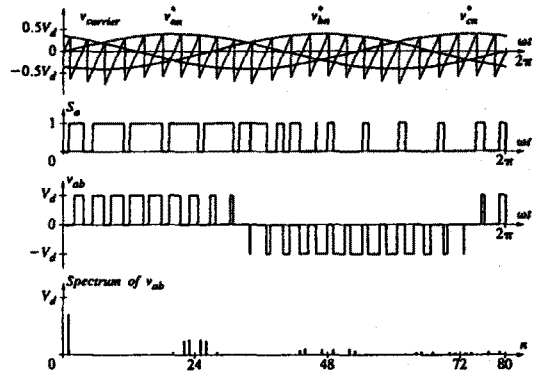


그림 6 제안하는 방법의 예시

Fig. 6 An illustration of the proposed method

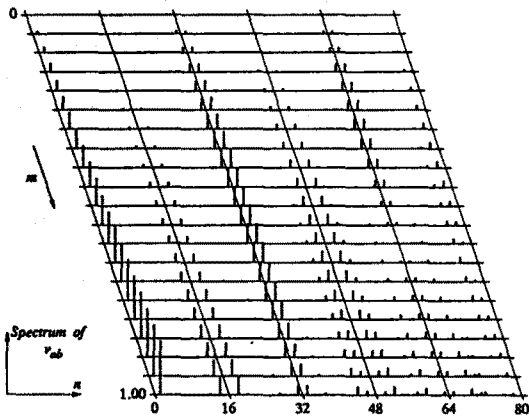


그림 7 삼각 반송파 펄스 폭 변조 방법의 스펙트럼들

Fig. 7 Spectra of the triangular carrier PWM method

생하는 방법은 여러 가지가 가능하다. 그림 4의 방법은 counter와 DAC를 이용하는 방법이다. 그림 4에서  $N_{carrier}$ 와  $N_d$ 는 각각  $v_{carrier}$ 와  $V_d$ 의 수치 값이다.

#### 2.4 파형과 스펙트럼

그림 5와 6에 (동일한 스위칭 주파수 하에) 삼각 반송파 방법 및 제안하는 방법을 각각 예시하였다. 그리고 변조율  $m$ 을 변수로 하여 0에서부터 각 방법의 최대 변조 전압까지 0.05씩 변화시킨 스펙트럼들을 그림 7과 8에 나타내었다. 그림에서 보는 것과 같이, 제안하는 방법의 (특히, 변조율이 클 때의) 전류 고조파의 최저 주파수(차수)는 삼각 반송파 방법보다 약 50% 더 높으며 최대 변조 전압도 약 15% 더 높다.

#### 2.5 실험 결과

그림 9는 그림 6에 대한 실험 결과이다. (실험에 사용된 스위

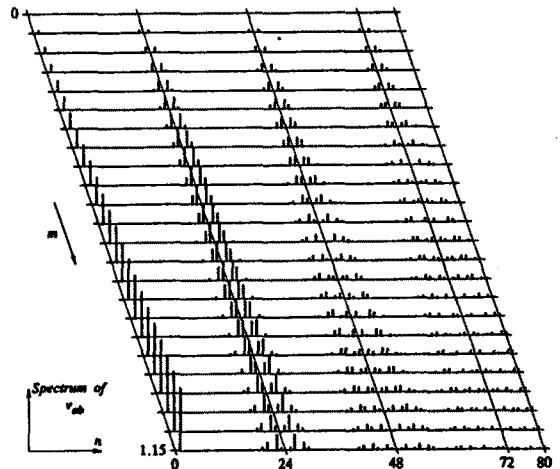


그림 8 제안하는 방법의 스펙트럼들

Fig. 8 Spectra of the proposed method

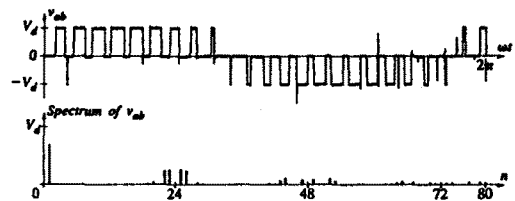


그림 9 그림 6에 대한 실험 결과

Fig. 9 Experimental result for Fig. 6.

칭 소자는 450V 30A 경계의 BJT이다. 기준 전압의 주파수는 60Hz로 하였으며, 스위칭 dead time은 약  $10\mu s$ 로 한 것이다.) 그림 9는 그림 6과 잘 일치한다.

### 3. 결 론

본 논문에서는 톱니 반송파 방법에서의 불필요한 1/3의 스위칭을 줄인 개선된 반송파 펄스 폭 변조 방법을 제안하였다. 제안한 방법은 (변조율이 클 때의) 잔류 고조파의 최저 주파수가 삼각 반송파 방법보다 약 50% 더 높으며, 최대 변조 전압도 약 15% 더 높다. 제안한 방법의 이러한 특성은 프로그램 변조법 [2]나 공간 벡터 변조법 [3]과 거의 같은 것이다.

제안한 방법은 아날로그 회로로 구현될 수 있다. 따라서 실시간 펄스 폭 변조를 요하는 신행 계환 전류 제어나 높은 주파수의 펄스 폭 변조를 요하는 MOSFET 인버터에 특히 유용할 것이다.

덧붙여, 제안된 방법을 전용(dedicated) IC화할 경우에는 자체의 비용도 낮을 것이며, 또한 제어용 마이크로 프로세서에서 펄스 폭 변조 연산 부담이 없어짐으로써 제어부 전체 비용에서도 전(full) 디지털 구현보다 유리해질 수도 있을 것이다.

### 참 고 문 헌

[1] J. Holtz, "Pulsewidth modulation - a survey," in *IEEE*

*PESC'92 Conf Rec.*, pp. 11-18, 1992.

- [2] H. S. Patel and R. G. Hoft, "Generalized techniques of harmonic elimination and voltage control in thyristor inverters: part II - voltage control technique," *IEEE Trans. Industry Applications*, vol. 10, no. 5, pp. 666-673, 1974.
- [3] S. Fukuda *et al.*, "PWM technique for inverter with sinusoidal output current," *IEEE Trans. Power Electronics*, vol. 5, no. 1, pp. 54-61, 1990.
- [4] K. Taniguchi *et al.*, "PWM technique for power MOSFET inverter," *IEEE Trans. Power Electronics*, vol. 3, no. 3, pp. 328-334, 1988.
- [5] P. D. Ziogas *et al.*, "A refined PWM scheme for voltage and current source converters," in *1990 IEEE IAS Conf Rec.*, pp. 977-983, 1990.
- [6] J. Hamman and F. S. van der Merwe, "Voltage harmonics generated by voltage-fed inverters using PWM natural sampling," *IEEE Trans. Power Electronics*, vol. 3, no. 3, pp. 297-302, 1988.