

새로운 멀티-스텝 방식을 적용한 3상 듀얼 GTO 콘버터

시스템의 왜형을 개선에 관한 연구

백창종 모창호 김영민* 박현철* 유칠로*

*전북대학교 전기공학과

Study on the three phase dual GTO converter systems for reducing the harmonics using novel multi-steps method

Chang-Jong Baik, Chang-Ho Mo, Yeongmin Kim, Hyun-chul Park, Chul-Ro Yu
Dept. of Electrical Eng. Chonbuk Nat. Univ.

Abstract

The proposed GTO converter system has the better harmonic characteristics, especially, in the distortion factor (55%), than the conventional 12-step converter system. The improved harmonic characteristics was achieved through the unsymmetrical angle control of the each converter.

In addition, the proposed system can save the cost (20%), space (50%) and weight (8%). The proposed system was studied in simulation and experiment.

I. 서 론

최근 GTO, MOSFET, IGBT, IPM등 파워디바이스 분야의 눈부신 발전으로 고내압, 대전류화, 고속 고주파화, 고기능화등이 진행되어 그 응용분야가 매우 넓어지고 있다. 따라서 전력용 반도체 스위칭 소자의 뛰어난 제어기능과 저손실의 스위칭 기능에 힘입어 산업현장 전반에 정지형 전력변환장치의 수요가 날로 증가하고 있다. 그러나 이러한 정지형 전력변환장치는 반도체소자의 스위칭 동작에 의해 많은 고조파 문제가 발생하여 전력계통 및 부하측에 심각한 영향을 주어, 제어 계통에 오동작을 일으킬 가능성이 커졌고, 그 밖에 가전기기에 까지 영향을 주는 등 많은 고조파 장애가 문제되고 있다.^{1), 2), 3), 4)}

이와 같은 고조파를 저감하는 방법으로 PWM 제어법과 멀티스텝 제어법에 대한 연구가 활발이 진행되고 있다.^{2), 3), 7), 8)} PWM제어법은 소형화가 가능하고, 고조파가 저감 효과가 우수하다는 특징이 있어

날로 사용이 증가되고 있는 실정이다. 그러나 스위칭 손실이 많아 대용량 부하에는 부적합하다. 그러나 멀티스텝 방법은 고조파가 PWM제어에 비교해서 고조파 약간 증가한다는 단점이 있는 반면에 스위칭 손실이 적다는 장점이 있어 대용량 부하에 적합하다. 따라서 주로 대용량 부하에는 주로 멀티스텝 방식을 채용하고 있다.

기존의 멀티스텝 방식은 2중접속 12 스텝 콘버터에 입력측 고조파 전류를 저감하기 위해 1차측에 Δ - Δ , 2차측에 Δ -Y로 결선된 입력 변압기를 사용하였고, 상간리액터의 텨 변환 장치의 부가로 입력전류를 멀티스텝화하는 방법이 중점적으로 고찰되었다. 그러나 이방법은 부하 증가에 따라 입력 변압기의 용량이 증대되고, 무게가 증가되어 이동이 불편하고, 시스템이 대형화되어 가격이 고가가 되는 등 전체적으로 시스템이 경제적이지 못한 단점이 있어 이에 대한 연구가 요구되고 있다.²⁾

본 연구에서는 이러한 단점을 개선하기 위해서 입력측 변압기를 생략한 2중 접속 24스텝 콘버터를 제안하였다. 본 시스템에는 자기 소호가 가능한 GTO를 사용하였고, GTO 브리지 콘버터의 출력을 일정한 상차각을 두어 제어하고 이것을 다시 상간리액터에 중앙 텨 철환 리액터와 전류커패시터 (commutation capacitor)에 의해 직류 링크 전류를 다른 두 값으로 제어하여 입력 변압기 없이도 입력전류의 스텝수를 24 스텝으로 멀티스텝화 할 수 있는 방법을 제안하였다.

시스템의 회로구성을 도식적으로 해석하고, 동작 설명을 하였으며, 입력전류의 고조파를 저감하기 위한

전류제어 특성과 출력전압 특성, 전류(commutation)특성에 대한 이론적 해석이 이루어졌다. 기존의 2중 접속 12스텝 콘버터와 본 방식과의 고조파 저감효과를 비교 고찰하기 위해 시뮬레이션을 수행하였고, 멀티스텝 콘버터를 제작하여 실험을 통한 고조파 저감효과 및 유용성에 대하여 입증하였다.

II. 본 론

1. 회로구성 및 동작원리

그림1은 제안된 24스텝 GTO 듀얼 콘버터 시스템의 회로구성을 나타내고 있다. M_1, M_2 는 A-B, C-D, A-D와 C-B 간의 평균전압을 모두 같은 값으로 하여 i_1, i_2 와 i_1', i_2' 를 평형시키기 위한 전류 분배 리액터이고, L은 입력전류의 파형을 개선하기 위해 직류 링크전류를 다른 두 값으로 제어하는 중앙 템 절환 리액터이다. 입력변압기 없이 입력전류의 저차 고조파를 저감하기 위해서 브리지 1은 브리지 2에 비해 각각 GTO 위상각이 15° 씩 앞서며 전류의 호름은 P-Q-D-S₁ 또는 P-N-D₂-S₂를 통해 흐른다. D₁, D₂, S₁, S₂, C는 전류원 GTO 인버터의 전류특성과 같이 동작하며, 전류시에 발생하는 에너지 손실은 L의 누설리액턴스에 의한 것 이므로 매우 작은 값이 된다.⁴⁾ 그림2에서 (a)는 전원측의 상전압 파형을 나타내고, (b)와 (c)는 각각 GTO 브리지 1, 2의 게이트 제어 신호를 나타낸다.

그림2에서 브리지 1의 지연각은 α , 브리지 2의 지연각은 $\alpha + \theta$ 로 하고 $\theta = 15^\circ$ 로 결정하였다. (d)는 24스텝의 입력전류 파형을 나타내고, (e)는 직류 링크전류가 중앙 템 절환 리액터에 의해 서로 다른 두 값 $I, I + \Delta I$ 로 제어됨을 나타낸다. (f)는 L의 템을 변환시키기 위한 S₁, S₂의 게이트 신호를 나타낸다. 여기서 S₁, S₂의 전류(commutation)동작은 전류커패시터 C에 의해 이루어진다.

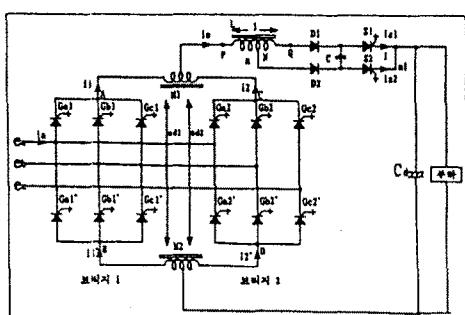


그림1 GTO 콘버터 구성

Fig.1 GTO converter configuration

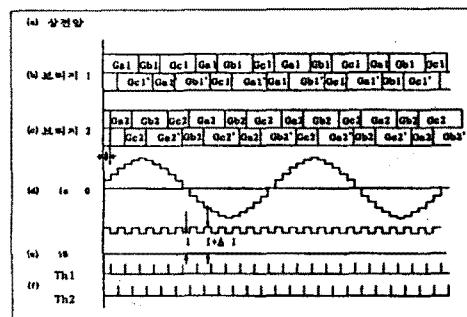


그림2 각 부의 파형

Fig.2 Waveforms

2. 고조파 저감 대책

2.1 전류제어 특성

그림2 (d)에 대한 푸리에 급수에 의해 계산된 입력전류 파형에서의 각 고조파 크기는 식 (1)과 같다.

$$a_n = \frac{4}{\pi} \left[\int_{\pi/12}^{\pi/4} (I + \Delta I) \cdot \sin nwt \cdot dwt \quad (1) \right. \\ \left. + \int_{\pi/4}^{5\pi/12} 2I \cdot \sin nwt \cdot dwt \right. \\ \left. + \int_{\pi/2}^{5\pi/12} 2 \cdot (I + \Delta I) \cdot \sin nwt \cdot dwt \right]$$

이때 출력전류는 GTO S₁, S₂의 교번 동작에 의해 I, $I + \Delta I$ 의 두 값으로 제어되고, 링크전류 제어율(link current control factor) $\Delta I/I$ 는 식 (1)에서 $a_n = 0$ 라 가정하고 식(2)에 의해 구할 수 있다.

$$\frac{\Delta I}{I} = \frac{\cos(n\pi/4) + \cos(n\pi/12)}{\cos(n\pi/4) - \cos(n\pi/12) - 2\cos(5n\pi/12)} \quad (2)$$

그림3은 각 고조파 차수에 대한 $\Delta I/I$ 의 변화값을 나타낸 것으로 $\Delta I/I = 0.155$ 일 때 가장 넓은 범위의 고조파를 제거할 수 있음을 보여준다. 이때 완전히 제거되는 고조파 차수는 3, 5, 7, 17, 19 . . . 이다. 결과적으로 $\Delta I/I$ 는 저차 고조파가 가장 많이 제거될 때로 결정된다.

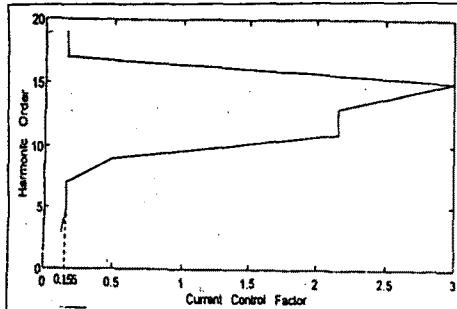


그림3 $\Delta I/I$ 의 변화에 따른 고조파 저감특성

Fig.3 The harmonics reduction characteristic varying with $\Delta I/I$

2.2 출력전압 특성

각 브리지의 출력전압은 전류 분배 리액터 M_1, M_2 에 의해 평형화되므로 그 값은 식(3)과 같이 되며,

$$e_d = (e_a + e_b)/2 \quad (3)$$

브리지 1, 2에 의한 평균 출력전압은 식(4)와 같이 나타난다.

$$E_d = \frac{3E_m}{4\pi} [(2 + \sqrt{3}) \times \cos \alpha - \sin \alpha] \quad (4)$$

여기서 E_m 은 선간전압의 피크치이고, α 는 점호각이다. 그림4는 점호각 α 의 변화에 따른 직류 출력전압의 특성을 나타낸다. $\alpha = 75^\circ$ 를 기준으로 정류(rectification)과 반전(inversion)동작이 행해진다. 이 때 본 정류회로에서 입력측 선간전압(E_m)에 대한 직류 링크전압(E_d)비의 최대치와 최소치는 각각 ± 0.891 이다.

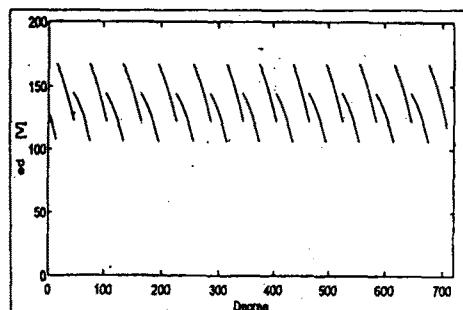


그림4 직류 출력전압 특성

Fig.4 DC output voltage characteristics

2.3 전류(commutation)특성 해석

그림5는 입력전류를 멀티스텝화하기 위한 전류회로의 동작구간을 나타낸다. 그림1에서 GTO S_1 , 다이오드 D_1 이 도통된 상태에 있고 전류커패시터 C 는 $D_1 - C - S_2$ 방향으로 V_c 가 충전되어 있다고 가정하자.

$t_0 < t < t_1$ 구간에서 t_0 에서 S_2 가 점호되면 전류 I 는 전류커패시터에 충전된 전압 V_c 에 의해 역바이어스되고, S_1 을 소호시킨다. 그 결과 S_1 에 흐르고 있는 전류 I 는 S_2 를 통해 흐르기 시작하고 직렬 인덕턴스 L_1 과 L_2 의 값이 크기 때문에 전류 I 는 일정값(constant value)을 유지한다.

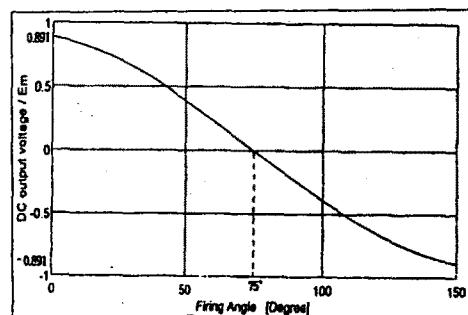


그림5 전류(commutation)회로 파형

Fig.5 The commutation circuit waveforms

커패시터전압 V_c 가 리액터전압 v_{L_2} 보다 작게될때 다이오드 D_2 는 t_1 에 도통되고 다음 구간 $t_1 < t < t_2$ 에 시작된다. $t_1 < t < t_2$ 구간에서 v_{L_2} 가 V_c 보다 크게되면 다이오드 D_2 가 도통하고, 전류 i_1 은 $L - D_2 - C - S_2$ 로 i_2 는 $L_1 - D_2 - S_2$ 로 병렬회로를 따라 흐른다. 따라서 입력전류는 이와 같은 전류동작에 따라 24 스텝으로 멀티스텝화 될 수 있다.

3. 시뮬레이션 및 실험

시뮬레이션은 IBMPC-586-75를 이용하였으며 시뮬레이터는 Matlab을 사용하였다. 시뮬레이션을 통해서 얻은 실험상수는 $E = 100[V]$, $C = 5.5[\mu F]$, $L = 3.5[mH]$, $M = 25[mH]$, $k=0.95$ 이다.

그림6은 중앙 템 절환 방식으로 제어되는 본 시스템의 출력전압 파형을 나타낸다.

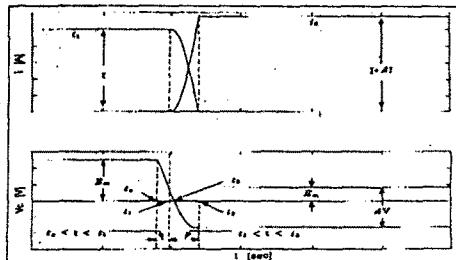
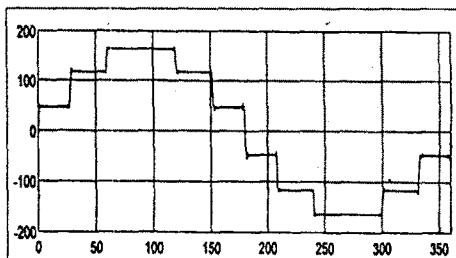


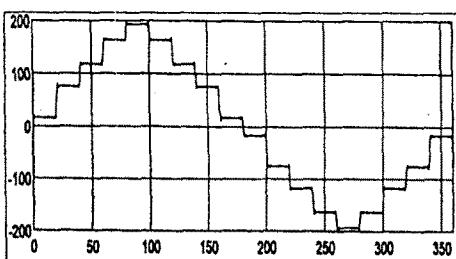
그림6. 출력전압 파형

Fig.6. The output voltage waveform

그림7 (a), (b)는 기존 방식의 12 스텝 입력 전류 파형과 제안된 방식의 24 스텝 입력전류 파형을 비교하여 나타내고 있다.



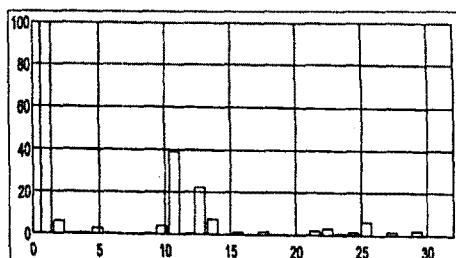
(a) 12 스텝 입력전류 파형



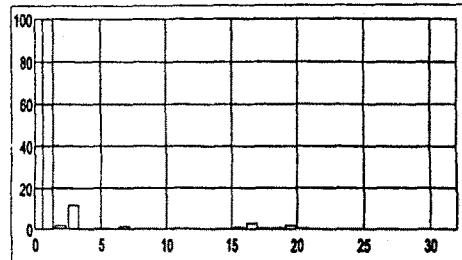
(b) 24 스텝 입력전류 파형

그림7. 입력전류 파형 비교

Fig.7. Comparison of input current waveforms



(a) 12 스텝 고조파 스펙트럼



(b) 24 스텝 고조파 스펙트럼

그림8. 고조파 스펙트럼의 비교

Fig.8. Comparison of the harmonic spectrums

그림8 (a), (b)에서는 기존 방식과 제안된 방식의 고조파 차수에 대한 고조파 함유율을 스펙트럼을 통해 비교하고 있다.

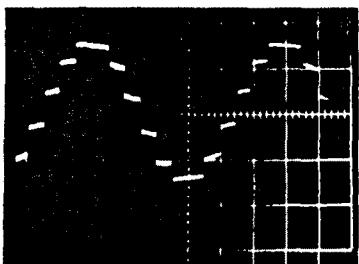
표1 고조파 함유율의 비교

Tab.1 Comparision of the harmonic factor

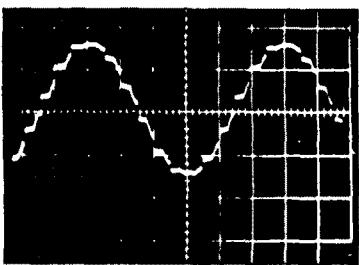
고조파차수	고조파 함유율 (%)	
	12필스	24필스
11	9.09	—
13	7.69	—
23	4.35	4.34
25	4.00	4.00
35	2.86	—
37	2.70	—
47	2.13	2.13
49	2.04	2.04
59	1.69	—
61	1.64	—
총 합계	15.20	6.89

표1은 기존 방식과 제안된 방식의 11차에서부터 61차 까지 고조파 함유율을 비교한 것이다. 이상의 시뮬레이션을 통해 알 수 있는 바와 같이 입력변압기가 없는 제안된 방식의 시스템은 기존 입력 변압기를 사용한 경우와 비교해볼때 고조파가 현저히 감소함을 알 수 있다.

그림9는 시뮬레이션에서 얻은 전류 제어율을 이용하여 실험한 입력전류 파형이다. (a)는 12스텝 입력전류파형이고 (b) 24스텝 입력전류 파형을 나타낸다. 여기서 실험파형이 시뮬레이션 파형과 약간 다른 이유는 전류의 중첩현상 때문이라고 생각된다.



(a) 12스텝 파형



(b) 제안된 24스텝 파형

그림9 입력전류 실험 파형

Fig.9. The experimental 12 pulses waveform of the input current

III. 결 론

본 논문에서 제안한 시스템은 이론적으로 해석 및 시뮬레이션과 실험을 통하여 얻은 결과 다음과 같은 결론을 얻을 수 있다.

- 1) 본 시스템은 중앙 펩 변환 방식을 이용하여 직류 텅크전류를 제어하므로써 회로의 동작해석이 용이하였고, 기존 입력변압기를 가진 12 스텝 콘버터에 비해 고조파가 15.2%에서 6.89%로 약55%가 저감되었다.
- 2) 3상 입력변압기를 회로에서 제거하므로써 같은 용량으로 환산한 경우 비용이 약80%절감되었다.
- 3) 설치공간은 약50%로 감소하여 장소의 제약이 감소와 소형화가 가능하였다.
- 4) 전체 중량은 기존의 변압기가 존재한것에 비교해 약 92% 가량 감소되어 이동이 훨씬 간편해졌다.

앞으로 본 시스템은 비대칭 제어방법을 이용한 역률개선 방향으로 연구가 이루어 지고 고조파에 대한 새로운 회로구성이 이루어져 23, 35, 47, 49차 고조파를 완전히 제거하는 연구가 계속되어야 할 것으로 사료된다.

참 고 문 헌

- 1) T. Ueno, "Formation of Harmonic Waves and it's Calculation in Electric Power System," JIEE 49-B41, pp. 9-16, July, 1974.
- 2) Muhammad H. Rashid, "Power Electronics Circuits, Devices and Applications", New Jersey, Prantice Hall, 1988
- 3) 高橋 勲, "サイリスタユリバータの高力率制御法," 長岡技術科学大學 Soft Power Lab. 1992.
- 4) Keiju Matsui et al, "A Dual Thyristor Converter Reducing Harmonics of Power Supply Without Input Transformer," IEEE Trans. Ind. Appl. vol.27 no.1, Jan/Feb, 1991.
- 5) D. D. Shipp, "Harmonics Analysis and Suppression for Electrical Systems Supplying Static Power Converters and Other Nonlinear Loads," IEEE Trans. Ind. Appl. vol. IA-15, no. 5, Sep/Oct. 1979.
- 6) R. P. Stratford, "Analysis and Control Systems with Static Power Converters," IEEE Trans. Ind. Appl. vol. IA-17, no. 1, Jan/Feb, 1981.
- 7) D. E. Steeper et al, "Reactive Compensation and Harmonic Suppression for Industrial Power Systems Using Thyristor Converters," IEEE Trans. Ind. Appl. vol. IA-12, no. 3, May/June, 1976.
- 8) F. Curtarelli, "Current Harmonics in Industrial Power Systems Arising from AC/DC Converters," IPEC-Tokyo '83, vol. IEC-28, no. 4, NOV., 1981.