

실리콘 전계방출 팁 어레이 형성에 관한 연구

(A Study on the Fabrication of Silicon Field Emission Tip Array)

이진호, 강성원, 김용민, 김종대, 조경익, 유형준

한국전자통신연구소 반도체연구단

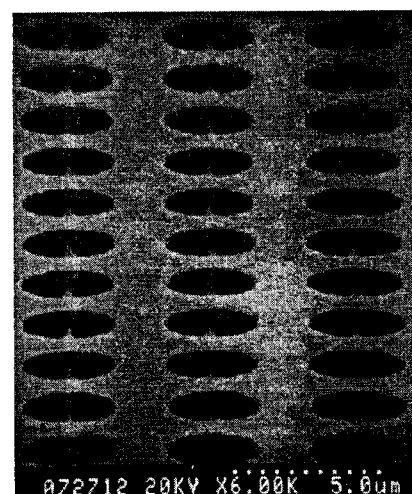
최근, 전계방출소자는 냉음극 전계방출 현상을 이용하는 진공소자로서, 마이크로파 전력소자, 내온도·내방사선소자, 평판디스플레이 및 미세센서 등의 응용을 위하여 많은 연구가 이루어지고 있다. 전계방출 팁 어레이(FEA:field emission tip array)를 제작하는 방법으로는 Spindt형 금속 팁과 실리콘 팁이 주로 사용되고 있다.

실리콘 전계방출 팁 제작방법으로는 보통 실리콘을 등방성으로 식각한 후 게이트 산화막과 게이트 금속전극을 전자선 증착방법 등으로 증착한 후, 습식 식각에 의한 lift-off 방법을 사용한다. 그러나 이러한 구조는 게이트 누설 전류와 게이트 홀의 크기가 확대되는 문제를 비롯하여 공정 중 실리콘 기판 내의 팁 위치에 따라 팁 형태의 비대칭성이 나타나는 단점을 가지고 있다.

본 연구에서는 SF₆ 가스를 사용하는 건식 식각방법으로 팁을 형성한 후, 기존의 전자선 증착방법을 사용하지 않고, 기상화학증착방법으로 게이트산화막을 형성한 후 게이트전극으로 폴리실리콘이나 TiW 박막을 형성하였다. 그 다음 spin-on-glass (SOG)를 도포한 후 SOG와 게이트전극을 동시에 식각하는 etch-back 공정으로 게이트 절연막이 노출되게 하여 전계방출 팁을 제조하였

다. Etch-back 공정시에는 게이트 전극과 SOG의 식각률 차이, 팁의 높이 등에 따라 게이트 홀의 크기 및 팁과 게이트의 높이차가 변하게 된다. 이는 전계방출 팁의 구조에 관제되는 주요 변수(팁 반경, 게이트홀 반경)를 결정하게 되는데, 본 실험에서는 SEM 사진 분석을 통하여 최적의 식각조건을 구하고자 하였다.

이렇게 제작된 실리콘 팁 어레이의 전계방출 특성을 초고진공($< 5 \times 10^{-7}$ torr) 챔버에서 측정하였다. 그 결과 1.2 μ m 패턴으로 제작된 256개의 팁 어레이에서 측정된 문턱전압은 60~70V로 나타났다.



[Fig.1] SEM picture of fabricated field emission tip array.