

## Co/Ti 두께비가 CoSi<sub>2</sub> 에피박막 형성에 미치는 영향 (Effects of Co/Ti thickness ratio on the formation of epitaxial CoSi<sub>2</sub> thin films)

김준렬, 배규식  
수원대학교 전자재료공학과

박윤백, 백태선, 조윤성  
현대전자(주) 반도체 사업부

### 1. 서 론

VLSI MOS 소자가 1 $\mu$ m 이하의 스케일로 미세화되면서 소스/드레인 영역과 게이트 영역에서의 높은 직결 및 접촉 저항이 문제점으로 등장하였다. 또한, VLSI 소자에서 요구되는 얇은 접합에서는 Al spike 때문에 기존의 Al 대신에 새로운 접촉 및 상호연결물질의 적용이 필요하게 되었다. 이에 따라 비저항이 낮고, 열적, 화학적 안정성이 높은 금속 실리사이드를 자기정렬 실리사이드화(SALICIDE)를 통해 형성하려는 연구가 TiSi<sub>2</sub>와 CoSi<sub>2</sub>를 중심으로 행하여져 왔다. 그러나 이들 실리사이드는 실리사이드/Si 계면이 거칠고, 두께와 면저항값이 불균일하며, 응집(agglomeration)에 따른 열적 불안정성으로 인해 소자への 적용에는 어려움이 있었다. 이러한 문제점들은 주로 Si기판위의 자연 산화막, 금속 증착시의 잔여산소(residual oxygen), 실리사이드의 다결정 구조등에 기인한다. 따라서, 자연 산화막과 잔여 산소가 제거된 깨끗한 기판에 실리사이드 에피박막을 형성하면, 이 문제점들이 해결될 것으로 기대된다. 그런데 Co/내열금속의 이중박막을 열처리하면, 막의 역전(reversal of layer)을 통해 이러한 문제점을 해결할 수 있는 CoSi<sub>2</sub> 에피박막을 얻을 수 있다(역전법). 본 연구에서는 Co/내열금속 Ti의 두께비에 따라 CoSi<sub>2</sub> 박막형성에 미치는 영향에 대하여 점검하였다.

### 2. 실험방법

본 실험은 (100) Si시편위에  $2 \times 10^{-6}$  Torr에서 전자빔 증발 장치(Electron Beam Evaporator)에 넣어 Ti박막과 Co박막을 두께의 비를 달리하여 순차적으로 증착하였다. 박막의 두께보정은  $\alpha$ -step과 XTEM으로 보정된 석영 진동자를 이용하였다. 증착된 시편은 막의 역전에 따른 코발트 실리사이드의 형성을 유도하기 위하여 위해 질소(N<sub>2</sub>) 분위기에서 900 $^{\circ}$ C 온도에서 20초간 급속 열처리 하였다. 열처리가 완료된 시편은 면저항, 결정성, 막의 두께 및 표면 등을 4-point probe, XRD, XTEM, SEM, AES 등으로 분석하였다.

### 3. 결과 및 고찰

Co의 두께를 20 nm로 고정 하고 Ti의 두께를 5, 10, 15, 20 nm로 변환시켰을 때 면저항 값은 15 nm일때가 가장 최소값을 나타내었다. 하지만 표면을 SEM으로 분석한 결과는 5 nm일때가 전반적으로 가장 평평하여 시편전면에서 확산과 실리사이드 형성 반응이 균일하게 진행되었음을 보여준다. AES 깊이 분석에서는 5 nm이었을 때를 제외하고 나머지 시편들은 CoSi<sub>2</sub>층의 조성이 불균일 하고 또 CoSi<sub>2</sub>층외에 조성비가 틀린 두께의 Co-Ti-Si의 혼합층이 표면쪽에 생성되었다. 이에 비해 5 nm이었을때는 Co가 Si기판 쪽으로 보다 쉽게, 그리고 균일하게 확산할 수 있었기 때문에, 특성이 우수한 CoSi<sub>2</sub>에피 박막을 얻기 위해서는 Ti층의 두께를 효율적으로 조절하는 것이 중요한 것으로 사료된다.