

Scaled MONOS 비휘발성 기억소자의 스위칭 특성

Switching characteristics of the Scaled MONOS Nonvolatile Memory Devices

이상배*	광운대학교 전자재료공학과
김선주	광운대학교 전자재료공학과
이성배	광운대학교 전자재료공학과
강창수	유한전문대 전자과
서광열	광운대학교 전자재료공학과

Sang-bae, Yi	Dept. of Electronic Materials Engineering, Kwangwoon Univ.
Seon-Ju, Kim	Dept. of Electronic Materials Engineering, Kwangwoon Univ.
Sung-bae, Lee	Dept. of Electronic Materials Engineering, Kwangwoon Univ.
Chang-Soo, Kang	Dept. of Electronics, Yuhan Junior College
Kwang-Yell, Seo	Dept. of Electronic Materials Engineering, Kwangwoon Univ.

ABSTRACT

This study is to investigate the switching characteristics in the 5V-programmable scaled MONOS nonvolatile memory devices. Modified Fowler-Nordheim tunneling mechanism become important when the electric field in the tunneling oxide is 6 MV/cm. For $E_{OT} > 6$ MV/cm, the trap-assisted tunneling mechanism is dominant. The density of nitride bulk trap is found to be $N_t = 7.7 \times 10^{18}$ cm⁻³, and the energy level of trap is determined to be $\phi_t = -0.65$ eV.

I. 서론

MONOS(metal-oxide-nitride-oxide-semiconductor) 비휘발성 기억소자는 scale-down에서 한계를 보인 MNOS(metal-nitride-oxide-semiconductor) 비휘발성 기억소자의 대체소자로 개발되어 EEPROM의 가장 이상적인 NVSM으로서¹⁾ 최근에 많은 연구가 수행되고 있다.^{2),3)} MONOS 기억소자가 기존의 마이크로 컴퓨터 시스템, 디스크에서 hard disk 대체용으로 응용되기 위해선 고집기능을 위한 확장기능의 소형화, 프로그래밍 전압의 감압, 그리고 EEPROM처럼 저전압의 편리한 구조의 구조의 scale-down이 요구되고 있다. switching 특성에 대한 연구는 이와 같은 소자의 scale-down에 있어서 필요할 경우 정보를 제공한다. 점에서 대단히 중요하다.

본 논문은 5V의 프로그래밍 전압과 고집기능의 full-featured EEPROM을 위한 scaled MONOS 구조의 캐리지터형 기억소자를 제작한 다음, 스위칭 특성을 조사하여 기억전하의 전송기구를 규명한 것이다.

II. 이론

Scaled MONOS 비휘발성 기억소자에서 프로그래밍 시간이 t_p 일 때 프로그래밍 전압 $V_p(t_p)$ 는 다음과 같다.

$$V_p(t_p) = \left(x_{OT} + x_{OB} + \frac{\varepsilon_{ox}}{\varepsilon_n} x_N \right) E_{OT}(t_p) + \phi_{GS} + \phi_S - \left(\frac{x_{OT}}{\varepsilon_{ox}} + \frac{x_N}{2\varepsilon_n} \right) Q_N(t_p) \quad (1)$$

여기서 x_{OT} , x_{OB} , x_N 은 각각 터널링 산화막, 물로킹 산화막, 그리고 질화막 두께이며, ε_{ox} , ε_n 은 산화막 및 질화막의 유전율, ϕ_{GS} 는 질화막 반도체의 표면전위, ϕ_S 는 반도체와 물속의 임한수차, $E_{OT}(t_p)$ 와 $Q_N(t_p)$ 는 시작 t_p 에서 터널링 산화막의 전기장 세기 및 기억트랩에 트랩된 전하량이다.

식(1)을 프로그래밍 시간 t_p 에 대해서 미분하면

$$\left(\frac{x_{OT}}{\varepsilon_{ox}} + \frac{x_N}{2\varepsilon_n} \right) \frac{dQ_N(t_p)}{dt_p} = \left(x_{OT} + x_{OB} + \frac{\varepsilon_{ox}}{\varepsilon_n} x_N \right) \frac{dE_{OT}(t_p)}{dt_p} \quad (2)$$

와 같다. 식(2)를 전류연속방정식에 대입하면 다음과 같은식을 얻을 수 있다.

$$\frac{dE_{OT}(t_p)}{dt_p} = -A|J| [E_{OT}(t_p)] \quad (3)$$

$$A = \frac{x_{OB}}{\varepsilon_{ox}} + \frac{x_N}{2\varepsilon_n}$$

$$x_{OT} + x_{OB} + \frac{\varepsilon_{ox}}{\varepsilon_n} x_N$$

여기서, J 는 터널링 산화막을 통한 터널링 전류이다. 터널링 산화막의 전기장 세기가 $(\phi_1 - \phi_2)/[X_{OT} + (\varepsilon_{ox}/\varepsilon_n)X_N]$ 보다 크고 $(\phi_1 - \phi_2)/X_{OT}$ 보다 작은 경우에는 modified Fowler-Nordheim 터널링이 주도적이며 특히 $E_{OT} > 6\text{MV/cm}$ 이면, 터널링 전류는 다음의 균사식으로 나타낼 수 있다.⁴⁾

$$J_{MFN}(t_p) \approx BE_{OT}^2(t_p) \exp[-E_T/|E_{OT}(t_p)|] \quad (4)$$

$$B = \frac{q^2}{16\pi^2 \hbar \phi_1} \quad (5)$$

$$E_T = \frac{4(\phi_1 - \phi_2)\sqrt{2m_{ox}^* q \phi_1}}{3\hbar} \quad (6)$$

여기서 ϕ_1, ϕ_2 는 각각 터널링 산화막과 질화막의 상면 높이이고, m_{ox}^* 은 산화막에서 정공의 유효질량이다.

식(4)를 식(3)에 대입하여 얻은 미분 방정식을 풀면, 아래와 같은 시각 t_p 에서 터널링 산화막의 전기장 세기를 구할 수 있다.

$$E_{OT}(t_p) = \frac{E_{OT}(0)}{1 + \frac{E_{OT}(0)}{E_T} \ln(1 + t_p/\tau)} \quad (7)$$

$$\tau = \tau_1 \exp[-E_T/E_{OT}(0)] \quad (8)$$

$$\tau_1 = [ABE_T]^{-1} \quad (9)$$

여기서 $E_{OT}(0)$ 은 $t=0$ 에서 터널링 산화막의 전기장 세기이며 다음과 같다.

$$E_{OT}(0) = \frac{V_p + \left(\frac{x_{OB}}{\varepsilon_{ox}} + \frac{x_N}{2\varepsilon_n} \right) Q_N(0) - \phi_{ox} - \phi_s}{x_{eff}} \quad (10)$$

식(1)과 식(7)로부터 프로그래밍 시간 및 프로그램 전압에 대한 flatband 전압의 이동량을 구하면 다음과 같이 표현할 수 있다.

$$\Delta V_{FB}(V_p, t_p) = V_{FB}(V_p, t_p) - V_{FB}(V_p, 0) \quad (11)$$

$$= x_{eff} \frac{E_{OT}(0)}{E_T}$$

터널링 산화막 전기장의 세기가 $(\phi_1 - \phi_2)/[X_{OT} + (\varepsilon_{ox}/\varepsilon_n)X_N]$ 보다 $\pm 1.5\text{V}$ 6MV/cm 보다 작은 경우에는 trap-assisted 터널링이 주도적이며 이러한 터널링 전류는 다음과 같다.

$$J_{TAT}(E_{OT}) = \frac{qN_i}{\tau_0 \left[\frac{q|E_{OT}|}{\frac{\varepsilon_n}{\varepsilon_{ox}} kT} - 2k_n \right]} \times \exp \left[-2(k_n + \frac{\varepsilon_n}{\varepsilon_{ox}} k_n)(\phi_1 - \phi_2 - \phi_s) \right] - \frac{Z \frac{\varepsilon_n}{\varepsilon_{ox}} k_n (\phi_1 - \phi_2 - \phi_s)}{|E_{OT}|} \quad (12)$$

$$k_{ox} \approx (2m_{ox}^* q \phi_1)^{1/2} / \hbar$$

$$k_n \approx (2m_n^* q \phi_s)^{1/2} / \hbar$$

여기서 τ_0 는 시정수, N_i 와 ϕ_s 는 각각 질화막 범크트로웨 밀도와 애너지 준위이고, m_{ox}^* 은 질화막에서 정공의 유효질량이다.

III. 소자제작

비식량이 6-9nm-cm인 (100)방향의 p형 질화막 웨이퍼를 950°C, 상압에서 질소로 휘석시킨 산소를 사용해서 30분간 열산화시켜 터널링(tunneling)산화막을 성장시켰으며, 그 두께는 19Å이다. 질화막은 750°C에서 SiH₄와 NH₃의 혼합가스를 반응시켜 LPCVD 방법으로 터널링 산화막 위에 휘석시켰다. 이렇게 휘석시킨 질화막의 두께는 57Å이 있다. 블로킹(blocking)산화막은 950°C의 상압에서 H₂O=5°C·min⁻¹ 8°C/min인 혼합가스를 사용해서 질화막을 열산화시키므로써 성장시켰으며, 두께는 20Å이다. 게이트전극은 junction spike를 막지하고, step coverage를 향상시키기 위해서 MoSi₂와 Cu가 0.5%, Si이 1% 함유된 Al의 이중구조로 형성하였다.

IV. 결과 및 고찰

질화막 두께가 $X_N=57\text{Å}$ 이고, 터널링산화막 및 블로킹산화막 두께가 각각 $X_{OT}=19\text{Å}$, $X_{OB}=20\text{Å}$ 인 scaled MONOS 비휘발성 기억소자에서 프로그래밍 전압의 크기와 각각 단위하여 프로그래밍 시간에 따른 flatband 전압 V_{FB} 을 측정함으로서 스위칭특성을 조사하였으며, 그 결과는 그림 1과 같다. 프로그래밍 전압을 인가하기 전에는 항상 소자의 게이트에 크기와 폭이 각각 10V, 100msec인 양(+)의 펄스전압을 인가하여 초기 flatband 전압이 $V_{FB}=-0.30\text{V}$ 가 되도록 측정초기 상태를 조절한다. 그림에서 보는 바와 같이 프로그래밍 전압이 $V_p=5\text{V}$ 인 경우에 프로그래밍 시간이 $t_p=20\text{msec}$ 이상일 때 flatband 전압값이 감지 불능준위(insensible level)를 벗어나기 때문에 프로그래밍이 되었음을 알 수 있다.

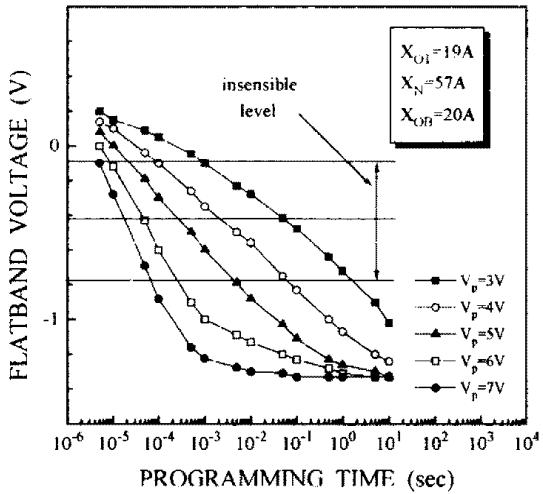


Fig.1 Flatband voltage with programming time for different programming voltages.

그림 1의 측정한 flatband 전압 V_{FB} 에서 초기 flatband 전압 V_{FBi} 를 빼면, flatband 전압 이동량 ΔV_{FB} 를 구할 수 있다. 프로그래밍 전압을 털리하여 프로그래밍 시간에 따른 flatband 전압 이동량을 나타내면 그림 2와 같다. 그림2의 점선은 modified Fowler-Nordheim 티널링모델을 나타내는 식(11)을 이용해서 구한 이론곡선이다. 그림에서 알 수 있는 바와 같이 티널링산화막 전기장세기가 $E_{OT} = 6.35 \text{MV/cm}$ 이상이 되는 $V_p = 5\text{V}$ 이상인 프로그래밍 전압에 대해서 이론곡선은 포화하기 직전까지의 실험곡선과 잘 일치함을 알 수 있다. 반면에 $V_p = 3\text{V}$ 와 $V_p = 4\text{V}$ 인 경우($E_{OT} < 6\text{MV/cm}$), 이론곡선과 실험곡선은 잘 일치하지 않는다. 특히, 프로그래밍 전압이 작을 수록 일치되는 부분도 작아짐을 알 수 있다. 이로부터 $E_{OT} < 6\text{MV/cm}$ 인 경우에는 주도적인 티널링 기구가 modified Fowler-Nordheim 기구와 나름을 알 수 있다.

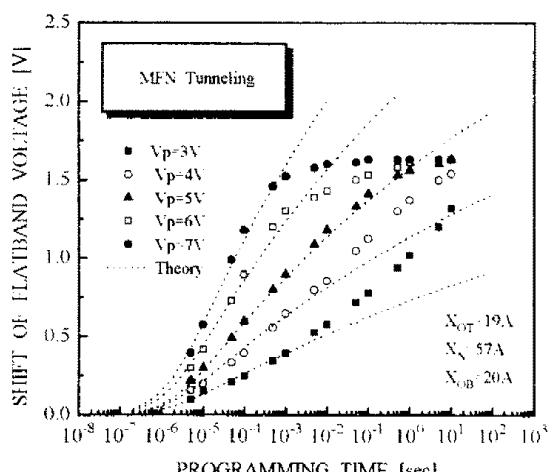


Fig.2 Flatband voltage shift with programming time for different programming voltages (.....: theoretical curves calculated for modified Fowler-Nordheim tunneling)

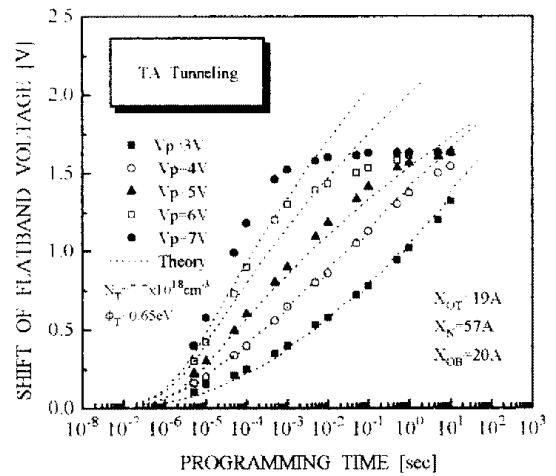


Fig.3 Flatband voltage shift with programming time for different programming voltages (.....: theoretical curves calculated for trap-assisted tunneling)

Trap-assisted 티널링모델을 나타내는 식(12)를 식(3)에 대입하여 얻은 비분방정식을 수치해석적으로 적분하여 계산한 결과는 그림 3의 점선과 같다. 계산시, 질화마법트로트램밀도는 $N_T = 7.7 \times 10^{18} \text{cm}^{-3}$, 트랩준위는 $\phi_T = 0.65 \text{eV}$ 를 대입하였다. 이때, 트램밀도는 이미 보고한 바와 같이 최대 flatband 전압 이동량을 이용하여 구한 값이다.⁵⁾

그림에서 보는 바와 같이 프로그래밍 전압이 $V_p = 3\text{V}$ 와 $V_p = 4\text{V}$ 일 때 이론곡선은 계산곡선과 잘 일치함을 알 수 있다. 이로부터 프로그래밍 전압이 $E_{OT} < 6\text{MV/cm}$ 에 상응할 때는 trap-assisted 티널링이 주도적임을 알 수 있다.

V. 결론

5V-programmable scaled MONOS 비휘발성 기억소자를 제작한 다음 소위칭 특성을 조사한 결과 다음과 같은 결론을 얻었다.

- [1] $V_p = 5\text{V}$ 이상 ($E_{OT} > 6 \text{ MV/cm}$)인 경우 modified Fowler-Nordheim 티널링이 주도적이다. $V_p = 4\text{V}$ 이하 ($E_{OT} < 6 \text{ MV/cm}$)인 경우 trap-assisted 티널링이 주도적이다.
- [2] 질화마법트로트램밀도는 $N_T = 7.7 \times 10^{18} \text{cm}^{-3}$ 이고, 트랩준위는 $\phi_T = 0.65 \text{eV}$ 이다.

참고문헌

- 1) Y. Yatsuda, et al., Jap. J. Appl. Phys., Vol.21, p.85 (1981)
- 2) T. Nazaki, et al., IEEE J. Solid-State Circuits, Vol.26, p.497 (1991)

3) Y. Hu, et al., Solid-State Electro., Vol.36, p.1401
(1993)

4) M. L. French, et al., Solid-State Electro., Vol.37,
p.1913 (1994)

5) 이상배 등, 제2회 전국반도체 학술대회 논문집, p.135
(1995)