

홈파기를 이용한 새로운 실리콘 직접접합 기술
A Novel Silicon Direct Bonding Technology
using Groove Matrix

김 은동, 김 남균, 김 상철*, 박 종문, 이 승환*, L. S. Kostina**
한국전기연구소, *한국전자(주), **A. F. Ioffe Physico-Technical Institute,

E. D. Kim, N. K. Kim, S. C. Kim*, J. M. Park, S. H. Yi*, L. S. Kostina**
KERI, *KEC, **A. F. Ioffe Physico-Technical Institute,

A reliable bonding between two silicon wafers, regularly grooved and non-grooved, was done by the direct bonding technology. It is presented that high structural quality was realized not only at the bonded interface but in the bulk, commensurate with the filling of artificial grooves, which would be attributed to the dislocation-gettering capability of groove free-surfaces during annealing. The groove filling would be explained with mass-transport phenomena assisted by the dislocation movement from initial contact boundaries toward groove surfaces. Intrinsic voids can be easily removed by aid of the grooves. The proposed method yielded also an intimate bonding not only between {111} wafers strongly misoriented and slightly inclined to {111} basal plane but even between {111} and {100} orientation wafers.

규칙적으로 홈을 판 웨이퍼를 이용하여 신뢰성 있는 실리콘 직접접합체를 얻을 수 있었다. 접합계면 뿐만 아니라 실리콘 내부에서의 신뢰할 수 있는 구조특성이 얻어졌다. 이것은 인위적

으로 만들어진 홈들이 결정결함(dislocation)을 소멸시키는 중심으로 작용하기 때문이라고 믿어진다. 결정결함의 움직임이 홈채우기의 주 요인으로 생각된다. 이러한 방법으론 의하면 접합될 두 {111} 실리콘 웨이퍼 사이에 큰 격자 부정합이 있어도 신뢰성 있는 접합체를 얻을 수 있다. 더우기 {111} 및 {100} 웨이퍼 사이에서도 X-ray topography법으로는 비정질층을 발견할 수 없을 정도의 훌륭한 접합이 이루어졌다.

서 론

최근 실리콘 직접접합(SDB, Silicon Direct Bonding)에 대한 연구가 활발히 이루어지고 있다^[1-3]. 일반적으로 접합체내에는 많은 결함들이 존재한다. 가장 치명적인 결함은 접합되지 않은 계면의 존재이다. 이러한 빈 공간에는 가스가 채워져 있으므로 제거가 쉽지 않다. 고온에서 장시간 열처리하므로써 제거할 수는 있지만, 접합체내에 불순물의 재배열과 같은 나쁜 영향이 나타난다. 따라서 저온에서 완전한 접합계면을 형성할 필요가 있다.

한편 같은 배향의 웨이퍼들을 접합하더라도, 결정축에서의 미소한 부정합이 생길 수 있다. 또

한 웨이퍼 가공 중에서 약간의 경사가 생기는 것이 일반적이다. 따라서 부정합은 접합초기에 접합계면에 많은 결정결함을 유발한다. 한편 결정결함은 계속되는 열처리 과정중에 접합계면이나 실리콘 내부를 통하여 접합체의 자유표면으로 사라지게 된다. 접합초기에 접합계면 부근에서 만들어진 선결합(dislocation)들은 접합체 자유표면으로의 이동과정 중에 상당부분이 웨이퍼 내부에 남는다. 따라서 일반적인 실리콘 직접접합법으로 얻어지는 접합체에서는, 선결합 농도가 자유표면에 가까운 내부에서조차 통상 10^5 개/cm² 이상으로 나타난다. 이러한 결함은 전자와 정공의 재결합중심으로 작용하기 때문에 가능한 완전히 제거하여야 하나, 이러한 고농도의 선결합들을 완전히 제거하기는 불가능하다.

격자부정합이 심화되면 접합계면에는 두꺼운 비정질층이 형성된다^[4]. 여기서 비정질층은 전기적인 전위장벽(electrical potential barrier)을 만들기 때문에 제거되어야 한다. 결국 결함들이 소자제조에 직접접합기술을 이용하는 것을 제한하고 있다.

본 논문에서는 접합될 한쪽 웨이퍼의 표면에 규칙적인 홈을 도입하여 접합시키므로써 접합계면 뿐 만 아니라 실리콘 내부에서의 결함농도를 현저히 감소시킬 수 있는 새로운 실리콘 직접접합기술을 소개하고자 한다.

실 험 방 법

상용의 경면연마(mirror-polished) FZ(floating zone) {100} 및 {111} 실리콘 웨이퍼(N-형, 저항률 7.5 ~ 10Ω·cm)를 사용하였다. 준비된 웨이퍼들 중 일부를 취하여 접합할 면에, 일반적인 photolithography 및 화학에칭 방법을 이용하여, 그물망 모양의 홈을 형성하였다. 홈의 깊이와 폭은 각각 0.3 ~ 0.5μm, 30 ~ 50μm로 하였으며, 홈들 사이의 간격은 100 ~ 200μm가 되도록 하였다. 접합할 면을 친수화(hydrophilization)^[11]시킨 후, 고순도 증류수내에서 홈파진 면과 경면연마면을 접촉시켰다. 접촉된 시편들을 회전시켜 습기를 제거하였다(spin-dry).

접합체를 질소분위기에서 95℃, 4시간동안 0.1N/mm²로 압착하였다. 압착 후, 질소 분위기

속에서 1,000℃에서 1시간 유지하고 다시 1,150℃로 올려 2시간 동안 열처리하였다. 일반적인 평면을 이용하는 방법도 병행하여 새로운 방법과의 차이를 알아보았다.

접합체의 계면특성은 경사절단면을 경면연마한 후, 화학에칭 특성을 광학현미경으로 관찰하므로써 평가하였다. 인위적으로 만들어진 홈이 채워지는 과정은 전자현미경으로 관찰하였다. 접합되지 않는 계면의 존재 확인과 실리콘 내부의 선결합농도 측정은 X-ray diffraction topography 방법으로 수행하였다. 여기서 사용한 X-선 CuKα의 실리콘 결정내의 침투깊이는 40μm 이내였다.

결 과 및 고찰

서론에서 언급한 바와 같이, 접합계면 부근의 고농도 결함 층이 완전히 제거될 때까지 열처리를 하여야 하나, 실제 소자에 응용할 때는 미리 확산된 불순물들의 재확산으로 인한 소자의 특성열화를 최소화하기 위해 최소한의 열처리로 접합을 시키는 기술이 필요하다. 그러나 이 경우에는 접합 초기에 형성된 계면부근의 선결합들이 실리콘 내부(bulk)에 남아있게 된다.

그림 1에서 일반적인 SDB법과 여기서 제안하는 홈파기 방법으로 접합한 두 접합체의 자유표면에 가까운(접합계면으로 부터는 떨어진) 실리콘 내부의 X-선 topography 결과를 비교하였다. 여기에 이용한 웨이퍼는 모두 {111} 웨이퍼이다. 그림 1(a)에서 구름처럼 퍼져있는 흰 점은 실리콘 내부에 존재하는 선결합분포를 나타내고 있다. 계산결과 일반적인 SDB법으로 만들어진 경우, 그 농도는 10^5 개/cm² 이상으로 확인되었다. 이것은 앞에서 예상한 바와 같은 선결합이 자유표면으로 탈출하는 과정에 일부가 실리콘 내부에 잔존하기 때문이라고 믿어진다.

그러나 그림 1(b)에서 보면, 홈파기 방법으로 제조된 접합체의 내부는 비교적 완벽한 결정상태를 유지하고 있는 것으로 파악된다. 여러번의 반복실험의 결과, 그 농도는 10^2 개/cm² 정도에 지나지 않는 것으로 파악되었다. 이러한 결과는 여기서 제안하는 홈파기 방법이 실리콘의 결정상태를 보다 완벽하게 보전하는데 유리하다는 것

을 의미하고 있다. 이와 같은 결과는 접합초기 흠이 없는 부분인 접합계면 부근에 형성된 선결합들이 열처리 과정에서 실리콘 내부를 통하여 표면으로 이동하기 보다는 가까이 있는 흠의 자유표면으로 사라지기 때문이라고 믿어진다.

일반적으로 선결합들은 큰 에너지를 담고 있기 때문에, 이들을 함유하고 있는 계(system)에서는 선결합들이 자유표면으로 빠져나감으로써 안정화될 수 있다. SDB구조에서는 선결합이 자유표면으로 탈출하거나 계면으로 응집되어 나타날 것이다. 계면에서의 응집은 두꺼운 비정질층(amorphous layer)의 형성으로 나타날 수 있다. 흠파기 법의 경우에는, 비록 격자부정합이 큰 경우라도, X-선 topography법^[6]으로는 접합계면에서 비정질층을 발견할 수 없었다.

그림 2에는 접합체 단면을 화학에칭한 후의 광학현미경 관찰결과를 나타내었다. 종래의 SDB법으로 만들어진 접합체의 접합계면이 화학에칭 되는 정도를 관찰해 보면, 제안하는 새로운 SDB법에 비해, 깊이 식각됨을 알 수 있다. 이것은 접합계면에 고농도의 결함들이 축적되어 있어 보다 쉽게 화학적 손상을 받았기 때문이라고 설명할 수 있다.

한편 그림 2(b)를 보면, 흠들이 이미 실리콘으로 채워져 있음을 알 수 있다. 앞에서 흠들의 결함 gettering작용에 대하여 설명한 바 있다. 즉 선결합은 흠의 자유표면으로 이동하여 사라진다. 이와 같은 결함의 이동은 물질이동을 수반한다. 또한 결함부위에서는 물질의 확산속도가 빨라진다. 따라서 흠채우기는 결함들이 흠으로 이동하는 것과 밀접한 관계를 가질 것으로 믿어진다. 그러나 명확한 기구(mechanism)를 설명하기 위해서는 보다 정밀한 연구가 요구된다.

주사전자현미경으로 흠채우기 과정을 관찰해 본 결과, 초기에는 채워진 흠부분이 많은 결함들이 존재하는 비정질층으로 되어있으며, 열처리를 충분히 하면 원자의 재배열이 특별한 면에서 시작되어 결정질화(solid-state epitaxial growth)가 일어나는 것으로 생각된다. 그러나 이 부분도 면밀한 관찰이 요구된다.

제안하는 새로운 SDB법으로 실험을 반복하여 본 결과 대부분의 경우 접합면의 90% 이상이 완벽한 접합상태를 나타내었다. 더우기 두 {111}

웨이퍼를 접착할 때, 두 웨이퍼의 {111}접합면상의 <100>방향을 45° 정도 부정합시킴은 물론 {111}면을 1 ~ 2° 정도 경사각기를 하여 접착하여도 비슷한 결과를 얻을 수 있었다. {111}웨이퍼와 {100}웨이퍼를 제안하는 방법으로 접착하여도, 일반적인 SDB법에서의 결과^[4]와는 달리, X-선 topography법으로는 비정질층이 발견되지 않았다.

일반적인 SDB법에서 관찰되는, 접합되지 않은 공동(空洞)이 여기서도 관찰되었다. 그러나 적당한 열처리에 의하여 제거될 수 있음이 X-선 topography법으로 확인될 수 있었다. 이는 외부와 연결된 흠을 통하여 기체가 쉽게 빠져나올 수 있기 때문이라고 여겨진다. 반면 불균일하게 접합될 경우, 채워지지 않은 흠의 내부에 포획된 기체는 고온열처리 시에 팽창하여 주위에 큰 손상 층을 형성하는 것이 관찰되었다.

결 론

본 논문에서는 접합될 한쪽 웨이퍼표면에 인위적으로 규칙적인 흠을 형성하여 접합하는 방법을 연구하고 그 결과를 소개하고자 하였다. 이 방법에 의하여 접합계면으로부터 먼 실리콘 내부에서 조차 선결합농도를 현저히 줄일 수 있었다. 이것은 접합계면에 형성된 결함이 가까운 곳에 존재하는 미리 만들어진 흠들의 자유표면으로 사라지는 효과에 기인하는 것으로 믿어진다. 저자들은 이를 'dislocation-gettering of groove' 효과로 부르려 한다. 흠들은 적당한 열처리에 의하여 채워지는데, 이는 위 효과와 밀접한 관련이 있는 것으로 믿어진다. 한편 제안된 방법으로 {100}웨이퍼와 {111}웨이퍼를 접합하는 경우에도 비정질층이 X-선 topography법으로는 관측되지 않을 정도로 우수한 결과를 얻었다.

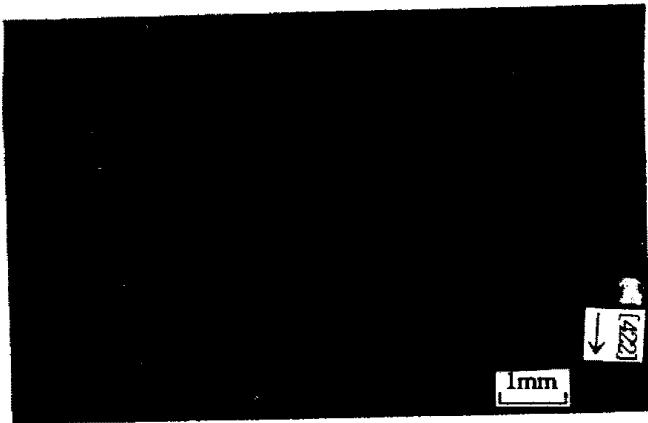
이러한 실험적 결과들로부터, 여기서 제안하는, 소위 'groove법'이 SDB기술에서의 새로운 장을 열 수 있을 것으로 믿어진다. 또한 이를 계기로 이 방법이 소자제조에 조속히 응용될 수 있도록 많은 연구가 이루어지기를 희망한다.

* 본 연구는 한국과학재단의 해외고급과학두뇌 초빙사업에 의해 시행되었음.

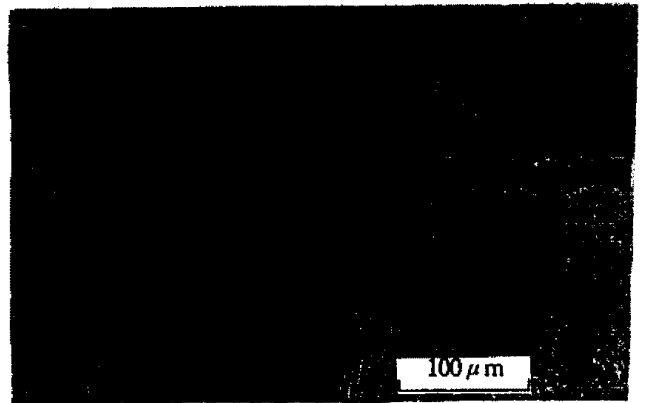
참 고 문 헌

[1] S. Bengtsson and O. Engström, 'Low-Temperature Preparation of Silicon/Silicon Interfaces by the Silicon-to-Silicon Direct Bonding Method,' *J. Electrochem. Soc.*, 1990, **137(7)**, pp. 2287-2302.
 [2] Q.-Y. Tong et al., 'Void Elimination by Lateral Gap Diffusion in Silicon Direct Bonding(SDB) Technology,' *Electron. Lett.*, 1991, **27(3)**, pp. 288-289.
 [3] R. Wiget et al., 'Silicon to Silicon Direct Bonding - Characterization of the Interface and Manufacture of p-i-n Diodes,' *EPE Proceedings*, 1990, pp. 63-66.

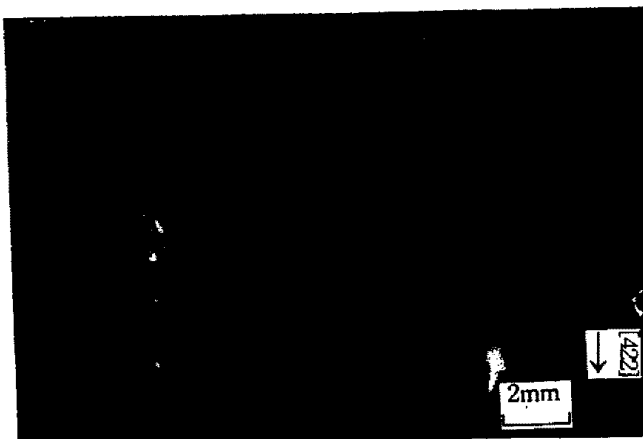
[4] K. Furukawa et al., 'Lattice Configuration and Electrical Properties at the Interface of Direct Bonded Silicon,' *Ext. Abst., 18th Int'l Conf. on Solid State Devices and Mater.*, Tokyo, 1986, pp. 533-536.
 [5] W. D. Kingery et al., '*Introduction to Ceramics*,' John Wiley & Sons, New York, 1976, Chaps. 4, 5 and 14.
 [6] M. J. J. Theunissen et al., 'Nondestructive Thin Film Defect Analysis of Silicon-on-Insulator Layers Made by Zone-Melt Recrystallization and Wafer Bonding,' *Electrochem. Soc.*, **137[12]**, 3975 - 3978(1990).



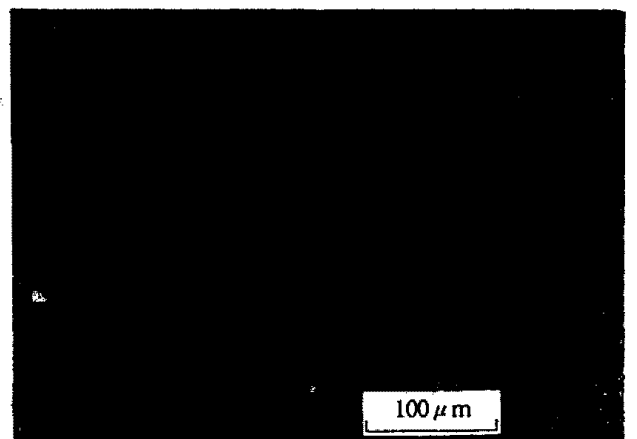
(a)



(a)



(b)



(b)

그림 1. (a) 일반적인 SDB법과 (b) 홈파기방법으로 접합한 접합체의 X-선 topography 결과

그림 2. 화학에칭한 후의 광학현미경 관찰결과 (a) 일반적인 방법 (b) 홈파기 방법