

[I~14]

Metal-n+GaAs Ohmic Contact에서 Pt계 금속의 Alloy 특성에 관한 연구

김차연, 이원상, 권현자, 이정수, 정기웅, 김성태

LG 전자기술원

최근 금속-반도체 오믹접합을 형성하기 위한 많은 연구가 진행되고 있다. 그중에서도 특히 Metal-n⁺GaAs 오믹접합은 MESFET, MMIC 으로 발전하면서 몇가지 device 특성을 요구하고 있다. 첫째로 기존의 Au/Ni/AuGe 계가 가지고 있던 low $10^{-6} \Omega\text{cm}$ 영역의 접촉저항을 가져야하고, 둘째로 $0.5\mu\text{m}$ 이하의 e-beam lithography 선폭을 만족할 수 있는 아주 깨끗한 surface morphology와 edge definition을 가져야한다.

본 실험에서는 MOCVD로 성장시킨 n⁺GaAs cap layer 위에 기존의 Au/Ni/AuGe(Ⓐ), Au/Ni /Au/AuGe(Ⓑ)계외에 Pt을 사용한 Au/Pt/AuGe(Ⓒ), Au/Ni/Pt/AuGe(Ⓓ), Au/Pt/Ni AuGe(Ⓔ)을 e-beam deposition으로 증착시켰다. 각각의 계들에 대한 두께는 전체 금속막이 1650 Å 되도록 유지시켰다. 얇은 오믹을 형성시키기 위해 400~450°C의 온도 영역에서 10초간 rapid thermal annealing을 실시하였고, 이들에 대한 전기적 특성과 reaction과정을 조사하기 위해 각각 transmission line method(TLM), secondary electron microscopy(SEM), X-ray diffraction(XRD), Auger electron spectroscopy(AES)를 이용하여 조사하였다.

400~450°C의 전 온도 영역에 걸쳐 낮은 접촉 저항값을 갖는계는 기존의 Ⓐ, Ⓑ가 상당히 낮은 값을 유지 하고 있었으며, 반면에 Ⓒ의 Pt만 사용한 계는 높은 값을 가졌다. Pt과 Ni을 조합한 Ⓓ, Ⓔ계도 420~450°C 영역에서 상대적으로 $1\sim3 \times 10^{-6} \Omega\text{cm}$ 낮은 저항값을 가지고 있었다. 그러나 Ⓕ계의 400°C 영역에서 10^{-7} order 값은 TLM법의 측정 한계밖의 값으로 신뢰도가 다소 떨어진다고 할 수 있다. SEM을 이용한 표면 morphology 관찰 결과는 기존의 계들이 아주 심한 balling-up 을 일으키고 있는 반면 Pt과 Ni을 조합하여 사용한 Ⓓ, Ⓔ계들은 아주 깨끗한 표면을 유지하였다. Ⓒ계는 dendrite 구조를 가지고 있었다. 따라서 깨끗한 표면을 가지면서 저항값이 낮은 계는 Ⓐ, Ⓔ계라 할 수 있고, 특히 Ⓕ계는 저항값 곡선이 완만한 상승곡선을 보이고 있어서 더욱 온도의 광범위성에 부합된다고 볼 수 있다.

한편, XRD 및 AES 결과에서 기존의 계들이 심하게 balling-up을 일으키고 있는 과정이 NiGe의 표면쪽으로의 grain growth가 일어나고 있음을 보여주고 있다. 반면 Pt을 사용한 계들에서는 PtAs, AuGa, NiGe의 reaction을 볼 수 있고, 특히 이들은 표면으로부터 AuGe, PtAs, 얇은 NiGe 그리고 계면의 AuGa의 층 구조를 잘 유지하고 있었다.