[I-15]

Epitaxial Iron-Silicides on Si(100)

Jin-Ho Oh, Sang-Kyun Lee, Chong-Yun Park

Department of Physics, Sung-Kyun-Kwan University , Suwon 440-746

I. Introduction

최근에 VLSI나 ULSI 소자에서 chip density의 증가와 chip size의 감소(<1 μm)에 따라 기존에 사용되던 다결정 실리콘(polycrystalline-Silicon : 면저항 30~50/□)보다 더 작은 저항을 갖는 새로운 gate 전극과 interconnection 재료의 대체가 요구되고 있다.

실리콘 기판위에서 적층성장된 실리사이드는 높은 electrical conductivity, 낮은 Ohmic contact 저항, 기판과의 우수한 접착성, 열적·화학적 안정성, 고해상력을 갖는 pattern의 용이성, 그리고 기존 제조공정과의 Compatability 때문에 많은 연구가 이루어지고 있다.

본 연구에서는 귀금속류 실리사이드($CoSi_2$, $NiSi_2$ 등)처럼 실리콘 기판 위에서 적층성장하는 철(^{26}Fe) 실리사이드의 형성에 대해 연구하였다.

철 실리사이드는 형성조건에 따라 전기적인 특성이 변화하는 데, β-$FeSi_2$는 900℃ 이하의 온도에서 안정하며 좁고 직접적인 0.89 eV의 띠간격을 가지는 반도체 물질로 적외선 근처의 감지와 광방출 소자로써의 개발에 적절하다. α-$FeSi_2$는 900℃ 이상의 온도에서 안정하며 금속적인 성질을 가지는 데, Interconnector나 Gate 전극으로 사용이 가능하다.

본 연구에서는 반도체적인 성질을 갖는 β-$FeSi_2$의 박막(<3000Å)을 형성시켜 적층성장의 조건과 그 mechanism을 규명하고자 한다.

II. Experimeantal Detail

A. 기판준비

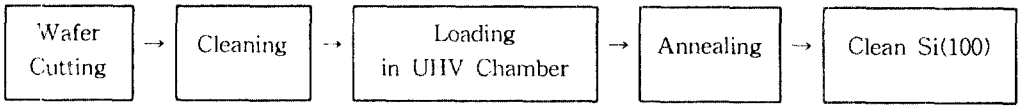

Fig. 1 Processing for the Preparation of Clean Si(100)

B. 박막 증착

전자선 증착법(Electoron Beam Deposition : Base pressure 1×10^{-8} Torr)을 사용하여 상온과 200, 400℃로 유지되는 기판위에 철을 증착하였다. 증착시 두께는 Quartz Thickness Monitor로 제어하였다.

• C. Steady-State Annealing

Si(100) 기판위에 증착된 철은 증착용기 내에서 직접적인 통전(BCA:By-Passing Current Annealing)에 의해 열처리 되었는 데, 열처리 온도와 시간은 각각 상온(Room Temperature)~1300℃, 1~20 min.이었다.

D. Analytical Tools

증착 직 후와 열처리된 박막들은 XRD(CuKα : λ=1.5405Å)와 AES(ADP : Ion sputtering rate : 30~100Å/min.), RBS(2.425 MeV, 7 nA)에 의해 구조적인 특징을 조사하였고, 표면과 계면의 morphology는 SEM, AFM, 그리고 TEM으로 조사하였다. 이들 분석으로 부터 적층성장이 확인된 시료의 전기적인 특성을 Four-point probe와 I-V로 측정하였다.

Ⅲ. Results and Discussion

A. SPE : Deposition at Room Temperature

상온으로 유지되는 기판 위에 증착된 철은 완전히 적층성장된 β-$FeSi_2$ 박막을 형성시키지 못한다. 즉 단일상의 β-$FeSi_2$이 아니라 혼합상이다.

B. RDE : Deposition at High Temperatures

1. Substrate Temperature 200℃

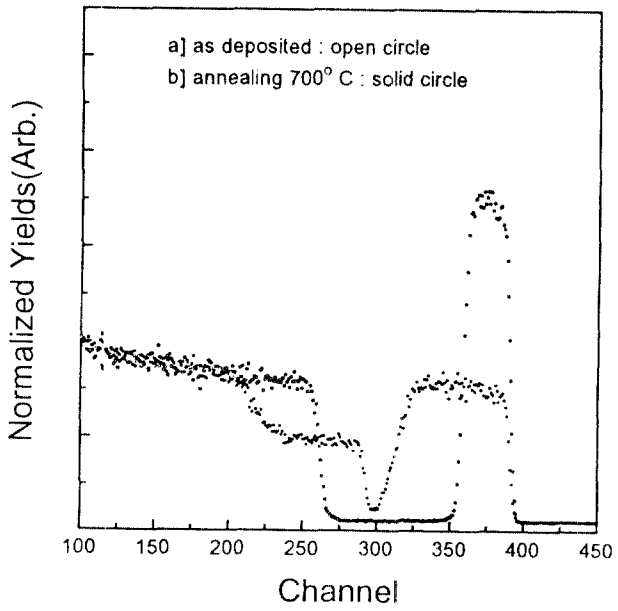

Fig. 2 RBS of a) as deposited, b) annealed by BCA(at 700℃ for 5 min.). For all specimens, Fe were deposited on Si(100) at 200℃.