

전해 인프로세스 드레싱 연삭에서의 전원 특성평가 및 장치 개발

(Development of Equipment and Characteristic Evaluation of Power Supply in Electrolytic In-Process Dressing(ELID) Grinding)

김태완(부산대 대학원), 이득우(부산대), 송지복(부산대), 최대봉(KIMM), 김기성(성광기계)
T.W.Kim(Pusan Univ. Grad), D.W.Lee(Pusan Univ.), J.B.Song(Pusan Univ.),
D.B.Choi(KIMM), K.S.Kim(Seung-Kwang)

ABSTRACT

Electrolytic In-Process Dressing grinding technique which enables application of metal bond wheels with fine superabrasives in mirror surface grinding operations has developed. This paper provides characteristic evaluation of power supply that we developed and general characteristics of ELID grinding. The electric behaviors are compared each about two different electrode which has 1/4, 1/6 the area of entire wheel surface, and two different fluids which has 1:50, 1:30 the quantity of water was used to dilute grinding fluids. The results show that ELID grinding method is useful for mirror surface machining.

Key Words : Electrolytic In-Process Dressing Grinding Method(전해 인프로세서 연삭법), CIB-Diamond(주철본드 다이아몬드 슷돌), Power Supply(전원장치), Mirror Surface-Grinding(경면 연삭)

1. 서 론

전해 인프로세스 드레싱 연삭법은 슷돌의 금속결합재를 전기분해에 의하여 필요최저량을 제거하여 연삭입자를 연속적으로 돌출시켜 안정된 가공을 유지시키는 연삭법으로서 경면가공은 물론 경취성 재료의 고능률 가공이 가능하다.

따라서 본 연구에서는 새로 개발한 전해 인프로세스 드레싱 전원장치를 사용하여 그 전원 특성을 평가하고 전해 인프로세스 드레싱 연삭법의 전반적인 특성에 대해 그 실험 결과를 제시하고자 한다. 이후 세가지의 주제로서 연구가 진행되었는데, 첫 번째로는 전해 인프로세스 드레싱 연삭의 기본특성을 파악하고 전해 인프로세스 드레싱 연삭을 통한 경면창성의 가능성과 새로 개발된 전원의 특성을 제시할 것이다. 두 번째는 전해 인프로세스 드레싱 연삭에서 중요한 요소로서 차지하고 있는 전극의 크기에 따른 그 특성을 비교 분석할 것이고 마지막으로 전해액의 희석율에 따라서 나타나는 실험결과들을 비교할 것이다.

2. 전해 인프로세스 드레싱 연삭의 메카니즘

약도전성 연삭액에 의한 전해 드레싱을 인프로세스로 부여함으로써 메탈 본드 초지립지식을 안정하게 이용할 수 있는 가공원리를 <전해 인프로세스 드레싱(Electrolytic In-Process Dressing)연삭법>라 한다. Fig. 1에서 미세한 다이아몬드 연마재를 가진 메탈본드 휠은 트루잉작업 후에는 연마재나 본드재는 평탄화되고(①) 절삭성은 아주 나빠졌다. 그래서 전해를 용출하여 연마재를 돌출시킨다. 이 전해현상에서는 수 μm 용출한 후 빠르게 부도체 피막(수산화철, 산화철 등)에 의한 절연층이 휠면에 형성되고 과도한 용출은 방지된다.(②) 그리고 연삭을 시작하면 피가공물이 이 부도체 피막에 접촉하고 연마재가 마모된 분량만큼 피막이 벗겨진다.(③) 때문에 피막에 의한 절연이 저하되고 또 본드재가 필요량만큼 용출하여 연마재 돌출이 유지되고(④), 이 천이상태(전해 인프로세스 드레싱 사이클)에 의해 다시 새로운 연마재가 갖추어져 안정된 가공이 진행된다. 이러한 전해 인프로세스 드레싱 연삭의 자율적인 제어 기능에 의해 고정도의 가공이 유지된다.

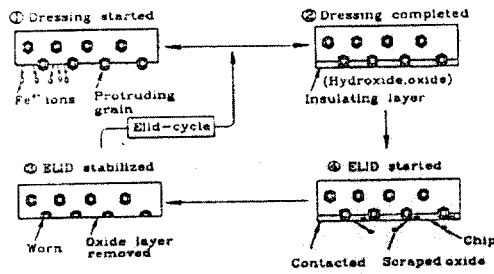


Fig. 1 Electrical behavior of ELID grinding

3. 전해 인프로세스 드레싱 연삭법의 기본 특성에 관한 연구

(1) 실험장치 및 방법

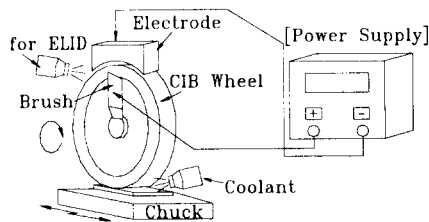


Fig. 2 Schematic drawing of Electrolytic In-Process Dressing experimental setup

Table 1. Specifications of Electrolytic In-Process Dressing grinding System

Grinding Machine	Surface Grinding. YGS-50A, 1.5KW [Youil Co.]
Grinding Wheel	Cast Iron Fiber Bonded(CIFB) Diamond Wheel (Straight : $\phi 180 \times W10$ mm); #325conc.100, #2000conc.100, #4000conc.100 [Fuji Die Co.]
Power Supply	ELID Power Supply ; EPD-10A [Seung-Kwang Electro Co.]
Material	60×60mm SiC(Hv2300), Si ₃ N ₄ (Hv1800)
Fluid	Shell Green + Tap Water (1:50, 1:30)
Others	Surface Measurement : Surfptest - SV 501 [Mitutoyo Co.]
	Gap Sensor : VT102 [Ono Sokki Co.]
	Multimeter [John Fluke MFG Co.]

Fig. 2는 본 실험의 장치 구성도를 나타낸 것이며, Table 1은 본 실험 전체에 사용된 시스템의 사양을 나타낸 것이다. 이 실험에서 사용된 전극은 원주에 1/4크기로 황동으로 제작되었고, 전해 인프로세스 드레싱 전원은 60V/90V 겸용이며, on-off 시간은 2 μ s이다. 전극과 스톨의 간격은 약 0.1mm로

유지시켰다. 그리고 #100의 GC스톨로 트루잉을 한 후 수용성 연삭유제 대 스톨물의 비율이 1:50인 전해액을 사용하여 초기 드레싱을 20분동안 실시하였다. 가공시 절입은 #325에서는 10 μ m씩 총 50 μ m, #2000에서는 4 μ m씩 총 20 μ m, #4000에서는 1~2 μ m씩 총 10 μ m를 가공하였다. 전해조건은 Eo 60V, Ip 10A, $\tau_{on} 2\mu s$, $\tau_{off} 2\mu s$ 로 하였다. 초기 드레싱과 가공중의 스톨의 절연피막의 측정은 연삭기의 칼럼부에 지그를 설치하여 Gap-Sensor를 이용하여 측정하였다. 가공시 휠의 속도는 수차례 실험적인 경험상 이 속도가 연삭기 스피들상의 진동의 영향이 가장 적은 조건이기 때문에 2000rpm으로 하였다.

(2) 실험결과 및 고찰

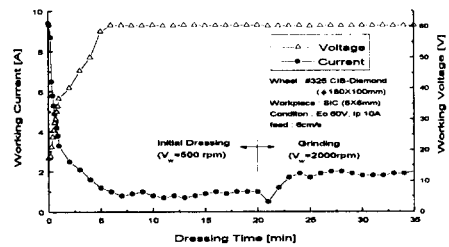


Fig. 3 Electrical behavior of Electrolytic In-Process Dressing grinding using #325 CIB-Diamond wheel (SiC)

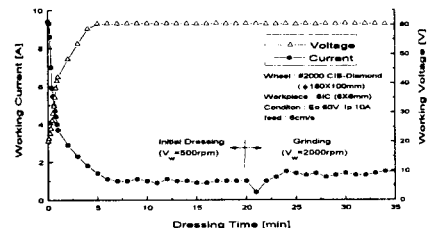


Fig. 4 Electrical behavior of Electrolytic In-Process Dressing grinding using #2000 CIB-Diamond wheel (SiC)

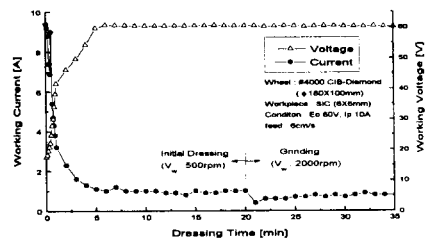


Fig. 5 Electrical behavior of Electrolytic In-Process Dressing grinding using #2000 CIB-Diamond wheel (SiC)

Fig. 3, 4, 5는 각각 #325, #2000, #4000 CIB-D숫돌로 전해 인프로세스 드레싱 연삭을 수행시 그 전기적인 거동을 나타낸 것이다. 세가지 경우 모두 트루잉후에는 9A, 18V 정도의 전류와 전압이 흐르게 되나, 초기드레싱이 계속되면서 절연피막의 증가로 전류가 하강하게 되고, 반면 전압은 상승된다. 초기드레싱이 완료되면 약 1A이하의 낮은 전류치를 유지하게 되어 매우 안정적인 값을 갖는다. 그러나 연삭이 시작되면 숫돌에 따라 전류치의 거동이 달라지는 데, 연삭개시 직전에는 0.4~0.5A로 감소되었다가 다시 전류치의 상승을 볼수 있다. Fig. 3의 #325숫돌에서는 거의 2A정도까지의 높은 전류치의 상승을 보이며, Fig. 4의 #2000숫돌에서는 1.5A, Fig. 5의 #4000숫돌에서는 0.9A정도로서 입도가 커질수록 상승폭이 적어짐이 확인된다. 이는 각 숫돌의 입자크기를 고려한 절입의 차이에 의한 영향이 큰 것으로 생각된다.

Fig. 6은 초기 드레싱시의 절연피막의 두께 변화를 나타낸 것이고 Fig. 7은 실제 가공시의 절연피막의 두께변화를 나타낸 것이다.

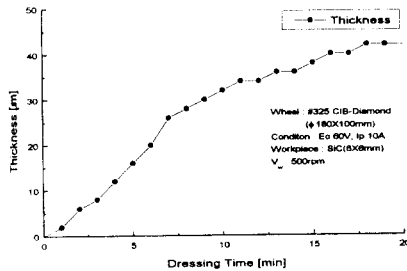


Fig. 6 Change of insulating layer thickness during pre-dressing

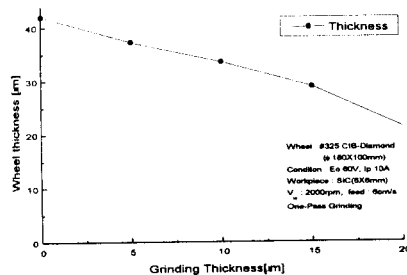


Fig. 7 Change of insulating layer thickness during real grinding

Fig. 6에서 보는 바와 같이 드레싱 시간이 증가함에 따라 절연피막은 거의 선형적으로 40 μ m까지 증가함을 알 수 있고 Fig. 7에서 실제 One-Pass가공으로 절입을 5 μ m 씩 증가시켰을 때 피막의 거동은

로 절입량에 따라 거의 비례적으로 두께가 감소하는 것을 알 수 있으나 이는 실연삭시 숫돌의 배분력에 의해 숫돌자체가 밀리는 영향도 클 것으로 생각된다.

Fig. 8과 9는 각각 SiC와 Si₃N₄의 마무리된 시편의 표면 거칠기를 도시한 것이다. SiC에서는 Ra : 18nm, Rmax : 80nm의 결과를 얻었으며, Si₃N₄에서는 Ra : 13nm, Rmax : 72nm의 경면에 해당하는 조도를 얻을 수 있었다. 그리고 Fig. 10은 SiC와 Si₃N₄의 가공사진으로 경면창성을 확인할 수가 있다.

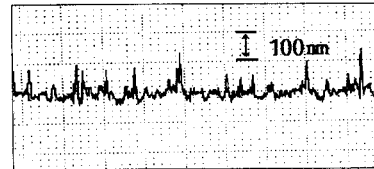


Fig. 8 Surface roughness (SiC)

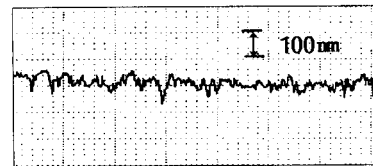
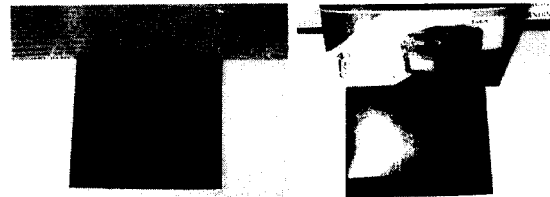


Fig. 9 Surface roughness(Si₃N₄)



(a) SiC

(b) Si₃N₄

Fig. 10 Mirror surface ground specimen

4. 전극에 따른 특성

(1) 실험 장치 및 방법

이 실험에 사용된 실험장치는 기본특성조사에서 사용되었던 장치와 같으며 공작물의 재료는 Si₃N₄이다. 전극은 1/4와 1/6 두 종류를 사용하였으며 1:50 희석율의 전해액을 사용하였다.

(2) 실험결과 및 고찰

Fig. 11은 1/4, 1/6전극의 크기에 따른 전류치의 변화를 나타낸 것이다. 여기서 초기드레싱동안의 두 전극의 전기적 거동은 뚜렷한 차이를 발견할 수 없으나 다만 1/6 전극이 1/4전극보다 전압과 전류치가 안정화되는 데 다소 오래 걸리는 것을 알 수 있다.

또 가공중에서는 1/6전극이 1/4전극보다 가공시간

이 늘어날수록 더 높은 전류가 흐름을 알 수 있다. 이는 전극면적의 차이로 인해 1/4전극보다 1/6전극이 전해액을 충분히 유지시키지 못하기 때문에 일정한 연삭입자들을 돌출시키는데 부적당함을 보여 준다. Fig. 12 와 13는 두 전극에 따라서 Si₃N₄를 가공하여 얻은 표면 거칠기를 비교한 것으로 1/4전극에서는 Ra : 15nm, Rmax : 80nm이고 1/6전극에서는 Ra : 26nm, Rmax : 110nm으로 1/4 전극이 더 양호한 표면 조도를 얻을 수 있다.

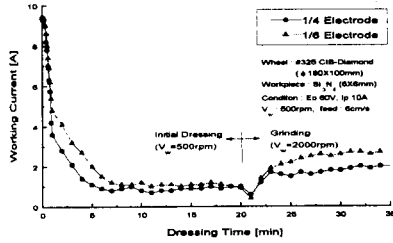


Fig. 11 Electric behaviors due to electrode

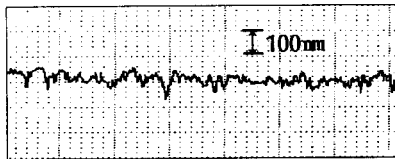


Fig. 12 Surface roughness (1/4 electrode)

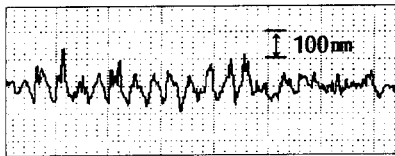


Fig. 13 Surface roughness (1/6 electrode)

5. 전해액에 따른 특성

(1) 실험장치와 방법

이 실험에 사용된 실험장치는 앞의 실험에서 사용되었던 장치와 같으며 공작물의 재료는 SiC이다. 전해액은 수용성 연삭유제 대 수돗물의 비율이 1:50 회석율과 1:30 회석율의 전해액을 사용하였다.

(2) 실험결과 및 고찰

Fig. 14에서 보는 바와 같이 초기 드레싱에서는 50배 회석치나 30배 회석치의 변화가 거의 유사한 경향을 띄나, 가공개시후에는 50배 회석치는 2A 정도의 전류가 흐르는데 반해 30배 회석치는 1A 정도로 거의 전류치의 변화가 없이 안정적이다. 또 표면

거칠기를 비교해 보면 50배 회석치는 Fig. 7에서 Ra : 18nm, Rmax : 80nm에 반해 30배 회석치는 Ra : 50nm, Rmax : 140nm 로 훨씬 거친면을 창성하였다. 이는 회석율을 낮춤으로써 전해액자체의 절연물질의 증가로 인해서 가공중에는 전해현상에 악영향을 주는 것으로 생각된다.

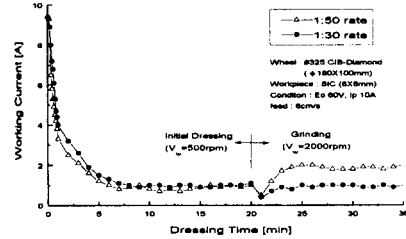


Fig. 14 Electric behaviors due to electrode

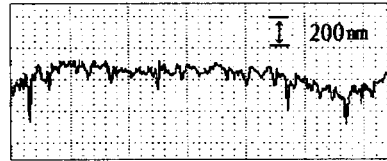


Fig. 15 Surface roughness (1:30 rate)

6. 결론

세라믹재에 대한 전해 인프로세스 드레싱 연삭에 관한 실험을 수행한 결과 다음의 결론을 얻을 수 있었다.

- ① 개발된 전해연삭 시스템으로 세라믹재료에 대해 경면창성을 확인하였으며 초기드레싱과 가공시의 전형적인 전기적인 특성을 확인 할 수 있었다.
- ② 1/6전극보다는 1/4전극이 드레싱을 안정적으로 수행함을 알 수 있었다.
- ③ 개발된 전해연삭 시스템에서는 전해액을 30배 회석율보다는 50배 회석율이 경면창성에 보다 유용함을 알 수 있었다.

[참고문헌]

1. H. Ohmori "Electrolytic In-Process Dressing (ELID) Grinding for Ultraprecision Mirror Surface Machining" International Journal of JSPE, Vol.26, No.4, pp.273, 1992.
2. H. Ohmori and T. Nagagawa "Mirror Surface Grinding of Silicon Wafer Using ELID" Annals of the CIRP Vol.39/1, PP.329