

# 2x2 InGaAsP/InP LD-gate 광스위치 연구

오광룡, 안주현, 김홍만, 편광의

한국전자통신연구소, 광전자연구실

대전광역시, 유성우체국 사서함106호

TEL: 042-860-5574, FAX: 042-860-6200

광도파로와 반도체 광증폭기를 집적하여 1.3  $\mu\text{m}$  파장대에서 동작하는 2x2 InGaAsP/InP LD-gate형 광스위치를 제작하였다. 광스위치의 특성으로 광섬유 임출력간의 총삽입 손실이 6~10 dB 이었고, 소광비가 40 dB 이상으로서 세계적인 수준의 양호한 결과를 얻었다. 제작된 광스witch는 광도파로와 반도체 광증폭기 간의 높은 광 결합 효율을 얻기 위하여 RIE(Reactive Ion Etching)에 의한 건식 식각과 4회에 걸친 OMVPE(Organo Metallic Vapor Phase Epitaxy) 결정 성장을 이용하였으며, 수동 도파로와 LD 사이의 광 결합 효율이 90% 이상이 됨을 확인하였다. 이러한 결과는 광집적화의 연구에 상당한 기여를 할 것으로 기대된다.

## I. 서론

최근에 협대역 정보서비스, 고속 데이터 전송, 화상 정보 서비스 등을 하나의 통신망을 통하여 제공하는 것을 목표로 하는 광대역 정보 서비스의 실현을 위한 연구가 활발히 진행되어 오고 있다. 이러한 종합 통신 시스템의 발전을 위하여서는 대용량, 광대역 신호 처리가 가능한 광전송 기술과 광교환 기술이 요구되고 있다. 광전송 기술은 이미 10 Gbps급의 고속 데이터 전송이 실용화 단계에 이르고 있다. 그러나 광교환 기술의 경우에는 아직까지 실험실에서 시범을 보이는 수준에 머무르고 있다. 그러나, 광교환 기술은 미래의 광대역 및 데이터 속도에 관계없이 교환을 할 수 있으며 교환 용량이 수십 Tbps<sup>[1]</sup> 이상까지로 가능하다는 점에서 연구의 필요성과 중요성이 증가되고 있다. 광교환은 다중화 방식에 따라 공간, 시간, 파장 다중화 방식으로 구분되어진다. 이들 중에서 매트릭스 광스위치를 이용하는 공간 다중화 방식에 의한 광교환 시스템의 실현이 가장 빠를 것으로 예상되고 있고, 공간 분할 방식 뿐만 아니라 시간, 파장 분할 방식에도 적용되어질 수 있는 기본적인 광스위치로 인식되어지고 있다.

매트릭스 광스witch는 소자의 동작 원리에 따라 방향성 결합형<sup>[2]</sup>, 전반사형<sup>[3]</sup>, DOS(Digital Optical Switch)형<sup>[4]</sup> 및 LD 게이트형<sup>[5]</sup> 등으로 구분

할 수 있다. 이들 중에서 LD게이트형은 Y-branch와 LD구조의 반도체 광증폭기가 집적된 구조로서 증폭기 부분에 전류를 주입하지 않으면 입력 광 신호가 흡수되어 "off" 상태를 나타내고 전류를 주입하는 경우에는 입력 광 신호가 증폭되어 "on" 상태를 나타내어 스위칭 역할을 하게 된다. 이러한 광스witch는 증폭기의 역할로 인하여 총삽입 손실을 감소시킬 수 있고, 소광비가 40 dB 이상으로 우수하며, 스위칭 속도도 약 1ns정도로 비교적 빠른 편이고 입력 신호의 편광 의존도를 최소화 할 수 있는 등의 장점을 갖고 있다. 그러나 반도체 증폭기의 자연 발광 빛에 의한 잡음 특성을 조절하여야 하고 제작에 있어서 단일 광집적화 기술이 요구되는 어려움이 있다. LD-gate 광스witch의 특성을 결정하는 주요 사항으로는 i) 집적된 광증폭기의 성능, ii) 집적된 도파로와 광증폭기간의 광결합 효율, iii) Y-branch를 포함한 도파로의 손실 특성 등의 세 가지 사항으로 요약되어진다. 본 연구에서는 첫 번째 항인 LD의 성능을 최적화하면서 두 번째 항인 도파로와 LD와의 광결합을 최적화시키도록 하였고, 재현성 및 균일성의 향상을 위하여 주요 식각 공정에서 습식 식각 대신에 RIE에 의한 건식 식각을 하도록 하였다.

본 연구에서는 증폭기의 구조로 이미 특성이 우수한 것으로 알려진 p/n/p/n의 전류차단층을 갖는 매립형 이중접합(BH; Buried Heterostructure) 구조를 채택하였으며, 광도파로도 BH형으로 하였다.

## II. 도파로 집적 InGaAsP/InP 매립형 LD 제작 및 특성

수동 도파로와 LD와 같은 능동 광소자를 단일 칩으로 광학적인 연결을 하는 광집적 회로(PICs: Photonic Integrated Circuits)에 있어서 광결합 효율을 극대화시키는 것은 소자 성능을 결정하는 중요한 요소로 인식되어지고 있다. (그림.1)은 수동 도파로와 LD의 활성층과의 연결 형태에 따라서 수동 도파로의 코어층이 LD의 활성층에 맞는 수평 결합형<sup>[6]</sup>, 코어층이 활성층의 위 또는 아래 부분으로 삽입되어지는 수직 결합형<sup>[7]</sup> 및 코어층이 활성층의 위아래로 포개는 다발형의<sup>[8]</sup> 세 가지로 구분할 수 있다. 일반적으로 수직 결합형 및 다발형의 경우에 구조적으로 결정 성장 조건에 따라 영향을 받지 않는 광결합 특성을 보이는 형태로서 일정한 광결합 효율을 얻을 수 있는 장점을 갖고 있으나 코어층의 중첩으로 인하여 독립적인 소자 설계를 할 수 없어 소자 성능을 극대화하는데 장애 요소가 되고 있는 단점을 내포하고 있다. 이에 반하여 수평 광결합형의 경우에는 높은 광결합 효율을 얻을 수 있으면서도 도파로의 코어층과 LD의 활성층이 위치적으로 구분되어져 독립적인 설계가 가능하여 소자 성능을 극대화할 수 있는 장점을 갖고 있다. 그러나 기존의 수평 결합형인 경우에는 도파로를 집적시키기 위한 재성장 전에 선택적 습식 식각으로 식각한 후에 재성장을 하여 제작하였다. 이러한 방법은 결합 부위에 있어서 재 성장된 도파로의 모양이 식각면의 상태에 따라 크게 변하므로 일정한 특성을 보이기는 어려울 것으로 판단된다.

본 연구에서는 높은 광결합 효율을 얻을 수 있으면서도 RIE(Reactive Ion Etching)를 이용하여 웨이퍼 내에서 균일한 식각 형태를 얻음으로써 균일하고 재현성 있는 특성 결과를 얻을 수 있는 수평 결합형의 제작 방법을 제시하고 이에 대한 결과를 언급하고자 한다.

(그림.2)는 제작하고자 하는 도파로 집적 LD의 개략도를 보이고 있으며, 제작 방법은 다음과 같다.

1차 에피성장으로 LP-OMVPE를 사용하여 도파로의 코어층인 0.3 μm 두께의 n-InGaAsP(λ<sub>g</sub>=1.12 μm, Nd=5E17 cm<sup>-3</sup>), 분리층인 0.05 μm 두께의 n-InP(Nd=5E17 cm<sup>-3</sup>), 레이저의 활성층으로 0.15 μm 두께의 u-InGaAsP(λ<sub>g</sub>=1.3 μm)과 클래드층인 0.4 μm 두께의 p-InP(Na=5E17 cm<sup>-3</sup>)을 차례로 성장하였다. 리소그라피로 SiN<sub>x</sub> 패턴을 형성시켜 LD 부분을 보호한 후에 이외의 부분의 p-InP 및

u-InGaAsP(λ<sub>g</sub>=1.3 μm)을 RIE로 식각하여 제거하였다. 레이저와 도파로의 rib 패턴은 리소그라피 및 RIE 공정으로 2 μm 폭으로 식각하였으며 이후 레이저 활성층 주위의 전류 차단층과 클래드층인 p/n/p InP층을 선택적 성장을 하였고, SiN<sub>x</sub> 패턴을 제거한 후 전면에 걸쳐서 p<sup>+</sup>-InP/p<sup>+</sup>-InGaAs 층을 성장하였다. 이후에 전기적 분리를 위하여 LD 부분의 길이 방향으로 양쪽을 RIE를 이용하여 기판 부분까지 RIE로 채널 식각을 하였다. 그리고 p전극 형성, 기판 lapping 및 n전극 형성을 하여 제작을 완료하였다. 제작된 LD 부분의 길이는 400 μm 이었으며 LD 양단의 도파로는 각각 150 μm으로 총길이는 700 μm 이었다.

(그림.3)은 위의 실험 방법에 따라 제작된 접합 부위의 단면 SEM 사진이다. 이 SEM 사진 결과에서 보듯이 이상적인 수직 결합형에 가까운 형태의 결합이 형성되었음을 알 수 있다. (그림.4)는 150 μm 길이의 수동 도파로가 양단에 집적된 LD와 한 쪽의 도파로 부분이 절단된 LD의 I-L 특성 측정 결과를 보여주고 있다. 이 특성 측정 결과에서 도파로가 양단에 모두 있는 LD의 발진 문턱 전류 및 외부양자 효율은 13 mA, 25% 이었고 한 쪽의 도파로가 절단된 LD의 경우에는 11 mA, 27% 이었다. 도파로가 절단되었을 때 LD의 길이는 400 μm에서 300 μm로 줄어들었다. 이들 외부 양자 효율의 변화량의 비율로부터 광접속 효율을 다음의 관계식으로 구할 수 있다<sup>[12]</sup>. 여기서 도파로 부분의 손실은 무시되었다.

$$\frac{\eta_c}{\eta_{oc}} = \frac{L_{oc}(a_i + \frac{1}{L_c} \ln \frac{1}{RC^2})}{L_c(a_i + \frac{1}{L_c} \ln \frac{1}{RC})} \quad \dots \text{식(1)}$$

$\eta_{oc}, \eta_c$  : 도파로 절단 전후에 측정된 외부 양자 효율

$L_{oc}, L_c$  : 도파로 절단 전후의 LD 부분의 활성층의 길이

$a_i$  : LD의 내부 손실 계수

$R$  : 절단된 양단 면의 반사율

$C$  : 양 접합부의 광결합 효율

본 LD의 측정된 내부 손실 계수( $a_i$ ), 13 cm<sup>-1</sup>와 1.3 μm InGaAsP/InP LD의 단면의 반사율 수치  $R=0.28$ 와 각 LD 부분만의 길이  $L_{oc}=400 \mu\text{m}$ ,  $L_c=300 \mu\text{m}$  를 식-(1)에 대입하여 광결합 효율을 산출하면 91%로서 매우 양호하게 나타났다.

(그림. 5)와 (그림.6)은 1/4 2" 웨이퍼 내에서 임의로 추출된 도파로 집적 LD의 측정된 발진 문턱

전류와 광접속률의 분포도를 보여 주고 있다. 이 결과로부터 평균 발진 문턱 전류는 13.5 mA, 외부양자효율은 25%, 및 광접속 효율은 91.5 % 이었다. 이때, 발진 문턱 전류의 표준 편차는 1.6%, 광접속 효율의 경우는 2% 이었다. 이러한 균일하고도 높은 광접속 효율을 얻은 것은 RIE를 이용하여 웨이퍼 내에서 균일한 식각 특성을 얻은 결과로 판단된다. 한편으로 양단에 도파로가 없는 LD의 경우에는 평균 문턱 전류가 11 mA, 외부 양자효율이 27 % 임을 확인하였다. 이로 부터 양단에 도파로가 있는 경우와 없는 경우와의 발진 문턱전류와 양자효율의 차이가 각각이 2.5 mA, 2 %의 차이를 보이므로서 거의 완벽한 수평 접속이 이루어짐을 확인할 수 있는 것이다.

### III. 2x2 InGaAsP/InP LD-gate 광스위치 제작 및 특성

R. Schimpe 등은 BH 구조의 도파로와 광증폭기로서 수평 결합을 하여 5~9 dB의 칩 이득을 갖는 2x2 LD-gate 광스위치 결과를 발표하였고<sup>[13]</sup>, M. Janson 등은 수직 결합형으로 제작하여 4 dB의 칩 이득과 광섬유간의 총손실이 4 dB인 결과를 발표한 바 있다<sup>[15]</sup>. 이들 결과 들은 광스위치 칩의 특성이 비교적 양호하나 각 게이트 간의 특성 변화가 크다는 문제가 있다. Julie D. Burton 등과 같은 경우는 도파로 및 광증폭기의 구조를 ridge형으로 하고 Y-branch 대신에 RIE 식각에 의한 전반사면을 형성시키는 구조로서 연구 결과를 발표하였으나<sup>[14]</sup> 동작 전류가 200 mA 로서 너무 높으며 각 게이트간의 특성 차이가 크다는 문제가 있다.

본 연구에서는 효과적인 광접속과 각 게이트 간의 특성이 일정한 결과를 얻기 위하여 위에서 언급된 도파로 집적 LD 제작 방법에 따라 제작한 LD-gate 광스위치의 연구 결과에 대하여 언급하고자 한다.

제작 방법 및 순서는 앞에서 언급된 도파로 집적 LD와 동일하며 절단된 광스위치 단면에 무반사 박막을 증착하여 제작을 완료한다. 무반사 박막은 E-beam을 이용하여 TiO<sub>2</sub>/SiO<sub>2</sub>을 증착하였으며 반사율이 1% 이하인 것으로 나타났다. (그림.7)은 제작된 광스위치의 표면 사진으로서 총길이가 2.3 mm 이며 입출력단의 각 포트의 간격은 162 μm 이었다.

(그림.8)은 25 μm 반경의 렌즈가 형성된 광섬유로 입출력단에서 λ<sub>g</sub>=1.29 μm의 TE 모드 입력 광신호를 접속시키고 각 게이트에 CW 상태로

전류를 주입시켜 측정된 2x2 InGaAsP/InP LD-gate 광스위치의 특성 곡선이다. 이 때 각 단의 광섬유와 스위치칩 간의 광접속 손실은 7.5~8 dB 정도로서 총접속 손실은 15~16 dB 이다. 광스위치의 입출력 광섬유 간의 총삽입 손실이 80 mA 의 전류 주입에서 직선 방향의 경우가 6 dB 이고 교차 방향의 경우에는 10 dB 이고, 소광비가 40 dB 이상의 양호한 결과를 보이고 있다. 광스위치칩의 이득을 산출하여 보면 방향에 따라 5~9 dB 로 나타난다. 직선 방향과 교차방향의 손실 차이가 4 dB로 나타나는 것은 곡선 도파로에 의한 추가 손실의 발생에 의한 것으로 판단된다. 광스위치의 소신호 주파수 특성을 측정 한 결과로서 게이트에 80 mA를 주입할 때 3dB 차단 주파수가 590 MHz로 나타났다.

### IV. 결론

RIE에 의한 전식 식각과 MOCVD에 의한 4회의 결정 성장으로 수동 도파로가 양단에 수평으로 집적된 1.3 μm InGaAsP/InP BH-LD 및 2x2 LD-gate 광스위치를 제작하였다. 제작된 도파로 집적 LD의 광결합 효율이 91 % 이상으로 양호하게 나타났다. 광스위치의 특성으로 입출력 광섬유 간의 총삽입 손실이 6~10 dB 이고, 소광비가 40 dB 이상의 양호한 결과를 보이고 있다. 이러한 결과는 광결합 소자의 연구에 상당한 기여를 할 것으로 기대된다.

### 참고 문헌

- [1] W. D. Zhong, M. Tsukada, K. Yukimatsu, and Y. Shimazu, *IEEE J. Lightwave Technol.*, vol. 12, no.7, pp.1307-1315, 1994.
- [2] H. Takeuchi, Y. Hasumi, S. Kondo and Y. Noguchi, *Electron. Lett.*, vol. 29, no. 6, pp.523-524, 1992.
- [3] K. R. Oh, K. S. Park, D. K. Oh, H. M. Kim, H. M. Park, K. Lee, *IEEE Photon. Technol. Lett.*, vol. 6, no. 1, pp. 65-67, 1994.
- [4] W. H. Nelson, A. N. M. Masum Choudhury, M. Abdalla, R. Bryant, E. Meland, and W. Niland, *ECOC'94*, pp.523-526, 1994.
- [5] M. Gustavsson, B. Lagerstrom, L. Thylen, M. Janson, L. Lundgren, A. C. Morner, M. Rask, and B. Stolz, *Electron. Lett.*, vol. 28, no. 24, pp.2223-2225, 1992.
- [6] D. Wake, S. N. Judge, T. P. Spooner, M. J. Harlow, W. J. Duncan, I. D. Henning, and M. J. O'Mahony, *Electron. Lett.*, vol. 26, no. 15, pp.

1166-1168, 1990.

[7] M. Renaud, J. A. Cavalles, Ph. Jarry, E. Boucherez, and M. Erman, *IEEE Photon. Technol. Lett.*, vol. 3, no. 1, pp. 47-49, 1991.

[8] T. Brenner, E. Gini, and H. Melchior, *IEEE Photon. Technol. Lett.*, vol. 5, no. 2, pp. 212-214, 1993.

[9] J. Wallin, G. Landgren, K. Streubel, S. Nilsson, and M. Oberg, *J. Crystal Growth*, vol. 124, pp. 741-746, 1992.

[10] B. Rose, D. Remiens, V. Hornung, and D. Robein, *J. Crystal Growth*, vol. 107, pp. 850-854, 1991.

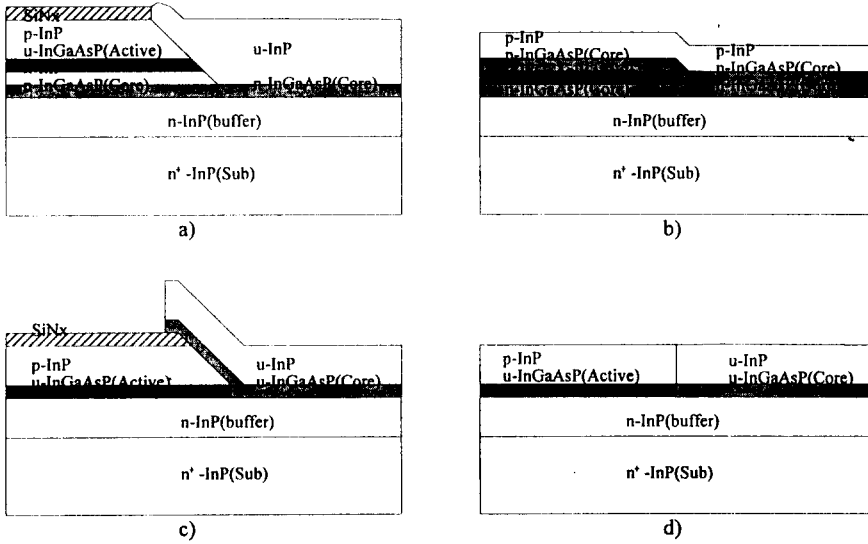
[11] P. J. Williams, P. M. Charles, I. Griffith, L. Considine, and A. C. Carter, *Electron. Lett.*, vol. 26, no. 2, pp.142-143, 1990.

[12] K. Utaka, K. I. Kobayashi, and Y. Suematsu, *IEEE J. Quantum Electron.*, vol. QE-17, pp. 651-658, 1981.

[13] R. Schimpe, G. Kristen, S. Proehl, R. Strzoda, and J. Rieger, CLEO'94, pp.77, 1994.

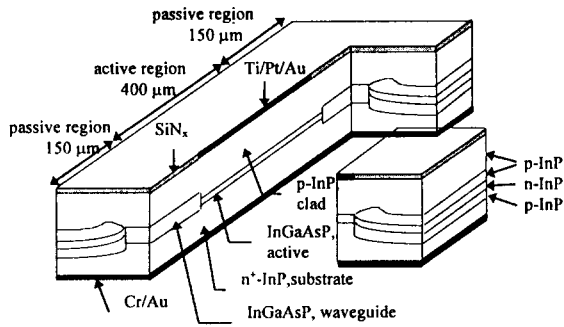
[14] Julie D. Burton, Phil J. Fiddymment, Michael J. Robertson, and Peter Sully, *IEEE J. Quantum Electron.*, vol. QE-29, pp. 2023-2027, 1993.

[15] M. Janson, L. Lundgren, A. C. Morner, M. Rask, B. Stolz, M. Gustavsson and Thylen, *Electron. Lett.*, vol. 28, no. 8, pp.776-778, 1992.

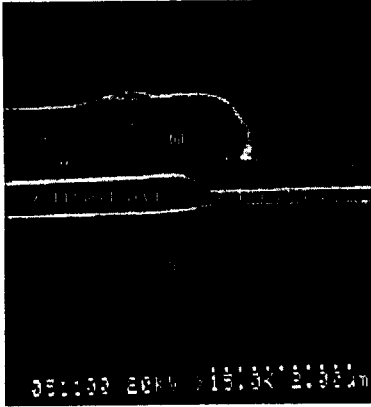


(그림.1) 도파로와 결합 종류별 단면도

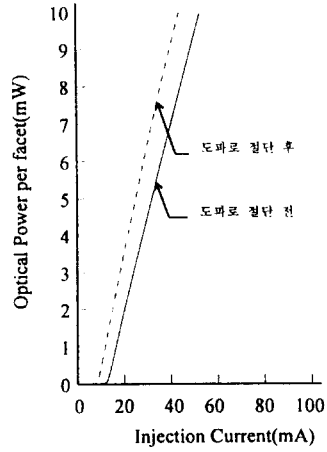
(; a) 수직 결합형, b) 다발 결합형, c) 수평 결합형, d) 이상적인 수평 결합형)



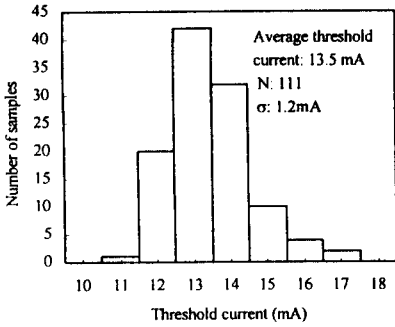
(그림. 2) 도파로 집적 LD의 개략도



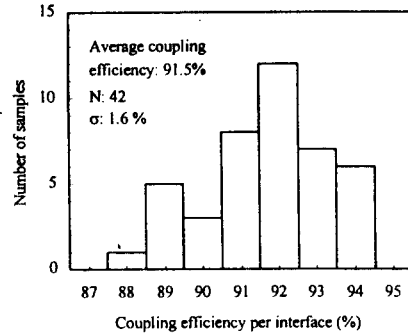
(그림.3) RIE식각과 OMVPE를 이용하여 제작한 도파로 집적 LD 단면 SEM 사진



(그림.4) 도파로 집적 LD의 I-L 특성 곡선



(그림.5) 1/4 2 인치 웨이퍼 내에서 임으로 추출된 도파로 집적 LD의 문턱전류 분포도



(그림.6) 1/4 2 인치 웨이퍼 내에서 임으로 추출된 도파로 집적 LD의 광결합율 분포도