

최소 차원 상태 관측기를 사용한 전류 제어형 PWM 인버터에 관한 연구

김중석*, 이채동*, 박옥상**, 최선영*, 김영철**, 우정인*
 동아 대학교 전기 공학과*, 쌍용 중공업 엔진기술 연구소**

Current Controlled PWM Inverter Using Reduced-Order State Observer

J.S.Kim*, C.D.Lee*, O.S.Park**, S.Y.Choi*, Y.C.Kim**, J.I.Woo*
 Dept. of Electrical Eng. Dong-A Univ.* SsangYong Heavy Industries Co.,Ltd **

Abstract - This paper describes a current control method for a single-phase PWM inverter. The proposed PWM inverter utilizes the instantaneous control method which is based on the real-time digital feedback control and the microprocessor-based deadbeat control. For the deadbeat current controller, the system's order becomes a high order and increases computation delay time. Therefore, The delay time produces current ripple. To minimize the current ripple, a new method based on deadbeat control theory for current regulation is proposed. It is constructed by a reduced-order state observer which predicts the output current in next sampling instant.

I. 서론

현재, 무정전 전원장치(Uninterruptible Power Supply)에 주로 사용되는 전압 제어형 PWM 인버터에 데드비트(DeadBeat)제어를 적용하여 빠른 응답특성과 시스템의 안정화 및 낮은 고조파 왜율(Total Harmonic Distortion)등의 특성을 얻을 수 있다.^{[1][2][3]} 이러한 데드비트 제어를 고도의 정밀제어에 필요한 전류 제어형 PWM 인버터에 적용하면 부하변동에 따라 출력전압에 왜곡이 나타나는 경향이 있다. 이것은 일반적으로 데드비트 제어가 시스템 파라미터(System Parameter)의 영향을 많이 받기 때문이다. 그러므로, 시스템 파라미터의 변동에 대한 보상이 필요하다. 이에 본 논문에서는 전류 제어형 PWM 인버터의 부하성분에 따른 시스템 파라미터의 변동을 보상하기 위하여 부하전류를 관측하여 빠른 과도응답 및 낮은 고조파 왜율을 얻을 수 있는 디지털 제어 시스템을 설계한다. 일반적으로 관측기는 제어 시스템 차수와 같은 동일차원 관측기로 설계되지만 여기서는 전 상태 변수 측정이 용이하지 않으므로 시스템의 차수가 감소된 최소차원 상태 관측기(Reduced-Order State Observer)로 설계한다. 이때, 최소차원 상태 관측기가 출력 상태변수 측정에 있어서 노이즈에 민감한 단점과 연산시간에 따른 출력 파형의 영향을 고려하여 예측 최소차원 상태 관측기로서 설계한다.

II. DeadBeat 제어법칙

A. 샘플치 모델

그림1은 PWM 인버터 시스템을 나타낸 것으로 브리지 인버터, 제어기, 정현화 필터와 부하를 갖는 페루프 디지털 제어 시스템이다.

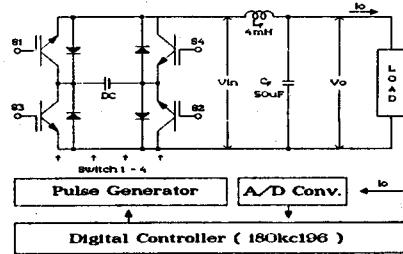


그림 1 PWM 인버터 시스템
Fig.1 PWM inverter system

시스템에서 부하 전류를 제어하기 위한 선형 샘플치 시스템으로 모델링하면 출력전류 i_o 와 이의 1차 미분 \dot{i}_o , 2차미분 \ddot{i}_o 를 상태 변수 벡터 $X = [i_o \ \dot{i}_o \ \ddot{i}_o]^T$ 로 하는 식(1)과 같은 연속치 3차 시스템으로 모델링 할 수 있다.

$$\dot{X}(t) = AX(t) + Bu(t) \quad (1)$$

system matrix A 와 input matrix B 는

$$A = \begin{bmatrix} a_{11} & a_{12} & a_{13} \\ a_{21} & a_{22} & a_{23} \\ a_{31} & a_{32} & a_{33} \end{bmatrix}, \quad B = \begin{bmatrix} b_{11} \\ b_{21} \\ b_{31} \end{bmatrix}$$

여기서,

$$\begin{aligned} a_{11} &= 0, \quad a_{12} = 1, \quad a_{13} = 0 \\ a_{21} &= 0, \quad a_{22} = 0, \quad a_{23} = 1 \\ a_{31} &= -R/L_F C_F L, \quad a_{32} = -1/L_F C_F - 1/C_F L \\ a_{33} &= -R/L, \quad b_{31} = 1/L_F C_F L \end{aligned}$$

L_F : 정현화 필터의 인덕턴스, C_F : 정현화 필터의 커패시턴스

R : 부하 저항, L : 부하 인덕턴스, $u(t)$: V_{in}

식(1)의 제어 요소는 입력 전압 V_{in} 이 되고, 그림2와 3에서 각각 보이듯이 샘플링 주기 T 의 중앙에 위치하며 펄스의 크기는 $+E, 0, -E$ 가된다.

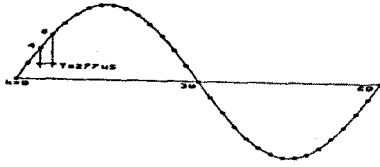


그림 2 기준 정현파
Fig.2 Sinusoidal reference

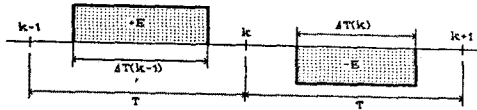


그림 3 PWM 패턴
Fig.3 PWM pattern

B. 데드비트 제어이론

이상에서 $T < 2\pi\sqrt{L_F C_F}$ 로 가정하여, 식(1)에서 샘플치 모델식을 유도하면 식(2)와 같이된다. 이때 $I_o(kT)$ 를 $kT \leq t < (k+1)T$ 구간 동안의 인버터 전류 $I_o(t)$ 로 가정한다.

$$X(k+1) = e^{AT}X(k) + e^{AT/2}BE\Delta T(k) \quad (2)$$

여기서,

$$e^{AT} = \begin{bmatrix} \phi_{11} & \phi_{12} & \phi_{13} \\ \phi_{21} & \phi_{22} & \phi_{23} \\ \phi_{31} & \phi_{32} & \phi_{33} \end{bmatrix}, \quad e^{AT/2}BE = \begin{bmatrix} g_1 \\ g_2 \\ g_3 \end{bmatrix}$$

식 (2)를 Z-변환하면, 출력전류 $I_o(z)$ 는

$$I_o(z) = \frac{b_1 z^2 + b_2 z + b_3}{z^3 + a_1 z^2 + a_2 z + a_3} \Delta T(z) \quad (3)$$

가된다. 여기서,

$$\begin{aligned} a_1 &= -(\phi_{11} + \phi_{22} + \phi_{33}) \\ a_2 &= (\phi_{11}\phi_{22} + \phi_{22}\phi_{33} + \phi_{33}\phi_{11}) - \phi_{12}\phi_{21} - \phi_{23}\phi_{32} - \phi_{31}\phi_{13} \\ a_3 &= (\phi_{11}\phi_{23}\phi_{32} + \phi_{22}\phi_{13}\phi_{31} + \phi_{33}\phi_{12}\phi_{21}) \\ &\quad - (\phi_{11}\phi_{22}\phi_{33} + \phi_{12}\phi_{23}\phi_{31} + \phi_{13}\phi_{21}\phi_{32}) \\ b_1 &= g_1 \\ b_2 &= g_2\phi_{12} - g_1(\phi_{22} + \phi_{33}) + g_3\phi_{13} \\ b_3 &= g_2(\phi_{12}\phi_{33} - \phi_{13}\phi_{22}) + g_3(\phi_{13}\phi_{22} - \phi_{12}\phi_{23}) \\ &\quad + g_1(\phi_{22}\phi_{33} + \phi_{23}\phi_{32}) \end{aligned}$$

이며, 다음의 방정식(4)가 얻어진다.

$$I_o(k) + a_1 I_o(k-1) + a_2 I_o(k-2) + a_3 I_o(k-3) = b_1 \Delta T(k-1) + b_2 \Delta T(k-2) + b_3 \Delta T(k-3) \quad (4)$$

위의 식에서 k 를 증가 시키고, 출력 전류 $I_o(k+1)$ 를 해당 구간에서의 기준 전류 $I_{ref}(k+1)$ 로 대체하면 데드비트 제어이론에 의하여 식(5)를 얻는다.

$$\begin{aligned} \Delta T(k) &= \frac{1}{b_1} I_{ref}(k+1) + \frac{a_1}{b_1} I_o(k) + \frac{a_2}{b_1} I_o(k-1) \\ &\quad + \frac{a_3}{b_1} I_o(k-2) - \frac{b_2}{b_1} \Delta T(k-1) - \frac{b_3}{b_1} \Delta T(k-2) \quad (5) \end{aligned}$$

따라서, 식(5)에서 $\Delta T(k)$ 를 구할 수 있다. 그러나, $I_o(k)$ 가 kT 시간 동안에 검출될 경우 식(5)의 연산 시간으로 인하여

$T - T_d$ (T_d : 연산 지연시간)보다 $\Delta T(k)$ 가 클 수가 있다. 이러한 문제를 해결하기 위하여 $I_o(k)$ 를 $k-1$ 번째 샘플링 순간에 예측하여 $\Delta T(k)$ 를 계산하고, 그림 4에 나타나듯이 최대 펄스 폭이 T 와 같아지도록 한다.

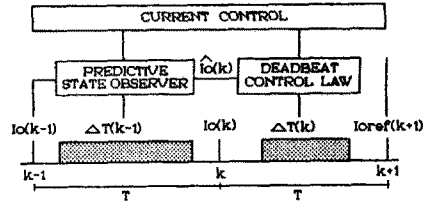


그림 4 제안한 데드비트 제어기의 타임도
fig.4 Timing chart of the proposed deadbeat algorithm

III. 최소 차원 상태관측기

수반 위상변수 표준형 변환원리를 이용한 최소 차원 상태관측기의 동적 오차는 다음과 같다.^{[4][5]}

$$w(k+1) - \hat{w}(k+1) = A_2 [w(k) - \hat{w}(k)] \quad (6)$$

여기서,

$$w(k) = Qx(k), \quad A_2 = QA_1Q^{-1}, \quad y(k) = Px(k), \quad A_1 = PAP^{-1}$$

P 는 변환행렬 단, $\hat{\cdot}$ 기호는 예측량임.

그러므로, 식(6)은 계수행렬이 A_2 인 선형 디지털의 동차 차분 상태 방정식으로 볼 수가 있다. $\hat{w}(k)$ 를 $w(k)$ 에 급속하게 수렴시키는 방법은 A_2 의 고유치를 Z평면상에서 적절하게 위치하도록 설계하는 것이다. 이는 고유치 배치 기법을 적용하여 A_2 의 각 요소가 식(6)에서 시스템의 자유응답이 가능한 빨리 수렴되도록 선정한다.^[6]

IV. 시뮬레이션

제안한 데드비트 제어기의 동적 유용성을 검증하기 위하여 시뮬레이션을 행하였다. 사용한 시스템의 파라미터는 표1 과 같다. 그림 5는 부하가 200, 30mH 일때의 기준전류, 출력전류 그리고 입력전압 파형이다. 이때 THD는 1.2067 [%]로 된다. 제안한 제어기는 연산지연에 의한 입력전압 제한이 감소되어 출력전류가 기준전류에 정확히 추종됨을 알 수 있다. 이는 예측 상태 관측기가 상태변수를 정확하게 예측하고 있기 때문이다.

표 1 시스템 파라미터

Table 1 System parameter

DC 입력 전압	E = 70	[V]
필터 인덕턴스	$L_F = 4$	[mH]
필터 커패시턴스	$C_F = 50$	[uF]
정격부하저항	R = 20	[Ω]
부하 인덕턴스	L = 30	[mH]
기준 정현파	60 Hz, 3A _{peak}	
샘플링구간	T = 277	[usec]
샘플링 주파수	Fs = 3.6	[kHz]

그림6은 부하성분 중 저항성분을 20 Ω → 10 Ω → 20 Ω 으로 변동 시켰을 때, 입력전압과 출력전류 파형이다. 부하 인가시, 인덕턴스의 영향과 관측기의 상태변수 예측치가 정확하게 일치되지 않아 출력전류에 약간의 과도 현상이 나타남을 알 수 있다. 즉, 관측기의 차수가 감소됨으로 인하여

패루프 시스템의 상태응답에 큰 오버 슈트를 일으키는 것이다.

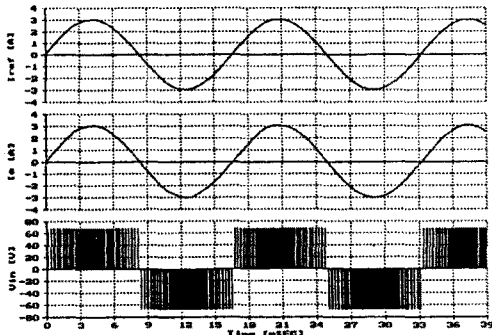


그림 5 정상상태 출력전류, 입력전압 파형
Fig 5 Output Current(Io) & Input Voltage(Vin) waveforms in steady state.

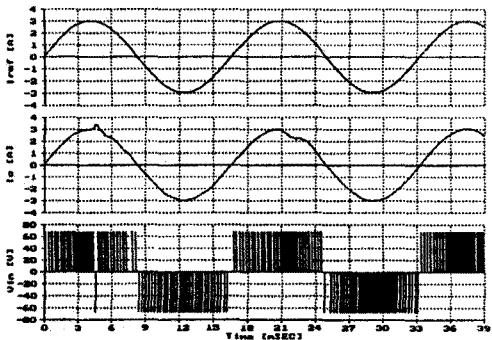


그림 6 부하 변경시 출력전류, 입력전압 파형
Fig 6 Output Current & Input waveforms with sudden load change.

V. 결 론

본 논문에서는 패루프 디지털 feed-back제어와 dead-beat 제어를 이용한 단상 PWM인버터의 순시 전류제어를 제안하였다. 일반적으로 Dead-Beat제어가 파라미터의 변동에 민감하므로 높은 샘플링 주파수를 갖는 순시 제어가 필요하게 된다. 그러나, 스위칭 소자의 지연 및 연산 지연시간을 이용하여 저속의 마이크로 프로세서에서도 원하는 기능을 수행할 수 있으므로 경제적인 면에서도 많은 이점이 있다. 이에 제안한 예측 상태 관측기가 패루프 시스템의 상태응답에 큰 오버슈트를 일으키지만 관측기의 차수가 1차임으로 인하여 1회 샘플링에 상태변수를 추종하고 있음을 시뮬레이션을 통해 확인했다. 그러나, 실시간 순시제어시 DSP와 같은 고속 프로세서를 이용하여 관측기의 극배치에 미치는 디지털 시스템의 양자화 영향을 최소화함으로써 줄일 필요가 있다. 따라서, 제안한 예측 최소 차원 상태 관측기의 DSP에 의한 가변 극점 제어에 대하여 연구하고자 한다.

References

[1] K. P. Gokhale, A. Kawamura, R. G. Hoft. "Deadbeat Microprocessor Control of Pwm Inverter for Sinusoidal Output Waveform Synthesis".IEEE,PESC,pp.28-36,1985

[2] A.Kawamura,T.Haneyoshi and R.G.Hoft. "Deadbeat Controlled PWM Inverter with Parameter Estimation using Only Voltage sensor", IEEE Trans. Pow. Elec.,vol. 3, No.2, pp.118-125, April 1988

[3] A.Kawamura,R.Chuarayapratip,T.Haneyoshi "Deadbeat Control of PWM Inverter with Modified Pulse Patterns", IEEE Tran. on Ind. Elec., Vol. IE-35, No.2,pp.295-300,1988

[4] 尹炳道,禹靖仁,趙成甲,鄭載倫, "自動制御", 善成閣, 1994.

[5] Benjamin C.Kuo , "Digital Control Systems",1980

[6] Yashuhiko Miguchi,Atsuo Kawamura and Richard Hoft "Optimal Pole Assignment For Power Electronic System", IEEE pp.74-88,1985