

UPS용 예측 순시제어형 인버터

*김 병진, *김 재홍, *최 재호, **김 재식, **이 진섭
*충북대학교 전기공학과, **POSCON 기술 연구소

Predictive Instantaneous Control of inverter for UPS

*B. J. Kim *J. H. Kim, *J. H. Cho, **J. S. Kim, **J. S. Lee
Dept. of Electrical Eng. ChungBuk Univ., **R&D Center POSCON co.

Abstract

The inverter for UPS system is required to satisfy pure sinusoidal output voltage with very low THD(Total Harmonic distortion). This paper proposes a TMS320c31 digital signal processor based predictive instantaneous control scheme of inverter.

The proposed scheme is able to satisfy the conditions; high capability, high efficiency, low audible noise and robustness of inverter.

The transient state characteristics of proposed inverter has been improved, in case of power failure or recovery, nonlinear load, sudden load change or parameters variations.

Finally, the performance of the proposed inverter is shown and discussed by simulation and experiment.

1. 서론

UPS용 인버터는 일정한 전압, 일정한 주파수 (CVCF)의 정현파 출력 전압을 만족시켜야 한다. 출력 전압의 고조파 함유율의 정도를 THD로 나타내는데 비선형 부하의 과도 응답 특성을 측정하는 기준이 되고 인버터의 성능을 표시하는 기준도 된다.

일반적으로 인버터의 출력 전압을 제어하는데 SPWM(Sinusoidal Pulse Width Modulation), Regular Sampled PWM, Optimal PWM 등이 사용된다. 이들은 선형부하에서 만족할 만큼 낮은 THD를 보이지만 비선형 부하에서는 나쁜 과도 응답 특성 때문에 출력 전압의 파형이 일그러진다.

대부분의 UPS부하는 비선형 부하이고 전압 변동에 민감하므로 양질의 전원이 필요하다. 히스테리시스 및 Dead Beat 제어 방식은 출력전압의 피드백 값과 기준신호를 순시적으로 비교하여 에러가 최소가 되도록 제어하면서 비선형 부하에서도 매우 빠른 응답 특성을 나타낸다.

히스테리시스 제어는 과도 응답 특성의 측면에서 볼 때 가장 우수하지만 넓은 범위에 걸쳐 스위칭 주파수가 존재하고 이에 따른 서브 하모닉이 필터 디자인을 어렵게 한다. 뿐만아니라 매우 빠른 샘플링 시간을 필요로 하므로 디지털 구현이 어렵다.

Dead Beat 제어는 디지털 전용의 알고리즘으로 비선형 부하에서 도 응답특성이 좋고 일정한 스위칭 주파수를 가지기 때문에 필터의 설계가 용이하다. 그러나 마이크로프로세서의 계산 시간으로 인하여 월스폭의 제한이 있고 피드백 노이즈나 시스템 파라미터 변동에 매우 민감하다는 단점을 가지고 있다.

본 연구에서 제안된 제어기는 기존의 Dead Beat에서 사용된 부하 예측기법을 이용하여 비선형 부하에서 빠른 동적 응답 특성을 가지도록 하며 삼각파 비교방식을 사용하여 일정 스위칭 주파수를 가지기 때문에 필터 설계 및 경량화가 용이하고 피드백 노이즈나 시스템 파라미터 변동에 강인한 제어 특성을 가진다. 제안된 제어기로 구성된 인버터의 제어 불력도가 그림 1에 나타나 있다.

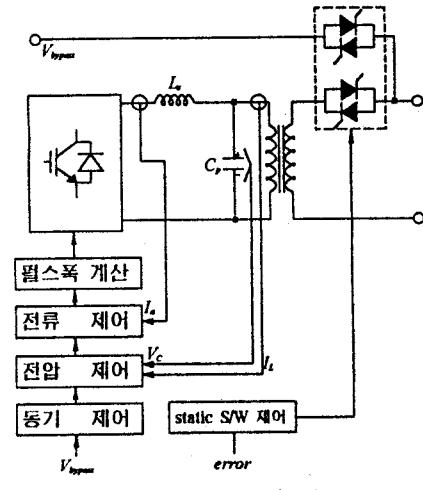


그림 1. 인버터의 제어불력도

2. 시스템 모델링과 제어 알고리즘

2.1 시스템 모델링

그림 2는 인버터의 필터를 표시한 회로도이다. 여기서 v_a 는 인버터가 스위치를 on 혹은 off함에따라 배터리전압 v_{dc} 의 양(+) 혹은 음(-)의 값을 가진다. 그림 2를 식으로 표현하면 다음과 같다.

$$v_a = L_s \frac{di_a}{dt} + v_c \quad (1)$$

$$v_c = \frac{1}{C_p} \int i_c dt \quad (2)$$

$$i_a = i_L + i_c \quad (3)$$

식(1)과 식(2)를 라플라스 변환하면

$$v_a = sL_s i_a + v_c \quad (4)$$

$$v_c = \frac{1}{sC_p} i_c \quad (5)$$

식(3),(4),(5)를 정리하여 출력전류 i_a 로 표현하면

$$i_a = \frac{1}{sL_s + \frac{1}{sC_p}} v_a + \frac{1}{s^2 L_s C_p + 1} i_L \quad (6)$$

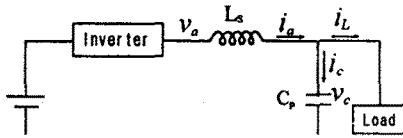


그림 2. 시스템 회로도

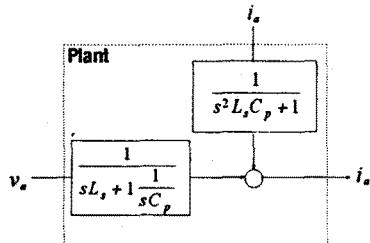


그림 3. 시스템 블럭도

이 된다.

식(6)으로부터 그림 3과 같은 시스템 블럭도가 얻어진다.

2.2 제어 알고리즘

그림 4는 모델링된 시스템에 제어회로를 추가한 것이다. 출력 전압 v_c 와 필터의 인덕터에 흐르는 전류 i_L 를 feedback한 2중 제어 loop 구조를 가진다. 인버터의 궁극적인 제어 대상은 출력전압이지만 전압형 인버터에서 전압보다 전류의 응답속도가 훨씬 더 빠르므로 내부 loop에 전류 제어기를 삽입하는 형태가 일반적으로 사용된다.

v_{cont} 는 PI 전류제어기의 출력값이다. 그림 5는 v_{cont} 가 삼각파와 비교되어 PWM Pulse를 만드는 방법을 도시하고 있다.

인덕터에 흐르는 전류는 식 3과 같이 부하전류와 커패시터전류의 합으로 표현된다. 그러므로 다음 샘플시간에 허러야 할 인덕터 전류는 다음과 같이 표현할 수 있다.

$$i_a^* = i_L^* + i_c^* + i_{comp} \quad (7)$$

여기서

$$i_L^* = 3[i_L(t) - i_L(t-T_s)] + i_L(t-2T_s) \quad (8)$$

단, T_s 는 샘플링 시간

$$i_c^* = C_p \frac{d}{dt} v_c^* \quad (9)$$

$$i_{comp} = C_p \frac{d(v_c^* - v_c)}{dt} \quad (10)$$

i_L^* 는 다음 샘플시간에 가져야 할 부하전류를 예측한 값이다. 이것은 부하의 갑작스런 변동이나 비선형 부하에서 과도응답 특성을 향상시킨다. i_c^* 는 커패시터전류의 기준치로 출력전압의 기준치를 미분하여 얻을 수 있다. 이 값은 무부하 상태에서도 출력전압을 유지시킬 수 있도록 해 준다. i_{comp} 는 출력전압 에러의 보상치이다. 이값은 순시적인 출력전압의 에러를 보상해 준다.

식 (7)에서 만들어진 인덕터 전류의 기준치와 실제 전류와 비교

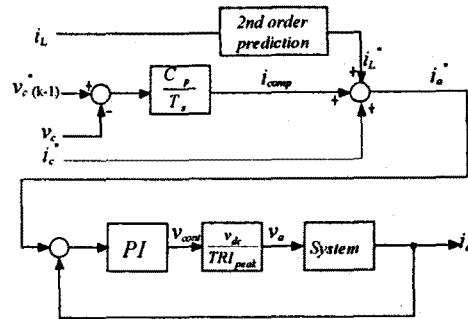


그림 4. 시스템 제어 블럭도

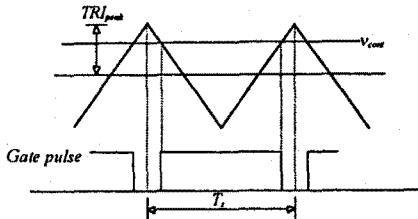


그림 5. 삼각파 비교방식의 PWM

한 에러를 PI 제어기에 통과시킨다. v_{cont} 은 PI 제어기의 출력값으로 삼각파와 비교하여 PWM을 발생시킨다. PI의 계인을 K라고 한다면

$$k = \frac{k_i + sk_p}{s} \quad (11)$$

로 표현할 수 있고 출력전압은 다음과 같이 표현된다.

$$v_a = \frac{v_{dc}}{TRI_{peak}} v_{cont} \quad (12)$$

식 (6)과 식 (11) 그리고 식 (12)로 부터

$$i_a = \frac{sC_p k_p + C_p k_i}{s^2 C_p L_s + sC_p k_p + C_p k_i + 1} i_a^* \quad (13)$$

$$\approx \frac{1}{1 + \frac{1}{C_p(k_i + sk_p)}} i_a^*$$

이 구해진다. 식 (13)은 제어기 계인이 존재하는 한 시스템의 출력 i_a 는 크기와 위상의 오차가 존재함을 알 수 있다. 그러므로 k_i 는 시스템이 허락하는 한 크게 잡아 보상해야 한다.

제어기의 소프트웨어 알고리즘은 다음과 같다.

- ① 출력전압과 부하전류 그리고 인덕터 전류를 검출한다.
- ② 출력전압의 기준치와 캐퍼시터의 기준치를 계산한다.
- ③ 예측 부하전류를 계산한다.
- ④ 전압 에러 보상치를 계산한다.
- ⑤ 인덕터 전류 기준치를 계산한다.
- ⑥ 제어기의 출력값을 계산한다.
- ⑦ 펄스폭을 계산한다.
- ⑧ 펄스값을 게이트 로직회로에 넘긴다.
- ⑨ ①로 리턴

3. 시뮬레이션 및 실험

표 1. 시뮬레이션 파라미터

DC Link 전압	480 V	SW Frequency	10 KHz
출력전압	220 V[rms]	Ki	900
Ls	450 μ H	Kp	4.0
Cp	450 μ F	정격 전력	5 KVA
ESR	0.045 Ω	부하 저항	9.68 Ω

시뮬레이션 조건은 표 1과 같이 된다. PI제어기의 계인은 제어기의 효과를 위해 더 크게 줄 수도 있지만 실험과 비슷한 값으로 선택했다.

그림 6은 샘플링된 신호에 1%의 백색 노이즈를 추가하고 정류기 부하에서 시뮬레이션한 것이다.

전압 보상기는 필터 커패시터의 정보를 알아야 한다. 그때 파라미터가 잘못 입력되었거나 변동이 생겼을 때 제어의 강인성을 시뮬레이션한 것이 그림 7이다. 커패시터의 값이 30% 바뀌었을 때의 출력파형이다.

그림과 같이 비교적 양호한 시뮬레이션 결과가 얻어졌다.

표 2. 실험 파라미터

DC Link 전압	400 V	SW Frequency	10 KHz
출력전압	250 V[peak]	Ki	500
Ls	450 μ H	Kp	4.0
Cp	450 μ F	부하 저항	30 Ω

표 2에 실험에 사용된 각종 파라미터를 표시했다. 그림 8은 저항부하에서의 출력전압과 부하전류의 파형이다. 그림 9는 정류기 부하에서의 실험 파형이다.

4. 결론

진류가 전압보다 용답이 빠르므로 전류제어기를 PI 제어기로 사용하여 강인한 제어의 특성을 얻을 수 있었다. 전압제어는 부하 예측이 포함된 Dead Beat 제어기를 사용하여 비선형 부하에서도 빠른 용답특성을 가지도록 제어기를 구성했다. 제안된 제어

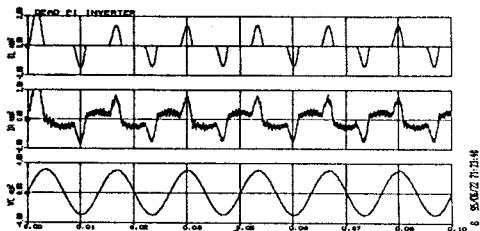


그림 6. 모든 피드백에 1%의 백색노이즈를 치가한 경우
(부하전류, 인터터 전류, 출력전압)

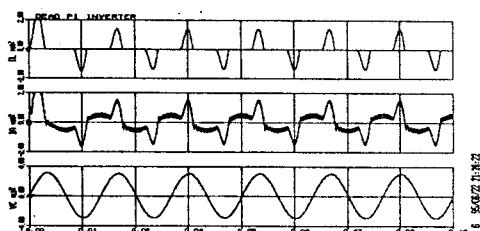


그림 7. 필터의 커패시터값의 30% 틀려졌을 경우
(부하전류, 인터터 전류, 출력전압)

알고리즘은 시뮬레이션과 실험을 통해 선형 및 비선형 부하에서 빠른 동적 용답 특성을 나타냈으며 5%미만의 THD를 나타냈다. 한편 노이즈나 시스템의 파라미터 변동에 대해서도 강인한 제어 특성을 보였다. 그리고 16.7kHz 이상의 스위칭 주파수로 구현하여 가정주파수 대역폭을 벗어나게 해줌으로써 저소음화를 실현할 수 있었다.

마지막으로 제안된 제어기는 소프트웨어 구현이 용이하므로 프로그램의 길이를 감소시켜 인버터제어용 DSP가 동기제어 및 스텝티스위치 제어까지 포함할 수 있다.

향후 제안된 방식을 30KVA급 3상 UPS용 인버터에 적용시키는 것이 앞으로 계속 연구해야 할 과제이다.

참고문헌

1. T. Kawabata, et al, "Chargerless UPS Using Multifunctional BIMOS Inverter", IEEE IAS Annual Meeting, pp513-520, 1988
2. K. P. Gokahale, A. Kawamura, R. G. Hoft, "Dead Beat Microprocessor control of PWM Inverter for sinusoidal Output Waveform synthesis", PESC'85 RECORD, pp28-36
3. A. Kawamura, et al, "Dead Beat control of PWM Inverter with Modified Pulse Patterns for Uninterruptible Power Supply", IEEE'88
4. Y. H. Chung, et al, "Parallel Operation of Voltage Source Inverters by Real Time Digital PWM Control", EPE FIRENZE, pp1-58-63, 1991
5. David M. Brod, et al, "Current Control of VSI-PWM Inverters", IEEE Transactions on Industry Applications, Vol. IA-21, No. 4, pp562-570, 1985

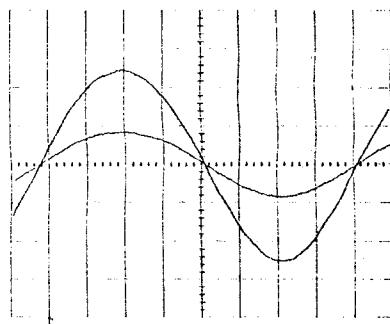


그림 8. 저항부하에서의 출력전압과 부하전류

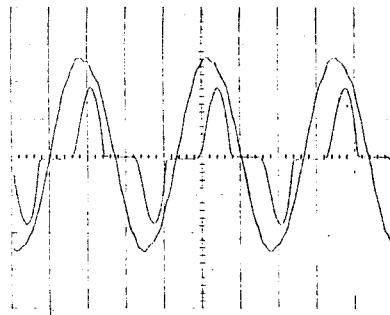


그림 9. 정류기부하에서의 출력전압과 부하전류