

### 다결정 실리콘 박막 트랜지스터의 수소화 효과

김 용 상

명지대학교 공과대학 전기공학과

## Effects of Hydrogen Passivation on Polycrystalline Silicon Thin Film Transistors

Yong-Sang Kim

Department of Electrical Engineering, Myongji University

#### Abstract

The different hydrogen passivation effects on low-temperature processed and high-temperature processed poly-Si thin film transistors have been investigated. The hydrogen passivation on low-temperature processed poly-Si TFT results in the increase of the field-effect mobility and the decrease of the threshold voltage, while the hydrogenation increases the field-effect mobility and decreases the leakage current in high-temperature processed poly-Si TFT. The effective trap state densities of low-temperature processed poly-Si TFT before and after 5 hours of hydrogenation are estimated at about  $4.0 \times 10^{12}/\text{cm}^2$  and  $1.5 \times 10^{12}/\text{cm}^2$ , while those of high-temperature processed poly-Si TFT are about  $1.5 \times 10^{12}/\text{cm}^2$  and  $1.2 \times 10^{12}/\text{cm}^2$ , respectively.

#### 1. 서론

다결정 실리콘 (Polycrystalline Silicon, poly-Si) 박막 트랜지스터 (Thin Film Transistor, TFT)는 최근 액정 평판 표시기 (Liquid Crystal Display, LCD)의 구동 소자로써 그 물성 및 소자개발에 관한 연구가 활발히 진행되고 있다. 특히, 다결정 실리콘 트랜지스터는 비정질 실리콘 (Amorphous Silicon) 박막 트랜지스터에 비하여 전기적 이동도가 큰 장점이 있으므로 액정 구동용 소자 뿐만이 아니라, 주변회로를 구성할 수 있기 때문에 많은 연구가 집중되고 있다 [1]. 다결정 실리콘 박막 트랜지스터의 제작 방법으로는 실리콘 wafer 기판을 사용하여 1000 °C 정도의 고온 열처리 방법을 이용하거나 유리 기판을 사용하여 600 °C 미만의 저온 열처리 방법을 이용하고 있다 [2,3]. 그러나, 다결정 실리콘 박막 트랜지스터에서는, 다결정 실리콘 박막 내부에 존재하는 그래인 경계면에서의 트랩 상태 밀도가 존재함으로써 소자의 특성을 저하시키는 문제점이 있다. 수소화는 이러한 트랩 상태 밀도를 감소시킴으로써 다결정 실리콘 박막 트랜지스터의 특성을 향상시키는 데 가장 중요한 공정으로 알려져 있다. 따라서 수소화 효과에 대한 많은 연구가 있으나 저온 공정에 의한 소자만에 대하여 [4], 혹은 고온 공정에 의한 소자만에 대하여 수소화 효과를 보고하였다 [5].

본 논문에서는 저온 ( $\leq 600$  °C) 고상 결정화 방법과 고온 ( $\sim 1000$  °C) 고상 결정화 방법을 이용하여 다결정 실리콘 박막 트랜지스터를 제작하고 r.f. 플라즈마를 이용하여 수소화를 수행하였다. 각각의 방법으로 제작된 다결정 실리콘 박막 트

랜지스터에 대한 수소화 효과를 전계 효과 이동도, 문턱 전압, 그리고 트랩 상태 밀도의 변화를 통하여 분석하였다.

#### 2. 실험 방법

실리콘 웨이퍼위에 상압 화학 기상 증착 (Atmospheric Pressure Chemical Vapor Deposition) 방법으로 480 °C 에서 5000 Å의 산화막을 증착시킨 다음, 저압 화학 기상 증착 (Low Pressure Chemical Vapor Deposition) 에 의하여 550 °C 에서 1000 Å의 비정질 실리콘을 증착하여 활성 영역 (active region) 을 형성하였다. 비정질 실리콘을 600 °C에서 36 시간 동안, 또는 950 °C에서 1 시간 동안, 열처리하여 다결정화하였다. 저온 공정을 이용한 소자의 게이트 절연층은 상압 화학 기상 증착 방법으로 480 °C에서 1000 Å 두께로 증착하였으며, 고온 공정을 이용한 소자의 게이트 절연층은 100 Å의 열산화막을 형성한 후, 상압 화학 기상 증착 방법으로 480 °C에서 900 Å 두께로 증착하였다. 자기 정렬 (self-alignment) 방법에 의하여 소오스, 드레인 및 게이트 영역을 이온 주입 방법으로 30 keV 에서  $5 \times 10^{15} \text{ cm}^{-2}$  농도의 P<sup>+</sup>로 도우핑하고 600 °C의 질소 분위기에서 24 시간 동안 열처리하여 주입된 이온을 활성화시켰다. 그리고 보호막으로서 산화막을 상압 화학 기상 증착 방법으로 7000 Å 두께로 증착하였다. 이렇게 제작된 다결정 실리콘 박막 트랜지스터의 단면도를 그림 1에 나타내었다.

플라즈마 수소화는 다양한 시간에 따라서 플라즈마 반응 챔버에서 300 °C, 0.5 Torr, 전력 밀도는  $0.25 \text{ W/cm}^2$  에서 행하였다. 전계 효과 이동도와 문턱 전압과 같은 소자 변수들을 수소화 시간에 따라서 측정하였고, 활성 영역 층의 트랩 상태 밀도 ( $N_t$ )는  $\ln(I_{ds}/V_g)$  vs.  $1/V_g$  곡선의 직선 부분에서 구하였다 [6]. 그리고 이러한 변수들의 측정은 HP4145B 반도체 변수 분석 장비를 이용하여 행하였다.

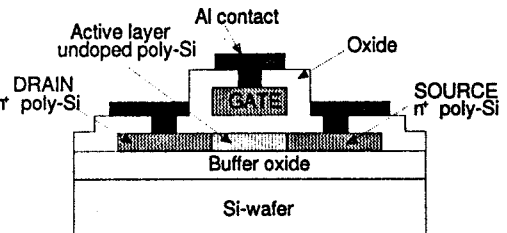


그림 1. Co-planar 구조로 제작된 다결정 실리콘 박막 트랜지스터의 단면도

### 3. 결과 및 고찰

저온 고상 결정화 방법과 고온 고상 결정화 방법으로 제작된 다결정 실리콘 박막 트랜지스터의 전달 특성 곡선을 수소화 이전과 r.f. 플라즈마를 이용하여 수소화를 수행한 이후의 특성을 그림 2에 나타냈다. 수소화를 수행하기 이전에 고온 공정으로 제작된 소자의 경우, 문턱 전압은 3.2 V, 전계 효과 이동도는  $68.8 \text{ cm}^2/\text{V}\cdot\text{s}$ , 문턱 이전 기울기는  $0.95 \text{ V}/\text{dec}$ 를 얻었으며, 저온 공정으로 제작된 소자의 경우, 문턱 전압은 15.8 V, 전계 효과 이동도는  $20.8 \text{ cm}^2/\text{V}\cdot\text{s}$ , 문턱 이전 기울기는 2.23

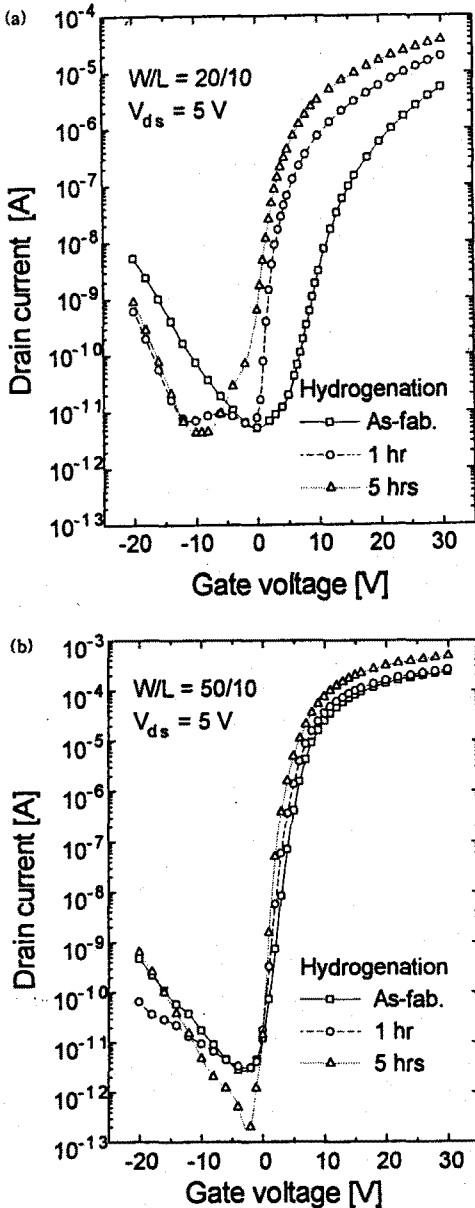


그림 2. 수소화 이전과 수소화 이후의 다결정 실리콘 박막 트랜지스터의 전달 특성 곡선: (a) 저온 공정에 의해 제작된 소자, (b) 고온 공정에 의해 제작된 소자.

$\text{V}/\text{dec}$ 를 얻었다. 수소화를 수행한 이후에는 고온 공정에 의해 제작된 소자나 저온 공정에 의해 제작된 소자 모두 특성의 향상을 보이고 있으나, 고온 공정에 의한 소자의 경우 누설 전류의 감소가 현저히 나타나고 있으며 저온 공정에 의한 소자의 경우 문턱 전압의 감소 등 문턱 이전 특성의 향상이 뚜렷하다.

문턱 전압과 전계 효과 이동도의 변화를 수소화 시간에 대한 함수로써 그림 3에 나타냈다. 저온 공정에 의한 소자의 경우, 문턱 전압의 감소가 현저하게 나타나지만 고온 공정에 의한 소자의 경우 큰 변화를 보이지 않고 있다. 반면에 전계 효과 이동도의 증가는 두 종류의 소자에 대하여 비슷한 정도의 증가를 보이고 있다. 문턱 전압과 문턱 이전 기울기는 그레인 경계면에 주로 존재하는 실리콘 원자간의 미결합 상태 (dangling bond) 등으로부터 기인하는 깊은 트랩 상태 (deep trap states)의 영향을 받지만, 전계 효과 이동도와 누설 전류는 다결정 실리콘 그레인 내부의 결함으로부터 기인하는 얇은 트랩 상태 (tail trap states)의 영향을 받는 것으로 보고되었다 [7]. 따라서, 그림 3의 결과로부터 저온 공정에 의한 소자의 경우 그레인 내부의 결함 뿐만 아니라 그레인 경계면의 결함을 감소시키지만, 고온 공정에 의한 소자의 경우 주로 그레인 경계면의 결함을 감소시킬 수 있다.

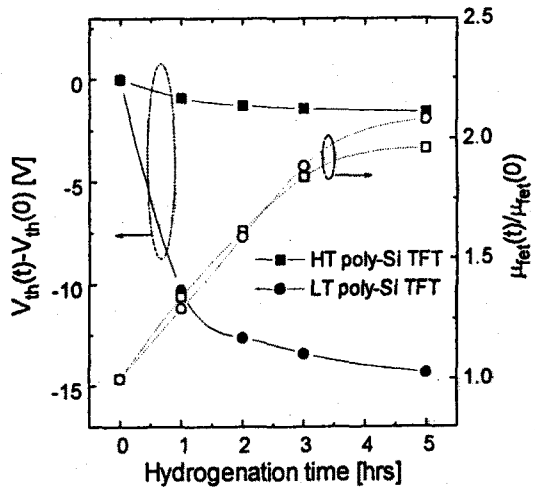


그림 3. 저온 공정 (LT)과 고온 공정 (HT)에 의해 제작된 다결정 실리콘 박막 트랜지스터의 수소화 시간에 따른 문턱 전압의 감소 및 전계 효과 이동도의 증가

고온 공정과 저온 공정에 의해 제작된 소자의 활성 영역 중의 트랩 상태 밀도 ( $N_t$ )를  $\ln(I_{\text{on}}/I_{\text{off}})$  vs.  $1/V_g$  곡선의 직선 부분에서 추출하여 그림 4에 도시하였다. 저온 공정에 의한 소자의 경우 트랩 상태 밀도가 수소화 이전에 약  $4.0 \times 10^{12}/\text{cm}^2$ 이었으나 5 시간의 수소화 이후에는 약  $1.5 \times 10^{12}/\text{cm}^2$ 로 감소하였으며, 고온 공정에 의한 소자의 경우 수소화 이전에 약  $1.5 \times 10^{12}/\text{cm}^2$ 이었으나 5 시간의 수소화 이후에는 약  $1.2 \times 10^{12}/\text{cm}^2$ 로 감소하였다. 이는 저온 공정에 의한 소자의 경우 고온 공정에 의한 소자의 경우보다 그레인 경계면에 존재하는 트랩 상태 밀도가 수소화 이전에 매우 크기 때문이다. 5 시간의 수소화를 수행한 이후에는 두 가지 소자의 트랩 상태 밀도가 거의 비슷해짐을 알 수 있는데 이는 수소화에 의하여 트랩 상태 밀도가 감소함으로써 얻어진 결과이다.

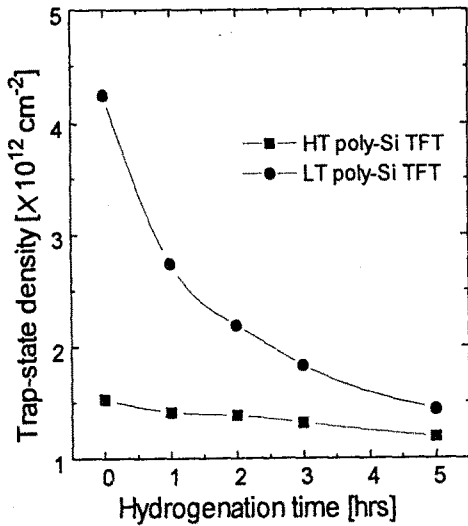


그림 4. 저온 공정 (LT)과 고온 공정 (HT)에 의해 제작된 다결정 실리콘 박막 트랜지스터의 수소화 시간에 따른 트랩 상태 밀도의 변화

#### 4. 결론

고온 공정과 저온 공정에 의해 제작된 다결정 실리콘 박막 트랜지스터에 대한 수소화 효과를 고찰하였다. 저온 공정에 의한 소자의 경우 수소화에 의하여 문턱 전압이 감소하고 전계 효과 이동도가 증가하는 효과를 얻었으며 고온 공정에 의한 소자의 경우 수소화에 의하여 누설 전류가 감소하고 전계 효과 이동도가 증가하는 효과를 얻었다. 저온 공정에 의한 소자의 경우 수소화에 의하여 트랩 상태 밀도가 현저히 감소하였으나, 고온 공정에 의한 소자의 경우 트랩 상태 밀도의 감소량이 매우 적었다. 따라서 수소화에 의하여 저온 공정에 의한 소자의 경우 그래인 경계면과 그래인 내부의 결함을 감소시키며 고온 공정에 의한 소자의 경우 주로 그래인 경계면의 결함을 감소시킴을 확인하였다.

#### 참고 문헌

- [1] A.G. Lewis, D.D. Lee, R.H. Bruce, and R.A. Martin, SID 91 Digest, p. 535, 1991.
- [2] A.G. Lewis, I.-W. Wu, T.Y. Huang, A. Chiang, and R.H. Bruce, IEDM Tech. Digest, p. 843, 1990.
- [3] M. Takabatake, J. Ohwada, Y.A. Ono, A. Mimura, and N. Konishi, IEEE Trans. Electron Devices, p. 936, 1991.
- [4] Y.S. Kim, K.Y. Choi, S.K. Lee, B.H. Min, and M.K. Han, Jpn. J. Appl. Phys., p. 316, 1994.
- [5] B. Faughnan and A.C. Ipri, IEEE Trans. Electron Devices, p. 101, 1989.
- [6] J. Levinson, F.R. Shepherd, P.J. Scanlon, W.D. Westwood, G. Este and M. Rider, J. Appl. Phys., vol. 53, p. 1193, 1982.
- [7] I.-W. Wu, T.Y. Huang, W.B. Jackson, A.G. Lewis, and A. Chiang, IEEE Electron Device Lett., p. 181, 1991.