

## 시간지연 신경회로망을 이용한 고장지락사고 검출

최진원 · 이종호 김춘우  
인하대학교 전기공학과

### Detection of High Impedance Fault based on Time Delay Neural Network

Jin Won Choi Chong Ho Lee Choon Woo Kim  
Dept. of Electrical Eng. Inha University

#### Abstract

In order to provide reliable power service and to prevent a potential hazard and damage, it is important to detect high impedance fault in power distribution line. This paper presents a neural network based approach for the detection of high impedance faults. A time delay neural network has been selected and trained for the fault currents obtained from field experiments. Detection experiments have been performed with the data from four different high impedance surfaces. Experimental results indicated the feasibility of using TDNN for the detection of high impedance faults.

#### 1. 서론

고장지락(高障地落)사고(High Impedance Fault, HIF)는 송전선의 도체가 고장(高障, High Impedance)의 표면에 떨어지게 되었을 때 일어나는 고장으로, 보통 최고 부하의 125-200%시 동작하게 조정된 기존의 과전류 보호기기로는 검출하기 어려운 저전류 고장을 말하며, 이때 흐르는 고장전류의 크기는 통상 거의 0에서부터 100A 까지이다[1]. 이 고장지락사고는 고장(高障, High Impedance)의 물체와의 접촉으로 인한 도체와 물체사이의 아크(arc)가 발생하는 특징이 있으며 이로 인해 화재 및 인체감전의 위험을 수반하고 있다[2].

고장지락사고의 변화는 일정하지 않고 가변적이다. 비슷한 조건에서도 고장지락의 특성파형은 다르게 나타나며 고장지락에 수반되는 아크는 역학상 정상적(stationary)이지 않고 시변적(time-varying)인 동 특성을 아울러 가지고 있다. 이처럼 고장지락사고의 시변적 특성, 그리고 접지표면에 따라 바뀌는 특성으로 인해 고장지락사고를 판별하기 위한 규칙을 추출하기가 어렵게 된다. 즉 고장지락사고를 수학적으로 모델링하거나 판별을 위한 일정한 규칙을 찾기가 쉽지 않게 된다[3].

지금까지 이와같은 고장지락사고를 판별하기 위

한 시도들은 대체로 첫째, 아크 고장의 하모닉 성분을 이용하는 접근하는 방법[4]과 둘째로 고장으로 인한 3상(phase) 불균형 전류를 이용하는 방법으로 나누어 볼 수 있다[5]. 즉, 3차 조화함수의 전류변화를 이용한다든가, 또 송전선의 기본파, 제3고조파, 제5고조파전류의 불균형을 이용한다든가, 아니면 3상의 전류중에서 1.2상의 전류불균형을 이용하는 방법들이 있었다[6]. 그 외에도 아크발생으로 인한 고주파수 (2-10KHz)를 이용하는 방법도 있었다[7]. 그러나, 현재까지 고장지락(高障地落)사고 검출문제에 관한 만족할만한 해결책은 나오고 있지 않다.

본 논문에서는 인공신경망을 이용하여 고장지락사고를 검출하는 방법을 소개한다. 먼저, 고장지락사고에 적용된 신경회로망에 대해 설명하고 실험에 사용된 데이터를 소개한 후 시간영역과 주파수 영역에서 실시한 실험결과를 소개 분석한다.

#### 2. 고장지락사고에의 신경망적용

##### 2.1. TDNN(Time Delay Neural Network)

신경회로망의 여러 모델 가운데 음성인식분야에

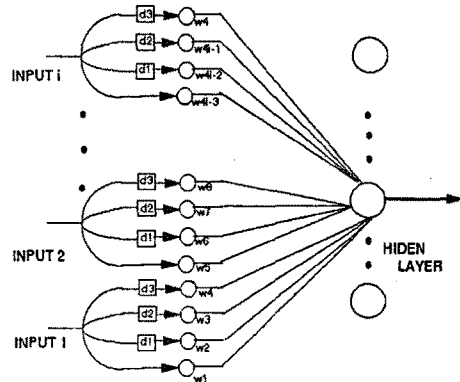


그림 1. TDNN모델의 시간지연성분 개념도

널리 쓰이던 TDNN모델을 고장지락 사고검출에 적용하기 위하여 채택하였다. 고장지락 사고신호의 동적특성해석에 유용한 TDNN은 시간에 있어 연속되는 고장신호에 대해서 인식을 위해 학습되는 다층 구조의 순방향신경회로망이다. TDNN모델의 시간지연성분의 개념도는 그림1과 같다.

그림1에서와 같이 TDNN에서는 각각의 입력신호들이 그 자체의 값 뿐만 아니라  $d_i, i=1,2,3$ 에 의해 지연된후 은닉층으로 전달되게된다.

### 2.2. 연결강도 조정과정

TDNN의 학습은 역전파(back-propagation)모델[8]과 같이 일반화된 델타룰을 사용한다. TDNN은 역전파모델에 시간성분을 포함시킨것이라 말할 수 있다. 학습과정에서 가장 중요한 역할을 하는 출력층과 은닉층에서의 연결강도조정식을 설명하기로 한다. 출력층의 연결강도  $W_2$ 의 조정식은 식(1)과 같다.

$$\Delta W_2 = a h o(t - o)(1 - o) \quad (1)$$

여기서,  $o$ 와  $h$ 는 출력층과 은닉층의 출력값을 나타내며,  $t$ 는 목표값을,  $a$ 는 학습률을 각각 나타낸다. 그리고  $'o(t - o)(1 - o)'$ 항은 출력층의 오차  $'d'$ 를 의미한다.

은닉층의 연결강도  $W_1$ 의 조정식은 식(2)와 같다.

$$\Delta W_1 = a i h (1 - h) \Delta W_2 d \quad (2)$$

여기서,  $i$ 는 입력값을 나타낸다. 출력층에서의 연결강도 조정때에는 외부에서 주어지는 명확한 목표값  $t$ 가 주어지므로 목표값과의 오차를 줄여가게 되고, 은닉층의 연결강도 조정때에는 이 목표값을 대신해서  $'h(1 - h)\Delta W_2 d'$ 항이 이 역할을 하게 된다.

## 3. 실험 내용

### 3.1 실험자료

본 실험에 사용된 자료는 1985-1987년사이 한국 전력의 정주와 구미변전소에서 현장모의실험에 의해 얻은 고장지락사고의 자료를 이용하였다. 이 자료는 [1]의 실험에 사용된 자료중의 일부이다. 접지표면의 종류로는 아스팔트, 보드블록, 보통땅, 모래, 자갈모래, 나무접지등이 있다. 실험자료 목록을 표1에 나타내었다.

표1의 각각의 자료명에는 a,b,c상의 전류,전압측정치와 중성점에서의 전류,전압측정치를 포함한다. 이들 자료 가운데서, bb92와 bb94의 a상 전류파형을 그림2와 그림3에 각각 나타내었다.

표1. 실험자료 목록 [1]

접지 재질	자 료 명	갯수
아스팔트	As 81, 82	2
보드블록	bb 91, 92, 93, 94, 95	5
보통 땅	Bt 101, 104	2
모래	m 61, 64, 65	3
자갈모래	jm 61, 63, 66	3
나무접지	nj 71, 72, 73	3

다섯번째 주기까지가 정상상태파형이고 이후로는 고장파형을 나타낸다. 둘다 보드블록에 의한 테이타로서 그림2의 경우에는 그 경계가 뚜렷이 구별되지만 그림3의 경우에는 육안으로 판별이 어렵다.

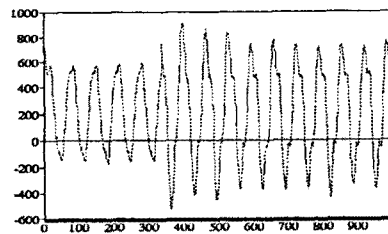


그림 2. bb92의 a상 전류파형

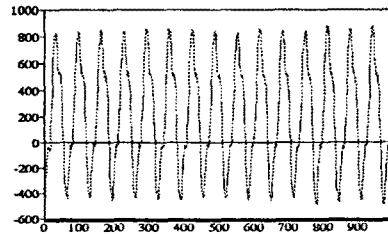


그림 3. bb94의 a상 전류파형

### 3.2 실험1 : 시간영역과 주파수영역에서의 학습

고장지락사고 파형의 검출을 실험하기전에 우선, 시간영역에서 각 자료들이 학습이 가능한가를 실험하였다. 먼저, 하나의 입력층과 2개의 은닉층, 그리고 하나의 출력층으로 구성된 총 4개층의 TDNN을 구성했다. 실험테이타가 한 주기마다 65개씩 sampling되어 있어서 입력노드로는 65개를 택했고, 은닉층과 출력층에는 노드수를 각각 30개와 1개로 정했다. 실험테이타로는 각 자료에서 정상파형 1주기와 비정상 1주기를 임의로 택하였다. 전처리과정으로 1주기내의 최대값으로 파형테이타를 나눔으로써 테이타를 정규화 하였다. 이들 정규화된 테이타를 TDNN의 입력으로 사용하였다. 이때, 목표값은 고장상태를 1로서, 정상상태를 0으로서 학습하였다. 고장과 정상인 경우가 각각 0.9이상, 0.1이하일때를 학습이 완료된 것으로 하였다. bb91, 93, 94의 a상 전류파형을 입력테이타로 사용하였을 때의 학습결과를 그림4에 나타내었다.

bb91과 bb93의 경우에는 각각 400회와 1500회에서 학습이 되었으나, bb94의 경우는 시간영역에서의 단순한 sampling만으로는 학습이 목표치에 이르지 못했다. bb94의 파형은 그림3.에 나타나 있듯이 시간영역만으로는 검출이 쉽지 않음을 확인할 수 있었다. 이와 같이 시간영역에서 학습이 이루어지지 않는 실험데이터로는 As81,82, Bt104, m64, nj72등이 더 있었다.

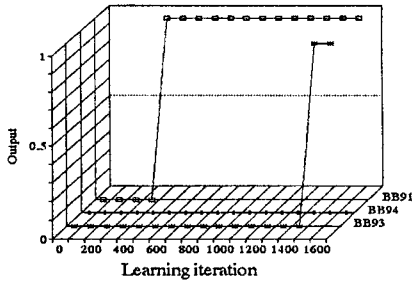


그림4. 보드블록에서의 학습

이와같은 시간영역에서 학습이 불가능한 데이터들이 주파수영역에서 학습이 가능한지 여부를 확인하기 위하여 이들 데이터의 power spectral density를 구하였다. 이때, 한주기 즉 64개의 데이터를 0 padding을 통해 256데이터로 만든 다음 fourier변환을 통해 power spectral density를 계산하였다.

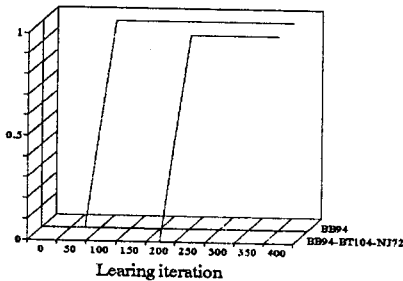


그림 5. 주파수영역에서의 학습

그림5에서 보는 바와 같이 bb94도 100회의 반복 후 학습이 가능하였다. 또, 시간영역에서 고장을 판별치 못했던 서로 다른 접지표면의 bb94, bt104, nj72간에도 250회 학습이후 수렴이 가능함을 알 수 있었다.

#### 실험2 : 시간영역에서의 고장검출 실험

TDNN에 의한 고장지락사고 파형검출 실험을 하기 위하여 서로 다른 접지표면인 4개의 실험데이터 bb91, jm61, m61, bt101로부터 1주기의 정상파형과 1주기의 비정상파형을 임의로 선정하였다. 실험 1에서 설명한 전처리과정을 거친후 이들 8주기분의 파형을 정상은 0, 고장은 1의 목표치로 학습시켰다. 모두 8가지의 파형은 9000회 학습이후 수렴되었다.

실험은 IBM 486 DX-66 PC에 의해 25분정도 소요되었다. 학습된 후 위에서 선택한 4가지 실험데이터에서 다시 1주기의 정상파형과 1주기의 고장파형을 택하였다. 이는 TDNN Network의 고장검출능력을 실험하기 위함으로 이들 테스트 데이터들은 학습에 사용되지 않은 데이터들로 택하였다. 실험결과 4가지 실험데이터의 8가지의 테스트패턴을 정상은 정상으로, 고장은 고장으로 모두 검출해 낼 수 있었다.

#### 4. 결론

시간지연신경회로망은 고장지락사고의 비선형성과 시변특성, 다양한 전류파형의 변화에도 불구하고 고장을 판별할 수 있는 가능성을 보였다. 시간영역에서 학습되지 못한 파형은 주파수영역에서는 학습이 가능하였다. 또, 4가지 실험 데이터로부터 정상과 고장의 8가지 패턴을 학습시킨후 학습데이터와 다른 8가지의 파형으로 테스트 한 결과 TDNN은 정상과 고장경우 모두를 정확히 판별할 수가 있었다. 앞으로는 더 많은 데이터로서 TDNN을 학습, 테스트하여 그 성능을 분석하고 주파수영역에서도 학습, 테스트하여 시간영역의 그것과 비교해야 할 것이다. 또 다른 방법에 의한 검출과도 그 성능을 비교할 것이다. 끝으로 본 실험을 위해 실험자료를 제공하여 주신 기원(기인시스템)씨께 감사드린다.

#### 5. 참고문헌

- [1] W.H.Kwon, G.W.Lee, Y.M.Park, M.C.Yoon, M.H.Yoo "High impedance fault detection utilizing incremental variance of normalized even or harmonic power" IEEE trans. Power Delivery April 1991, p.557-563
- [2] M.Aucoin "Status of high impedance fault detection" IEEE trans. Power Delivery March 1985, p.638-644
- [3] C.J.Kim, B.Don Russell "A learning method for use in intelligent computer relays for High impedance faults" IEEE trans. Power Delivery January 1991, p.109-115
- [4] Hughes Aircraft Company "High impedance fault detection using third harmonic current" EPRI Project 1982
- [5] S.J.Balsler, K.A.Clement and D.J.Lawrence "A microprocessor-based technique for detection of high impedance faults," IEEE trans. Power Delivery July 1986, p.252-258
- [6] Power Technologies, Inc. Detection of High impedance fault EPRI Project 1982
- [7] Texas A & M research Foundation, Detection of Arcing faults on Distribution Feeders EPRI Project 1982
- [8] D.E.Rumelhart, G.E.Hinton, and R.J.Williams "Learnig Internal Representation by Error Propagation" Parallel distributed processing MIT Press, 1986, p318-364