

As-Ge-Te계 박막의 스위칭 특성

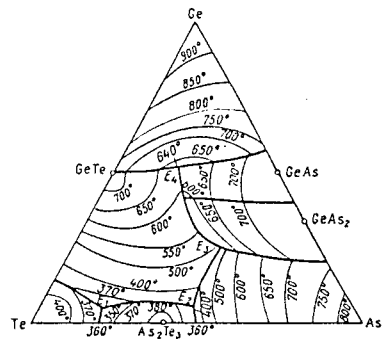
천석표, 이현용*, 박태성*, 정홍배*, 이영중**
 *광운대학교 전자재료공학과, **여주전문대학교 전자과

Switching Characteristics of As-Ge-Te Thin Film

S.P.Chean, H.Y.Lee*, T.S.Park*, H.B.Chung*, Y.J.Lee**
 *Dept. of Electronic Material Eng., Kwangwoon Univ. ,**Electronic Eng., Yeosu J. College

Abstract

The switching characteristics of $As_{10}Ge_{15}Te_{75}$ thin film were investigated under dc bias. It was found that the threshold voltage depends on thickness, electrode distance, annealing time and temperature, respectively. The threshold voltage is increased as the thickness and the electrode distance is increased, while the threshold voltage is decreased in proportion to the increased annealing time and temperature.



1. 서론

비정질 칼코게나이드계 물질을 이용한 메모리 스위칭 소자의 응용에 관한 연구는 1960년대 말부터 보고^{1,2)}된 바 있으며, 본 연구실에서도 Ag가 도핑된 As_2S_3 박막의 메모리 스위칭 특성을 연구하여 보고한 바 있다. 최근 마이크로웨이브 소자들의 집적화에 따라 반도체를 이용한 스위칭 소자 개발의 필요성이 대두되고 있다. 따라서 본 연구에서는 As-Ge-Te계 물질 중에서 비정질 형성이 용이한 $As_{10}Ge_{15}Te_{75}$ 조성비^{3,4)}를 갖는 물질을 제작하여 스위칭 소자로서의 응용성을 조사하기 위해 열분석, 박막두께, 그리고 열처리 등의 조건⁵⁾에 따라 dc 바이어스를 인가하여 스위칭 특성⁶⁾을 조사하므로써, $As_{10}Ge_{15}Te_{75}$ 물질의 스위칭 소자로서의 응용성을 조사하고자 한다.

2. 실험

2.1 벌크 제작

As-Ge-Te계 물질은 그림 1의 상평형도에서와 같이 유리질 형성 영역에서 $As_{10}Ge_{15}Te_{75}$ 의 조성비를 선택하였다. 이러한 비정질 $As_{10}Ge_{15}Te_{75}$ 을 제작하기 위해서 각 원소의 원자량비(atomic weight %)에 해당하는 시료(순도 99.999%)를 전자천평(ALSEP EU-198A)으로 0.1mg까지 정확히 평량한 다음 시료를 내경 10mm의 세척된 석영관 속에 넣고 진공장치(Maryama,cp-300)를 이용하여 약 10^{-5} Torr로 진공배기 시키며 봉입하였다. 진공 봉입된 석영관을 전기로에 넣어 500°C에서 2시간, 650°C에서 2시간, 그리고 950°C에서 24시간을 유지하며 가열하였다. 가열이 끝난 다음 전기로에서 꺼낸 석영관을 물속에서 급냉하였다. 그림 2는 벌크 제작공정에 대한 개략도이다.

그림 1. As-Ge-Te 상평형도

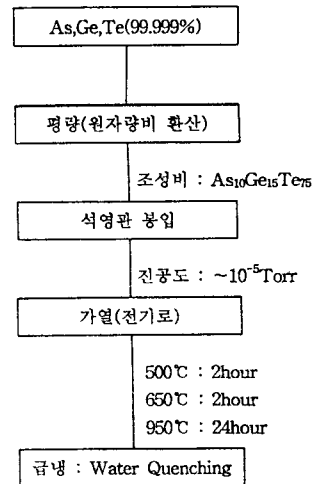


그림 2. 벌크 제작공정 개략도

2.2 박막 제작

본 실험에서는 스위칭 소자로서 박막을 이용하였으며, 박막을 제작하기 위해 제작된 벌크를 열증착기를 이용하여 2.5×10^{-5} Torr의 진공도에서 증착하였다. 기판으로는 Micro Slide 기판을 탈이온 정류수, 아세톤, 그리고 메틸알콜 순으로 초음파세척기로 세척한 후 사용하였다. 또한 증착시 Mo 보우트를 사용하였다. 증착된 박막의 길이는 2~10mm 범위이고 폭은 5mm로 하였으며, 그리고 두께는 0.45~1.2 μ m 범위였다. 이와같이 제작된 박막은 비정질 상태로 열처리 온도와 시간에 대한 dc 메모리 스위칭 특성을 조사하기 위해 Vacuum Drying Oven을 사용하여 100~150 $^{\circ}$ C 범위에서 각각 1~5시간 범위 동안 열처리 하였다. 그림 3은 박막 제작공정에 대한 개략도를 나타낸다.

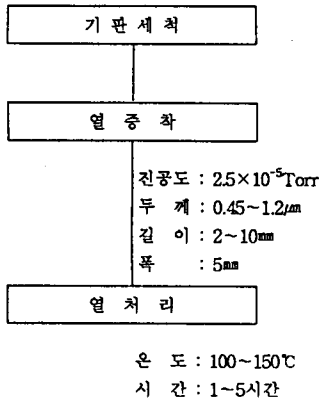


그림 3. 박막 제작공정 개략도

2.3 측정

제작된 시료의 유리질 천이온도(T_g)를 조사하기 위하여 TG-DTA 분석을 하였으며, 박막의 두께는 α -step으로 측정하였다. 제작된 박막의 각 두께에서의 열처리 온도와 시간에 따른 dc 메모리 스위칭 특성을 조사하기 위해서 dc 바이어스를 증가시키며 임계전압을 측정 후 다시 dc 0V까지 바이어스를 감소시키며 박막에 인가되는 전압과 전류를 측정하였다.

3. 결과 및 고찰

열처리에 따른 스위칭 특성을 관찰하기 위하여 유리질 천이온도를 관찰하였으며, 그림 4에는 제작한 벌크형태의 $As_{10}Ge_{85}Te_5$ 에 대한 TG-DTA 분석 결과를 나타내었다. 유리질 천이온도는 220 $^{\circ}$ C에서 관찰되었다. 따라서 본 실험에서는 220 $^{\circ}$ C 이하의 온도에서 열처리를 하였다.

두께가 0.45 μ m인 박막을 150 $^{\circ}$ C에서 1시간 동안 열처리 한 후 전극 간격을 10mm로 하여 dc 바이어스를 인가하였으며, 이때의 스위칭 특성을 측정된 I-V 곡선을 그림 5에 나타내었다. 스위칭이 일어나는 임계전압(V_{th})은 12.5V였다.

그림 6은 두께 0.85 μ m의 박막을 100 $^{\circ}$ C에서 3시간 동안 열처리 한 후 전극간 거리가 2mm일 때 측정된 I-V 곡선이다. 임계전압은 4V였다.

그림 7은 두께 0.85 μ m의 박막을 100 $^{\circ}$ C에서 5시간 동안 열처리 한 후 전극간 거리가 2mm일 때 측정된 I-V 곡선으로 임계전압은 3.5V였으며, 열처리 시간이 3시간인 경우보다 임계전압이 감소하였음을 관찰하였다. 이러한 현상은 증착 직후의 박막이 열처리에 의해서 구조적인 안정화가 증대되기 때문으로 추정된다.

그림 8은 두께 1.2 μ m의 박막을 100 $^{\circ}$ C에서 3시간 동안 열처리 한 후 전극간 거리가 5mm일 때 측정된 I-V 곡선으로 임계전압이 11V로 측정되었으며, 두께 0.85 μ m의 경우보다 임계전압이 크게 증가하고 스위칭 후 전류가 1.45mA로서 0.85 μ m의 경우보다 크게 증가함을 관찰하였다. 이와같이 박막 두께가 증가할수록 임계전압이 증가함을 알 수 있었으며, 스위칭 후 전류도 증가하였음을 관찰하였다. 그리고 열처리 시간이 증가할수록 임계전압이 감소함을 관찰하였으며 측정시 전극간 간격이 작을수록 임계전압이 증가함을 관찰하였다. 또한 각 두께에서의 열처리 온도는 두께가 증가할수록 낮은 열처리 온도에서도 스위칭 특성이 나타남을 관찰하였다.

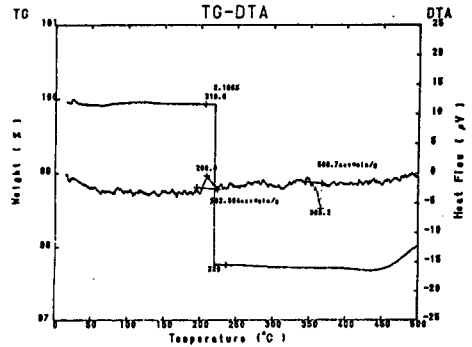


그림 4. TG-DTA 분석

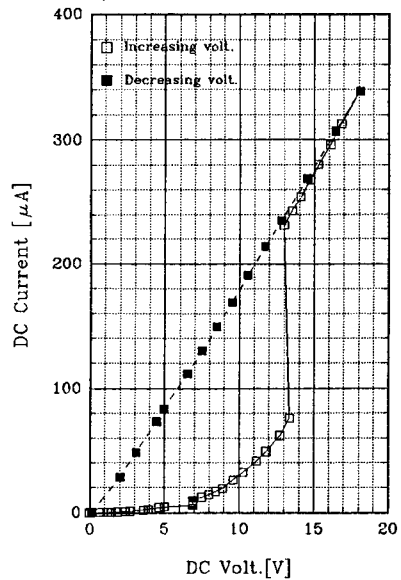


그림 5. DC I-V 특성 곡선

(두께 : 0.45 μ m, 열처리 온도 : 150 $^{\circ}$ C, 열처리 시간 : 1시간, 전극간거리 : 10mm)

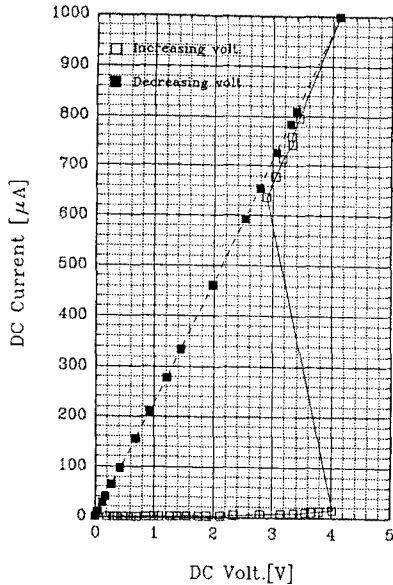


그림 6. DC I-V 특성 곡선
(두께 : 0.85 μ m, 열처리 온도 : 100 $^{\circ}$ C, 열처리 시간 : 3시간, 전극간 거리 : 2mm)

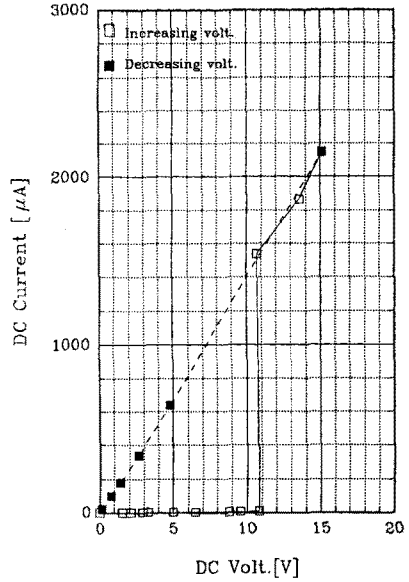


그림 8. DC I-V 특성 곡선
(두께 : 1.2 μ m, 열처리 온도 : 100 $^{\circ}$ C, 열처리 시간 : 3시간, 전극간 거리 : 5mm)

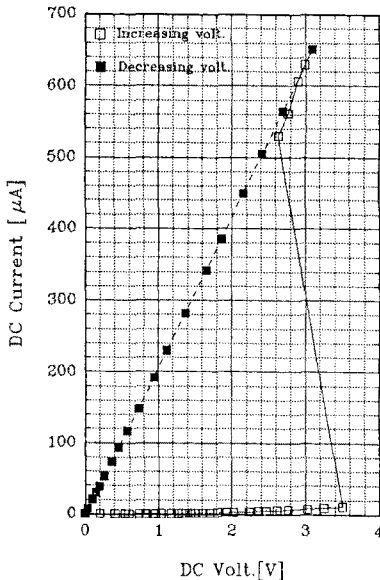


그림 7. DC I-V 특성 곡선
(두께 : 0.85 μ m, 열처리 온도 : 100 $^{\circ}$ C, 열처리 시간 : 5시간, 전극간 거리 : 2mm)

4. 결론

박막 두께와 전극간격이 증가할수록 임계 전압은 증가하였으며, 열처리에 의해 임계전압을 감소시킬 수 있다. 따라서 스위칭 특성은 소자의 구조와 처리 방법에 의존함을 알 수 있었다.

참고 문헌

- [1] A.Hamada, M.Saito, and M.Kikuchi, "Energy Gap Discrepancy in Amorphous Semiconductors of As-Te-Ge System", Japan. J. Appl. Phys. 10, 530, 1971
- [2] T.Matsushita, T.Yamagami, and M.Okuda, "Switching Phenomena Observed on Ge-Se-In System", Japan. J. Appl. Phys. 11, 422, 1972
- [3] T.Matsushita, T.Yamagami, and M.Okuda, "Filamentary Paths Formed on Surfaces of the Chalcogenide Glasses", Japan. J. Appl. Phys. 11, 923, 1972
- [4] T.Matsushita, T.Yamagami, and M.Okuda, "Compositional Dependency of the Filamentary Paths Formed on the Surface of the Chalcogenide Glasses", Japan. J. Appl. Phys. 10, 1283, 1971
- [5] R.T.Johnson and R.K.Quinn, "Thermally induced surface and bulk electrical effects in semiconducting Ge₁₅Te₈₀As₅ glasses", J. Appl. Phys. 43, 3875, 1972
- [6] S.R.Elliott, "Temperature dependence of a.c.conductivity of chalcogenide glasses", Phil. Mag. B37, 553, 1978
- [7] S.R.Elliott, "The mechanism for a.c. conduction in chalcogenide semiconductors: electronic or atomic?", Phil. Mag. B40, 507, 1979
- [8] J.Bicerano and S.R. Ovshinsky, "Chemical Bond Approach to the structures of Chalcogenide Glasses with Reversible Switching properties", J. non-crystall. Solids 74, 75, 1985
- [9] A.Vohra and K.K.Srivastava, "Microwave Switching and AC Conductivity of Memory Glass As₁₀Ge₁₅Te₇₅", phys. stat. sol. (a) 121, 341, 1990