

스트레이 인덕턴스 저감(低減)을 위한 인버터 평판 부스의 형상 최적 설계

노 지준^o, 설 승기
서울대학교 공과대학 전기공학과

The Optimal Design of Inverter Planar Bus Structure for Reducing the Stray inductance

Ji-Joon Roh^o, Seung-Ki Sul
Dept. of Electrical Engineering, Seoul National University

Abstract - In recent days, the inverter is widely used at the industrial applications. In the range lower than 100[kW], IGBT(Insulated Gate Bipolar Transistor) is most widely used as the switching device. In that case of IGBT, the rising time and the falling time are very short(about 200[ns]-300[ns]). Especially for motor control applications, the switching frequency is required to be increased for better dynamic performance of the drive. However, the higher switching frequency leads to the unexpected problem occurs such as voltage spike due to stray inductance in the bus at switching instant. In this paper, a new methodology for reducing the stray inductance existing in the bus that induces the voltage spike will be presented.

1. 서론

최근 산업 현장에서는 가변 전압-가변 주파수 전력 변환 장치로 인버터가 범용화되어 있다. 현재 100 [kW] 급 미만의 컨버터나 인버터 시스템에 사용되고 있는 스위칭 반도체 소자인 IGBT(Insulated Gate Bipolar Transistor) 모듈은 10kHz 이상의 고속 스위칭이 가능하다. 소자의 스위칭 손실을 줄이기 위해서는 전류 상승 시간과 하강 시간이 짧을수록 유리한데, 앞에서 언급한 IGBT의 경우 300 [ns] 이하로 동작시켜서 사용하고 있다. 그 결과 컨버터나 인버터에서 스위치 모듈 및 DC 링크 사이를 흐르는 전류는 아주 짧은 시간에 따라 급격히 변하게 된다. 매우 큰 $\frac{di}{dt}$ 가 발생하는 것과 함께 부스에는 미소의 스트레이(stray) 인덕턴스(또는 기생 인덕턴스, 구조 인덕턴스)가 있어서, 시스템에 적지 않은 영향을 미치는 전압 스파이크(spike)를 일으키게 된다. 실제로 이렇게 생긴 전압 스파이크가 스위치 모듈에 치명적인 영향을 줄 수 있는 경우가 빈번히 발생하는데, 이 전압 스파이크의 영향에 대한 대책으로 기존의 방법으로는, ① 스위치 양단에 RCD 스너버 회로를 추가하거나, ② 전류 경로의 스트레이 인덕턴스를 최소화 하기 위해 전선을 사용하는 대신 부스 바(Bus Bar) 나 평판 부스(Planar Bus or Bus plate)를 사용하는 것이 있다. 여기서 평판 부스를 사용하는 경우 기존의 산업계의 응용에서는 그 형상의 설계에 있어서 정연화된 이론이 명확히 밝혀져 있지 않으며 대부분 전류의 용량에 맞추어서 적당한 크기와 두께의 것을 선택하여 사용하고 있다.

한편으로 평판 부스 자체의 형상에 대한 관심뿐 아니라, 방열판이 허용하는 한도내에서의 스위치 모듈의 배열에 의해서도 전류의 경로가 변화되면서 상호 인덕턴스 성분이 변화할 수 있기 때문에 그에 관한 연구도 진행 중이다.

본 논문에서는 표피 효과 및 인덕턴스에 관한 고찰 등을 바탕으로 스트레이 인덕턴스 효과를 최소로 하기 위한 인버터 평판 부스의 최적 형상을 제시하고자 한다.

2. 본론

2.1 평판 부스 설계 원리

2.1.1 L_{bar} 와 L_{rmd} 의 비교

인덕턴스 값은 내부 자기 인덕턴스 성분과 상호 인덕턴스 성분의 조합으로 이루어진다. 다음 식 (1)과 (2)는 자기 인덕턴스를 나타낸다[1].

$$L_{rmd,dc} = 0.002l[2.303\log_{10}(4l/a) - 0.75] \quad (1)$$

$$L_{bar,dc} = 0.002l[2.303\log_{10}(\frac{2l}{b+c}) + 0.5 + 0.223\pi(\frac{b+c}{l})] [\mu H] \quad (2)$$

단위 : [cm] l : 도체의 길이, b : 부스 바 폭, d : 원형 도선의 직경, c : 부스 바 두께

동일한 단면적에 대한 $\frac{L_{rmd}}{L_{bar}}$ 의 비교가 표1에 표시되어 있다[2].

표 1. 부스 바와 원형 도체의 비교 ($\frac{L_{rmd}}{L_{bar}}$)

Conductor length		
2.54 cm	15.24 cm	30.48 cm
293 %	200 %	179 %
200 %	155 %	145 %
145 %	128 %	125 %
Bar Dimensions [cm]		
Width b	Height c	
6.9088	1/12.598	
3.4544	1/6.299	
1.7272	1/3.149	

표 1에서 알 수 있듯이 부스 바의 인덕턴스는 부스가 평평하면서 넓고 짙을 수록 작아진다는 사실을 알 수 있다. 단, 이 때 전류 경로는 원하는 전류 용량에 부합되도록 설계되어야 한다.

2.1.2 표피 효과(skin effect)

주파수가 매우 높은 도체에서는 전류가 균등한 분포를 이루어 흐르지 않고 표면에 집중되어 흐르는 표피 효과가 발생한다[3]. 보통 높은 주파수에서 단위 길이 당 도체의 교류 인덕턴스 값은 식 (3)과 같이 주어진다[4].

$$L_{ind,ac} = L_{ex} + k_{skin} \cdot L_{in} \quad (3)$$

$$= 2\ln(D/r) + k_{skin} \cdot (\mu/2)$$

D : 도체 사이의 거리 r : 도체의 반지름

윗 식에서 k_{skin} 값은 주파수가 높아지면 그 값이 현저히 작아지기 때문에 스위칭 시의 전류가 변하는 주파수 영역-수 MHz-에서는 L_{in} 값보다는 L_{ex} 값이 더 큰 영향을 미치는 값이 된다. 이 경우 L_{ex} 값은 두 도체 사이의 거리에 관계하므로 두 도체 사이를 줄일수록 인덕턴스 값이 줄어들음을 알 수 있다. 보통 반도체 모듈에 이용되는 두개의 평판의 사이에 절연지나 절연 필름을 넣어서 사용하고 있는데 절연 효과가 영향을 받지 않는 한도내에서 최대한 그 사이 간격을 줄이는 것이 좋다.

2.1.3 전류 집중 현상(Current Crowding)의 고려

보통 전류는 저항이 가장 작은 곳으로 집중되어 흐른다. 즉, 평판 부스를 제작하는 경우 전류가 흐르는 경로를 원활하게 해주어야 할 필요성이 생긴다. 전류가 흐르는 경로에 반지름이 극히 작은 첨두점이나 나사 볼팅을 위한 작은 홈이 생기면 그 곳으로 전류가 집중하는 현상이 발생한다. 그러므로 이러한 현상을 방지하기 위해 가능한 한 전류가 흐르는 경로에 첨두점이 없는 곡선으로 제작하는 것이 좋다. 평판 부스에 있는 첨두점을 없애면 부스 전체 양을 감소시키면서 저항을 오히려 줄어든게 하는 효과를 거둘 수 있다[5].

2.2 스위치 온(ON), 오프(OFF) 시 소자에의 영향

평판 부스에 있는 미소의 스트레이 인덕턴스에 의한 전압 스파이크는 전류의 방향에 따라 반도체 소자에 주는 영향이 다르게 나타난다[6]. 그림 1의 (a), (b)에서 스트레이 인덕턴스 양단의 V_L 의 방향은 전류의 순간 변화에 의해 방향이 바뀌게 됨을 알 수 있다. 그림 1(a)의 경우 스위치가 턴-온 되면서 미소의 스트레이

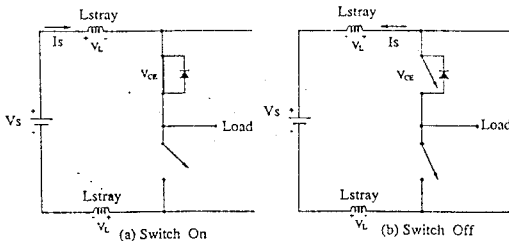


그림 1 스위치 온(ON), 오프(OFF) 시 V_L 의 방향

인덕턴스에 의한 전압 V_L 이 발생하지만 스위치 양단의 전압은 직류 링크 전압보다 오히려 작은 값을 갖는 직류 링크 전압 $-2 \cdot V_L$ 가 된다. 그에 반해 (b)의 경우는 스위치가 턴-오프되면서 V_L 의 방향이 바뀌게 되고 이때 스위치에 미치는 영향은 직류 링크 전압 $+2 \cdot V_L$ 이 되면서 반도체 소자에 더욱 좋지 않은 영향을 미치는 경우가 됨을 알 수 있다. 그림 2의 전체 인버터 시스템 회로는 스트레이 인덕턴스가 존재하는 경로를 간략하게 보여주고 있다. 만일 부스에 존재하는 모든 스트레이 인덕턴스에서 전압 스파이크가 발생하여 V_L 이라는 값을 갖게 되면, A상의 스위치에 인가되는 전압은 직류 링크 전압 $+2 \cdot V_L$ 이 되고, B상의 스위치에는 직류 링크 전압 $+4 \cdot V_L$ 의 전압이, C상의 스위치에는 직류 링크 전압 $+6 \cdot V_L$ 의 전압이 인가됨을 알 수 있다. 즉, C상 압의 스위치가 가장 큰 전압 스파이크를 감당해야 한다.

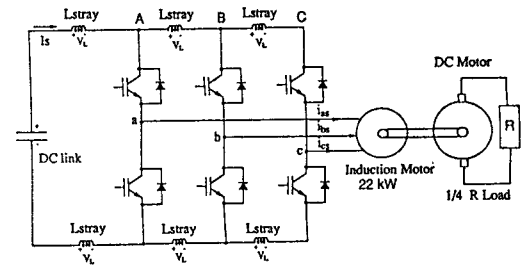


그림 2 스트레이 인덕턴스를 고려한 전체 인버터 시스템

3. 실험

그림 2는 실제 제작된, 평판 부스(두께 1mm, 폭 11cm, 길이 46cm)가 사용된 인버터 시스템의 예이다. 이 시스템에서는 300A, 600V의 IGBT 모듈을 사용하고 있는데, 만일 이것을 평판 부스를 사용하지 않고 두께

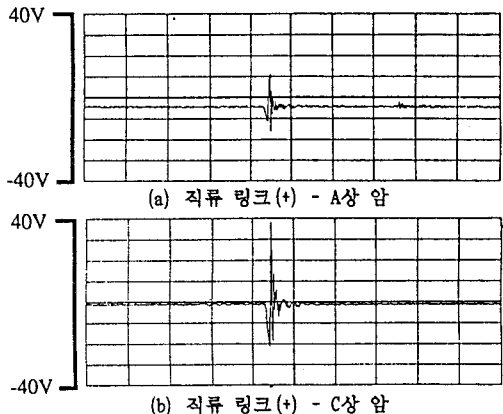


그림 3 스트레이 인덕턴스에 의한 평판 부스에서의 전압 스파이크

3mm, 폭 3cm의 부스 바를 사용하였다고 가정하여 인덕턴스 값을 계산하면, 그 값이 $2\mu\text{H}$ 정도이고 250ns 동안 전류가 100A로 변한다고 가정하면 1000V의 전압 스파이크가 일어나게 된다. 그림 3은 부스 바 대신 그림 2

의 시스템에서 직류 링크의 (+) 단과 A상 압의 윗 스위치 사이(그림 3 (a))와 직류 링크 (+) 단과 C상의 윗 스위치 사이(그림 3 (b))의 전압 스파이크를 측정하였다. 그 값은 각각 28V, 51V 정도로 측정되었다. 실험 조건은 V/F로 모터를 구동하였고 이 때 주파수 $f=30\text{Hz}$, 부하는 정격 22[kW]에 대해 1/4 순저항 부하를 사용하였다. 실험을 통해 측정된 전압 스파이크에 의해 스트레이 인덕턴스 값을 역으로 계산해 구해보면, $50\text{V} \times 250\text{ns} / 150\text{A} \approx 83\text{nH}$ 정도가 됨을 알 수 있다. 앞의 부스 바의 경우와 비교해 보면 상당히 좋은 결과를 얻었음을 알 수 있다.

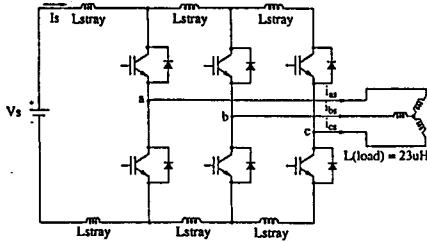


그림 4 제작 중인 실험 세트의 회로도

그림 4는 개선된 평판 부스 형상을 구하기 위해 새로 제작한 실험 회로도인데, 23 μH 의 순 인덕턴스 부하를 갖는 인버터 시스템으로 제작하였다. 앞으로의 실험에서는 위에서 제시된 여러가지 사항을 고려한 여러가지 평판 부스를 제작하여 더욱 작은 스트레이 인덕턴스 값을 갖는 최적의 형상을 제시하고자 한다.

4. 결론

궁극적으로 스트레이 인덕턴스 저감에 의한 효과로는 ① 스너버 회로를 간소화하거나 없앨 수 있고, ② 전압 스파이크에 의한 반도체 모듈의 손상을 방지할 수 있다는 것으로 요약될 수 있다.

앞으로 반도체 소자는 더욱 발전을 거듭하여 매우 높은 주파수에서의 스위칭이 가능한 소자가 계속적으로 양산될 것으로 보인다. 따라서 발전된 소자일수록 전류 상승 시간과 전류 하강 시간이 더욱 짧아져 스트레이 인덕턴스에 의한 전압 스파이크의 문제는 더욱 심화될 것으로 보인다. 이 3차원의 평판 부스는 시뮬레이션을 수행하는데 있어서 많은 난점을 가지고 있으며 해석가 능한 물 역시 아직까지는 미비한 상태이다. 이 3차원의 구조해석에 있어서 접근할 수 있는 가능성이 있는 방법이라면 Yee에 의해 제창된 FDTD 방법 [7]과 Ruhli에 의한 PBEC 방법 [8]이 있다.

5. 참고 문헌

- [1] Kaiser, "Principle of Electromagnetic Capability", Artech
- [2] G.L. Skibinski, D.M. Divan, "Design Methodology and modelling of low inductance Planar Bus structure", *EPE 1993*, pp98-105
- [3] J.A. Ferreira, "Electromagnetic modelling of Power Electronic Converters", *KLUWER ACADEMIC PUBLISHERS*, 1989, pp2
- [4] Fink, "Standard Hand Book for Electrical

Engineer", McGraw Hill

- [5] Rudy Severns, "Finite Element Analysis in Power Converter Design", *APEC 1994 Plenary Session*, pp3-9
- [6] Eric R. Motto, "Evaluating The Dynamic Performance Of High Current IGBT Modules", *PCIM 1994* pp18-24
- [7] K.S. Yee, "Numerical Solution of Initial Boundary Value problems involving Maxwell's equations in isotropic media", *IEEE Trans. Antennas propagat.*, vol. AP-14, pp302-307, May 1966.
- [8] A. E. Ruhli, "Equivalent circuit models for three dimensional multiconductor systems", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-22, pp216-221, Mar. 1974.