

# 인버터 스위칭시 $\frac{dv}{dt}$ 억제 방법

서 덕배<sup>o</sup>, 설 승기  
 서울대학교 공과대학 전기공학과

A Method for  $\frac{dv}{dt}$  suppression during  
 switching of inverter

Duk-Bae Suh<sup>o</sup>, Seung-Ki Sul  
 Dept. of Electrical Engineering, Seoul National University

**Abstract** - In recent days, the various adjustable speed drives are widely employed at the industrial applications for the purpose of energy saving and speed control. In particular, for the machine control applications, the switching frequency is required to be increased for better dynamic performance of the drive. Moreover, this also leads to the reduction of the switching loss of the device. For IGBT (Insulated Gate Bipolar Transistor), the most widely used switching device in the inverters below the 100[kW] range, the rising and falling time is of the order about 200 ~ 300[ns]. Therefore unexpected phenomena occurs such as voltage spikes due to high gradient of current at the switching instant, the weakening of motor insulation due to high gradient of voltage. In this paper, a new voltage gradient suppression technique is presented in both theoretically and experimentally.

## 1. 서론

최근 산업 현장에서는 에너지 절감 및 전동기 제어를 목적으로 가변 전압 가변 주파수 전원인 인버터가 많이 쓰이고 있다. 이중 제어용에서는 속도, 위치 및 토크를 제어 대상으로 한다. 이것을 위해서는 전동기에 흐르는 1차 전류의 제어가 필수적인데 보통 전류 제어를 제어 루프의 가장 안쪽에 넣어서 전체 제어를 구성하는 것이 일반적이다. 현재 전동기의 순시 토크 제어를 위해 가장 널리 쓰이는 벡터 제어를 채용한 경우, 전류 제어기의 차단 주파수는 바깥 루프의 차단 주파수에 따라 차이가 있지만 대략 3000[rad/sec] 정도이며 이때 요구되는 스위칭 소자의 스위칭 주파수는 약 5[kHz] 이상이다. 또 스위칭 속도가 빠를수록 발생하는 스위칭 손실이 줄어들기 때문에 빠른 스위칭이 가능한 소자가 손실면에서도 유리하다. 현재 100[kW] 이하 급에서 가장 많이 사용되고 있는 IGBT(Insulated Gate Bipolar Transistor)의 경우, 소자가 턴-온 및 턴-오프 할 때 걸리는 시간 즉 상승 및 하강

시간은 대략 200 ~ 300[ns] 정도이다. 그리고 이 시간은 소자에 흐르는 전류가 작을수록 더욱 짧아 지게 된다.

이 정도의 고속 스위칭 시에는 이전에는 고려하지 않아도 되는 현상들이 두드러지게 된다. 즉 한개의 소자가 온하거나 오프할 때 직류 링크에 흐르는 전류가 급격히 변하므로 직류 링크에 기생하는 미소의 인덕턴스에 의해서도 과도한 전압 스파이크가 발생하여 심한 경우에는 소자의 내전압을 초과하여 소자가 파괴되는 경우도 발생한다[1]. 따라서 직류 링크의 기생 인덕턴스를 감소시키기 위해서 평판 구조를 채택하기도 한다[2-4].

또 인버터에서 전동기까지의 배선이 수십~수백 미터인 경우, 구형파인 출력 전압의 급격한 상승 및 하강 때문에 배선에서 대지까지의 정전 용량으로 충/방전 전류가 흐르고, 심하면 이 전류 때문에 인버터가 트립하거나 스위칭 소자가 파괴되는 경우도 있다. 이때 충/방전 전류에 의해 가까운 전자기기는 유도 장애가 발생한다[5,6]. 또 배선의 인덕턴스와 정전 용량에 의해 발생하는 공진 때문에 전동기측에 과전압이 발생하기도 한다[7]. 그림1은 전동기 단자에서 측정된 선간 전압 파형이다. 이것은 전동기까지의 거리가 약 3 미터이고 스위칭 속도가 300[ns] 일때의 실측 파형이다.

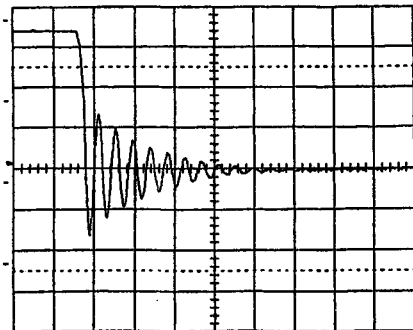


그림1. 스위칭 시 전동기 단자간 전압 파형  
 수평 : 1[μs]/div, 수직 : 100[V]/div

또 전압의 급격한 상승 때문에 전동기 권선에는 절연이 직접적이지는 않더라도 누적된 피로(fatigue)에 의해

간접적인 영향을 받게 된다. 게다가 인버터의 스위칭 주파수가 높아질수록 1초당 전동기 권선이 받는 스트레스도 증가하기 때문에 더욱 나쁜 영향을 주게 된다[8].

이상과 같은 문제점 때문에 가까운 장래에 미국 및 유럽에서는 전압의 상승 한도를 저압 인버터의 경우 600[V/μs]로 제한하려고 하고 있다. 그러나 입력 전압이 220[V]이고 300[ns]로 스위칭하면 전압의 상승율이 대략 1000[V/μs]가 되므로 이 한계를 훨씬 넘고 있다. 이것을 해결하기 위한 기존의 방법을 살펴 보면 다음과 같다.

#### 가. 전력 필터의 사용[9]

이 방법에서는 전력용 인덕터 및 콘덴서를 사용하여 전압의 상승율을 억제한다. 이 방법의 장점은 회로 구성이 간단하다는 점이지만 단점은 필터링에 소요되는 소자의 값이 비교적 크고 따라서 체적 및 중량이 문제가 되며 또 직렬 인덕터의 경우 인덕턴스 값이 전동기의 과도 인덕턴스와 비슷하거나 크기때문에 전동기의 제어 속응성이 떨어지게 된다.

#### 나. 스위칭 시간의 증가

이것은 단순히 스위칭 소자의 스위칭 시간, 즉 상승 및 하강 시간을 증가시켜서 전압의 상승율을 억제한 것이다. 그러나 여기에서는 위에서 언급한 빠른 스위칭 시의 이점이 모두 없어지게 된다.

따라서 본 논문에서는 전압의 상승율을 억제하기 위해서 전력 필터를 사용하지 않는 방법을 제안하고자 한다.

## II. 본론

일반적으로 인버터 내부에서 전동기로의 출력을 위해 사용하는 전선에 페라이트 비이드(ferrite bead)를 삽입하여 고주파 스위칭 시 등가 외부 인덕턴스에 의한 전압 강하로 출력 전압의 상승율을 억제한다. 인버터 스위칭 시의 출력 전압의 파형은 약 4 [MHz] 까지의 고주파가 포함되어 있으므로 페라이트 비이드는 표피 효과 및 근접 효과에 의해 저주파에서와는 다른 특성을 보이게 된다. 따라서 고주파에서의 페라이트 비이드에 의한 인덕턴스, 저항을 계산하기 위하여 전자기장에 관한 Maxwell 방정식의 해를 구하여야 한다. 해석의 편의를 위해 다음과 같이 가정한다.

- 1) 페라이트 재료는 선형, 등방성, 균질이다.
- 2) 페라이트의 높이에 비해 전선의 축방향 길이가 충분히 커서 자장은 z에 무관하고 대칭성 때문에 φ에 의존하지 않으며, φ방향의 성분만 존재한다.

그림2와 같은 구성에서 페라이트 비이드에 의한 등가 외부 인덕턴스를 구한다. 좌표계는 물리적 대칭성으로부터 원통 좌표계를 취한다.

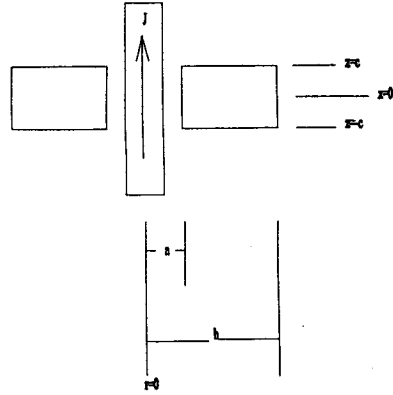


그림 2. 전선, 페라이트 비이드가 포함된 단면도

페라이트 비이드 내부에서 성립하는 Maxwell 방정식은 다음과 같다.

$$\begin{aligned} \nabla \times H &= J & (1) \\ J &= \sigma E & (2) \end{aligned}$$

- 여기서 H : 페라이트 비이드 내부의 자장,  
 J : 페라이트 비이드 내부의 전류 밀도,  
 σ : 페라이트 비이드의 전도도,  
 E : 페라이트 비이드 내부의 전장.

(1), (2)식의 전류 밀도 J는 페라이트 비이드 내부에 인가되는 전류 밀도가 없으므로 외부 자기장에 의해 유기된 와전류의 밀도이다.

(1), (2)식으로 부터 다음의 페라이트 비이드 내부의 자장 H에 관한 확산 방정식(diffusion equation)이 얻어진다

$$\nabla^2 H = \mu \sigma \partial H / \partial t \quad (3)$$

여기서 μ는 페라이트 비이드의 투자율이다.

이때 자장 H는 좌표 φ, z에 대해 무관하고 시간에 대한 정현적인 변화를 가정하면 다음의 식을 얻을 수 있다.

$$\nabla^2 H = j \omega \mu \sigma H \quad (4)$$

$$\alpha^2 \equiv j \omega \mu \sigma$$

여기서 α는 전원의 주파수이다.

이것의 일반 해는 다음과 같이 제 1, 2종 변형 벡셀(Bessel) 함수의 선형 결합이 되고 적분 상수 A, B는 자장 H의 반경 a, b에서의 값으로 결정된다.

그런데 주전류가 흐르는 도체에서는 주파수가 커지면 표피 효과때문에 전류의 내부 분포가 달라진다. 하지만 외부 인덕턴스를 계산하기 위해서는 도체 전체에 흐르는 전류가 일정하기만 하면 되므로 이 전류를 I[A]로 잡으면 반경 r의 a, b에서의 외부 자장 H는 다음과 같이 된다.

$$H = A * I_1(\alpha r) + B * K_1(\alpha r) \quad (5)$$

그리고 페라이트 비이드와 공기 사이에서의 자장 H의 접선 성분이 불연속이지만, 페라이트 비이드에서 표면 전류 밀도는 0으로 둘 수 있으므로 다음과 같이 자장 H의 경계 조건이 주어진다.

$$\begin{aligned} H(r=a) &= 1/(2 * \pi * a) \\ H(r=b) &= 1/(2 * \pi * b) \end{aligned} \quad (6)$$

그러므로 (5), (6)식에 의해 페라이트 비이드 내부의 자장 H를 완전히 결정할 수 있다.

페라이트 비이드 내에 저장된 자기 에너지 W로부터 구하는 인덕턴스  $L_{ac}$ 는 다음과 같이 계산할 수 있다.

$$W_{magnetic} = \mu \int_0^c \int_0^{2\pi b} \int_0^a 1/4 |H|^2 r dr d\phi dz = 1/4 L_{ac} \quad (7)$$

페라이트 비이드 내부에서 발생하는 손실과 저항은 다음과 같이 하여서 구한다.

먼저 (1)식에 의하여 페라이트 비이드 내부의 와전류 밀도 J를 구하고 다음식으로 손실 에너지 및 저항을 구한다.

$$W_{loss} = 1/\sigma \int_0^c \int_0^{2\pi b} \int_0^a 1/4 |J|^2 r dr d\phi dz = 1/2 R_{ac} \quad (8)$$

이상은 시간 변화가 정현적인 경우의 인덕턴스를 구한 것이고 전압이 변화하는 과도 기간에는 적용 할 수 없으므로 주파수 대역으로 입력 전압을 분해하고 각 주파수에 의한 응답을 중첩하여서 페라이트 비이드에 의한 전압 강하를 구한다.

이상의 해석에서 적당한 페라이트 비이드의 투자율  $\mu$ , 전도도  $\sigma$ 와 비이드의 크기 a, b, c를 선정한다.

### III. 시뮬레이션 및 실험

위와 같이 페라이트 비이드 파라미터로부터 계산한 인덕턴스 및 저항값을 사용하여 스파이스에 의한 시뮬레이션을 행하고 실험을 통하여 입증할 예정이다.

### IV. 참조 문헌

- [1] Rahul Chokhawala, Saed Sohani, "Switching voltage transient protection schemes for high current IGBT modules", APEC'94, pp459~pp468, 1994
- [2] Yehia Tadros, Guinter Junge, Samir Salama, "Design aspects of high power PWM inverters with IGBT", EPE'91 vol. 2, pp83~pp88, 1991
- [3] G.L.Skibinski, D.M.Divan, "Design methodology & modeling of low inductance planar bus structures", EPE'93, pp98~pp105, 1993
- [4] Christopher A.Dimino, Ravi Dodballapur, James A.Pomes, "A low inductance, simplified snubber, power inverter implementation", High Frequency Power Conversion '94, pp502~pp509, 1994
- [5] P.van Poucke, R.Belmans, W.Geysen, E.Ternier, "Overvoltages in inverted fed induction machines using high frequency power electronic components", APEC'94, pp536~pp541, 1994
- [6] Hugh Hemphill, Thomas Wiesman, "The influence of motor cable parameters on conducted EMI and motor reliability", PCIM'93 October, pp92~pp101, 1993
- [7] Erik Persson, "Transient effects in application of PWM inverters to induction motors", IEEE Transaction on Industry Applications, vol. 28 no.5 1992, pp1095~pp1101, 1992
- [8] Paul L.Cochran, "Polyphase induction motor analysis, design and application", Marcel Dekker Inc., New York, pp388~pp395, 1989
- [9] Boris Mokrytzki, "Filters for Adjustable Frequency Drives", APEC'94, pp542~pp548, 1994