

페라이트 박막을 이용한 인덕터 소자의 제조
(Fabrication of inductor device using ferrite thin films)

서울대학교 무기재료공학과

김민홍, 황기현, 조해석, 윤의준, 김형준

통신정보의 증가와 더불어 고주파를 이용한 통신이 증가하고 있으며, 이러한 무선정보통신의 증가는 부품의 소형화, 복합화, 고집적화를 요구한다. 특히 3차원적 구조를 지니는 인덕턴스 소자의 제조에 있어서 우수한 고주파 특성을 지니는 core 물질의 개발 이외에도 적절한 전극패턴의 설계와 금속공정의 선택이 매우 중요한 작업이다.

본 연구에서 고주파에서 자성체의 주요한 손실인 와전류 손실을 억제할 수 있는 높은 비저항을 가지고 있는 산화물 자성체인 Ni-Zn 페라이트박막을 이용하여 인덕터 소자를 제조하고자 하였다. 도전성 박막의 미세패터닝은 식각이 어려운 Au를 사용하므로 MCB (mono-chloro -benzene) 처리를 통한 일단계 감광막 lift-off를 이용하였고, 3차원적 인덕터 구조를 구현할 수 있는 토로이달형 인덕터를 설계하였다. 오버행 구조를 형성시키기 위한 공정조건을 확립하였고, 하부전극 패턴 형성후에 core 물질을 스퍼터링법으로 증착하였다. 페라이트를 식각한 후에 상부전극을 형성하였다. XRD, 광학 현미경, SEM, Network Analyzer 등으로 패턴형성 과정을 관찰하고 고주파 특성을 측정하였다.

MCB처리시간, 현상 및 노광 시간을 조절하여 감광막 표면의 오버행을 형성하였다. 고온에서 페라이트가 증착되므로 하부전극 Au와 페라이트가 반응하여 국부적으로 이차상이 존재함을 관찰하였으며, 소자 측정시 인덕턴스 특성을 나타내지 않았다. 이는 전극두께가 얇거나 하부전극과 상부전극의 전기적 접촉이 이루어지지 않았기 때문으로 보인다.

이상의 문제점을 해결하기 위해 두꺼운 두께로 전극물질을 증착할 수 있도록 PR coating 방법을 변화시키면서 lift-off법을 개선하였고, 상하부 전극의 연결이 안정적인 via filling 공정으로 인덕턴스 소자의 설계를 개선하여 상부전극 단락을 해결하고자 하였다. 또한 비아 공정의 도입으로 습식식각되는 core 페라이트의 양이 적으므로 이전보다 안정적인 습식식각형태를 얻을 수 있었으며 이렇게 형성된 토로이달형 인덕터소자의 제작된 모양을 그림 1에 나타내었다. 이 소자의 고주파 특성을 측정한 결과와 분석결과를 그림 2에 나타내었다. 그림 2에서 볼 수 있는 것과 같이 기생저항이 크게 나타나고, 접지전극과의 캐패시턴스가 크게 나타났다. 소자의 인덕턴스 값은 약 1nH정도였다.

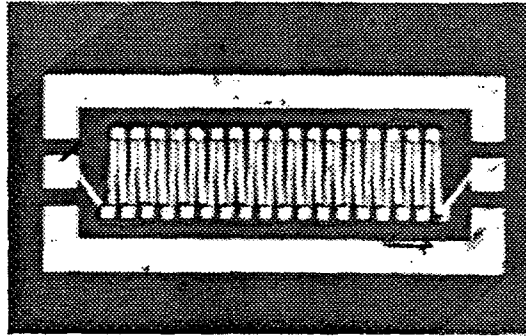


그림 1. 최종제작된 토로이달형 인덕터 소자의 모양

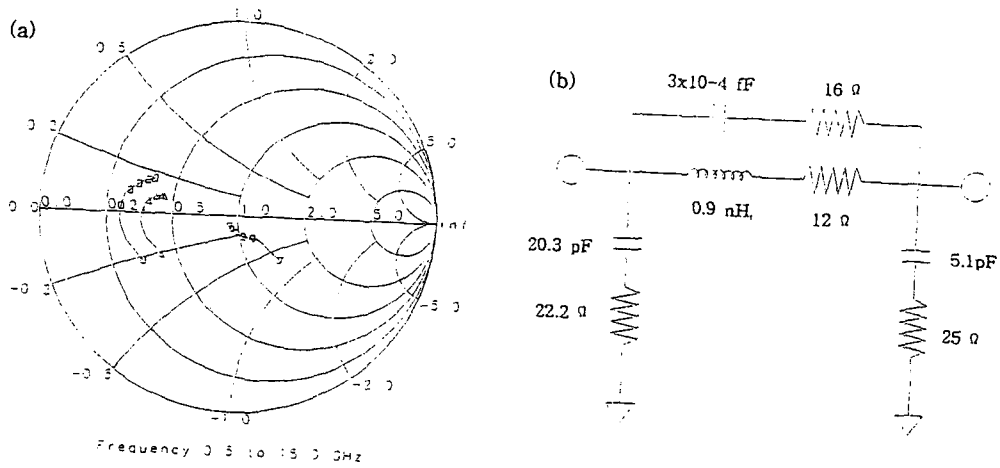


그림 2. Network analyzer로 측정된 (a) Smith Chart 와 (b) 등가회로 분석