

GaAs/Al_xGa_{1-x}As/GaAs 이종구조 위에 구성된 Schottky 다이오드의
전기적 특성에 관한 연구

(Electrical Characteristics of Schottky Diodes Fabricated on
GaAs/Al_xGa_{1-x}As/GaAs Heterostructures)

수원대학교 전자재료공학과 최영환, 이원섭, 최광수
연락처 : 최영환

(445-743) 경기도 화성군 봉담면 와우리 산 2-2
수원대학교 전자재료공학과
TEL : (0331)31-8133, FAX : (0331)31-8494

1. 서론

GaAs를 소재로 한 트랜지스터 소자는 대체로 metal-semiconductor field-effect transistor (MESFET)로 만들어 지는데, 그 특징은 금속과 반도체의 접합인 Schottky barrier gate를 사용한다는 점이다. 이는 GaAs의 경우 양질의 산화막 (oxide layer)을 기르기 어렵기 때문에, 양질의 SiO₂ 박막을 유전체로 한 MOS gate를 사용하는 Si MOSFET 소자와 비교할 때, 트랜지스터 작동에 있어서 여러가지 제약이 있다. 대표적인 예로 순방향 바이어스 gate 전압이 약 0.8 V 정도의 barrier height (Φ_B) 이상으로 증가할 때 일어나는 forward break-down, 즉 gate-source간 누설전류의 지수적 증가를 들 수 있다. 이러한 현상을 피하기 위하여 MESFET 소자의 경우 순방향 바이어스 gate 전압이 약 0.5 V 이하로 제한되는 것이 보통이다 [1]. 이 때문에 enhancement-mode로 작동하는 digital 소자의 경우 소자의 on과 off 상태를 결정하는 threshold voltage (V_T)가 Si MOSFET의 약 1 V 보다 현저하게 낮다. Digital IC의 경우 한 개의 chip 내에 포함되어 있는 수천 혹은 수만 개의 FET가 동시에 작동하려면 이 V_T 값의 균일함이 무엇 보다 중요하다. Digital IC의 정상적인 동작을 위해서는 V_T 의 허용편차가 5%를 넘지 않아야 한다는 것이 일반적인 정설이다 [2]. 따라서 GaAs MESFET의 경우 V_T 의 허용편차는 약 25 mV를 넘을 수 없으며, 이는 GaAs의 재료적 불균질성을 고려할 때 상당히 지키기 어려운 조건이라 할 수 있다. 이를 극복하기 위한 한 방법으로는 GaAs 기판 위에 절연막이나 혹은 bandgap이 GaAs 보다 훨씬 크며 GaAs와 완전하게 lattice match가 되는 이종박막을 증착하여 V_T 의 값을 증가시킴으로써 허용편차를 보다 실현 가능한 값으로 늘리는 것이다. 이러한 이종박막 구조를 형성하는데 적당한 물질로는 Al_xGa_{1-x}As를 들 수 있다.

본 연구의 목적은 MOCVD 방법으로 GaAs 기판위에 GaAs/Al_xGa_{1-x}As/GaAs 이종박막 구조를 증착하고, 비접촉, 비파괴적인 박막 측정방법인 spectroscopic ellipsometry로 이종박막의 두께 및 성분을 측정하며, Schottky diode array를 구성한 후 C-V 및 I-V 측정을 실시하여 Schottky diode의 전기적 특성과 Al_xGa_{1-x}As 이종박막의 구조적 특성과의 상관관계를 밝히는데 있다.

2. 실험방법

직경 50 mm의 LEC (Liquid Encapsulated Czochralski) 방법으로 성장된 undoped semi-insulating type GaAs wafer 위에 GaAs/Al_xGa_{1-x}As/GaAs 3중의 이종박막을 표준 AP-MOCVD 방법으로 제조하였다. 이를 표면으로부터 순서대로 열거하면 20 nm 두께의 GaAs 표면보호층 (Cap layer), 10 ~ 40 nm 두께의 Al_xGa_{1-x}As barrier 층 (barrier layer), 100 nm 두께의 n-type GaAs 전도체널층 (conduction channel layer), 800 nm 두께의 GaAs 완충층 (buffer layer)이다. 동 구조의 두께 및 성분을 비파괴적으로 측정하기 위해서 spectroscopic ellipsometry를 사용하여 Ψ 와 Δ 값을 구하고, 이를 n과 k로 전환하여 이 데이터를 이론적 모델과 비교하는 회귀해석 (regression analysis)를 실시하였다. 전기적 특성조사를 위하여 동 이종구조 시편 위에 Schottky diode array를 lift-off 공정으로 구성하였다. 완성된 시편의 barrier height (Φ_{Bn}), turn-on voltage (V_{on}), breakdown voltage (V_B), carrier concentration profile 그리고 electron trap에 의한 hysteresis 현상을 C-V tester, HP 4145B parametric tester, curve tracer를 사용하여 측정하였다.

3. 실험결과 및 고찰

Spectroscopic ellipsometry의 측정결과에 의하면, 규정치가 20 nm인 GaAs 표면보호층은 평균치가 14 ~ 20 nm 정도이고, 규정치가 10 nm, 20 nm, 30 nm, 40 nm인 Al_xGa_{1-x}As barrier 층은 평균치가

각각 12 nm, 22 nm, 28 nm, 40 nm이고, x 값은 평균치가 0.45 ~ 0.56 정도로 밝혀졌다. 아울러 시편 표면에는 2 ~ 3 nm 정도의 천연옥사이드가 존재함이 확인되었다. 동 이종구조 위에 제작된 Schottky diode의 전기적 특성으로는 C-V 측정결과, $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 박막의 두께가 0에서 30 nm로 증가함에 따라 Φ_{Bn} 이 0.35 V에서 1.14 V까지 약 3배나 증가하였고, I-V 측정결과, 0에서 40 nm로 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 의 두께가 증가함에 따라 V_{on} 이 0.93 V에서 2.4 V까지 증가함을 나타내었다. 그럼 1, 2는 이러한 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 중의 두께 증가에 따른 Φ_{Bn} 과 V_{on} 의 관계를 나타낸 것이다. Curve tracer에 나타난 특성으로는 GaAs/ $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$ 이종구조 시편의 경우 electron trap과 연관된 것으로 보이는 I-V hysteresis 현상을 들 수 있다. 이러한 측정결과들에 의하면, 양질의 GaAs/ $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$ 이종구조 위에 구성된 Schottky diode가 순수 GaAs 기판위에 구성된 Schottky diode에 비해 보다 넓은 범위의 gate 전압을 허락할 수 있으리란 점에서 MESFET 소자의 gate용으로 적합할 것으로 판단된다.

4. 참고문헌

- [1] S.M. Sze, *Semiconductor Devices: Physics and Technology*, John Wiley and Sons, New York (1985).
- [2] A. Roizes and J.P. David, *Rech. Aerosp.*, 1990-2, 17 (1990).

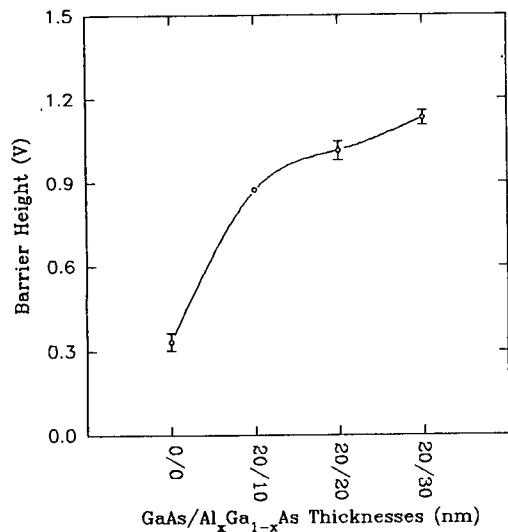


Fig. 1 Schottky barrier height vs. GaAs/ $\text{Al}_x\text{Ga}_{1-x}\text{As}$ thicknesses

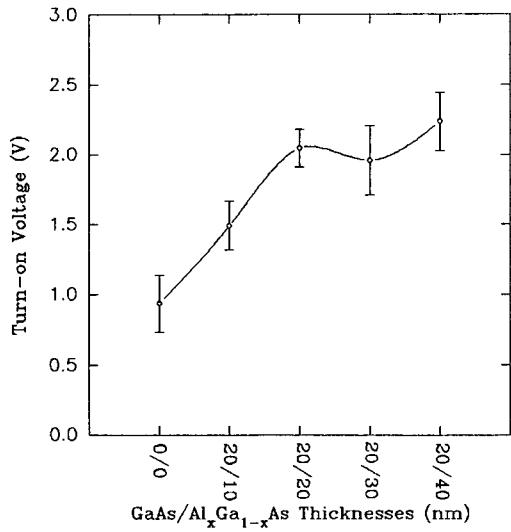


Fig. 2 Turn-on voltage of the Schottky diode vs. GaAs/ $\text{Al}_x\text{Ga}_{1-x}\text{As}$ thicknesses