

새로운 절연된 영전압 PWM 부스트 컨버터

조 은 진, 문 건 우, 정 영 석, 윤 명 중

한국과학기술원 전기 및 전자공학과

New Isolated Zero Voltage Switching
PWM Boost Converter

Eun-jin Cho, Gun-woo Moon, Young-suk Jung and Myung-Joong Youn

Department of Electrical Engineering Korea Advanced Institute of Science and Technology

ABSTRACT

In this paper, an isolated ZVS-PWM boost converter is proposed for single stage line conversion. For power factor correction, we used the half bridge topology at the primary side of isolation transformer permitting switching devices to operate under ZVS by using circuit parasitics and operating at a fixed duty ratio near 50%. Thus the relatively continuous input current distortion and small size input filter are also achievable. The ZVS-PWM boost operation of the proposed converter can be achieved by using the boost inductor L_b , main switch Q_1 , and simple auxiliary circuit at the secondary side of isolation transformer. The secondary side circuit differ from a conventional PWM boost converter by introduction a simple auxiliary circuit. The auxiliary circuit is activated only during a short switching transition time to create the ZVS condition for the main switch as that of the ZVT-PWM boost converter. With a single stage, it is possible to achieve a sinusoidal line current at unity power factor as well as the isolated 48V DC output. Comparing to the two stage schemes, overall efficiency of the proposed converter is highly improved due to the effective ZVS of all devices as well as single stage power conversion. Thus, it can be operated at high switching frequency allowing use of small size input filter. Minimum voltage and current stress make it high power application possible.

1. 서 론

최근, 분산 전력 시스템이 기존의 중앙 집중 전력 시스템의 대체방안으로 주목되고 있다. 48V DC 버스를 위한 분산 전력 시스템은 단위 역률과 isolation을 갖는 off-line 컨버터가 기본적으로 필요하다. 가장 보편적인 off-line 컨버터는 isolation되지 않은 단위역률을 갖는 컨버터와 정류된 48V DC를 출력으로 내보내는 step down DC/DC 컨버터로 구성된다. 비록 이 방법으로 잘 정류된 48V DC버스를 얻을 수 있지만, 이 방법은 전력이 두번 바뀌기 때문에 비효율적이고 비경제적이다. 이 문제점을 극복하기 위하여 몇몇 논문에서 단위역률을 갖는 isolation된 single stage의 off-line 컨버터가 제안되었다. 이 single stage off-line 컨버터는 간단한 구조와 높은 효율을 가지고 있기 때문에 앞으로도 계속 연구되어지리라고 생각된다.

단위 역률을 가지는 컨버터로써 가장 일반적인 컨버터는 하드스위칭을 하는 기존의 PWM 부스트형 컨버터이다. 이는 이 컨버터가 작은 전류 에폭, 낮은 전류 스트레스(stress), 적접적인 라인 전류 재어가 가능한 특성을 가지고 있기 때문이다. 하지만, 이 컨버터는 하드스위칭을 하기 때문에 큰 스위칭 손실과 높은 전자파장에(EMI)를 발생시킨다. 이러한 문제들을 해결하기 위하여 여러가지 소프트 스위칭 방법이 제안되었다. 이를 소프트 스위칭 방식을 살펴보면, 영진류 스위칭, 준공진형 컨버터(ZCS-QRC)와 적렬공진형 영진류 스위칭 컨버터(QSRZCS)는 스위칭 손실이 작고 single stage로 구현되는 장점을 가지고 있지만, 소자에 높은 전류/전압 스트레스를 주기 때문에 off-line 컨버터로 사용하기에는 문제가 있다[1-4]. full bridge 영전압 스

위칭 PWM(FB-ZVS-PWM) 컨버터는 스위칭 손실이 작고, 고정된 주파수로 스위치 상태를 조절할 수 있고, 전류 스트레스가 작고, single stage로 구현되는 장점을 가지고 있다. 하지만, FB-ZVS-PWM 컨버터는 기본적으로 벡(buck) 형태이다. 이때 문제는 이 컨버터는 일련 전류 에폭이 커져 큰 input filter가 필요하게 된다[5-7]. 최근에는 영전압 transition PWM (ZVT-PWM) 방식이 제안되었다. 이 방식은 소자에 가해지는 전압/전류 스트레스가 기존의 PWM 부스트형 컨버터와 거의 같고, 주 스위치의 영전압 스위칭이 이루어 지고, conduction 손실도 기존의 PWM 방식과 거의 같은 정도이므로 단위 역률을 갖는 컨버터로 사용되기에 적합하다. 하지만, 이 방식은 isolation된 AC/DC 컨버터가 필요하므로 비효율적이고 비경제적이다[8-9].

이 논문에서는 isolation된 single stage의 ZVS-PWM 부스트형 컨버터를 제안한다. 트랜스포머(transformer)의 1차측은 half bridge 방식을 사용하였고, 2차측의 ZVS-PWM 부스트 동작을 위하여 기존의 하드스위칭을 하는 PWM 컨버터에 간단한 보조 회로를 추가하였다. 2차측 회로는 간단한 보조회로의 도입 때문에 기존의 하드스위칭을 하는 PWM 부스트형 컨버터와 약간 달라졌다. 이 보조회로는 주 스위치가 커지기 전에 주 스위치의 드레인-소스 전압을 0으로 하기 위하여 짧은 기간 동안만 작동된다. 제안된 컨버터는 부스트형이기 때문에 작은 input filter로 입력 전류의 에폭을 최소화 할 수 있고, 역률이 개선된 isolation된 DC 출력을 얻을 수 있다. 제안된 컨버터는 single stage 방식이기 때문에 two stage 방식 보다 전제적으로 효율이 향상된다. 모든 스위치의 스위칭 방식이 소프트 스위칭 방식으로 높은 주파수에서 동작이 가능하고, 작은 전압/전류 스트레스를 가지므로 높은 전력에서 사용할 수 있다.

2. 동작 원리

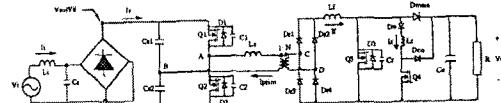


그림 2.1 ZVS-PWM 부스트 컨버터

제안된 ZVS-PWM 부스트형 컨버터의 회로도는 그림2.1과 같다. 제안된 회로의 1차측은 정류된 AC라인에 인위적인 중간점 B를 얻기 위한 커퍼시터 C_{S1}, C_{S2} 와 1차측 스위치(Q_1, Q_2)의 영진암 스위칭을 위한 공진 커퍼시터 C_1, C_2 와 공진 인덕터 L_s 와 다이오드 D_1, D_2 로 구성된다. 여기서 C_1 과 C_2 는 MOSFET의 출력 커퍼시터이고, D_1 과 D_2 는 외부 다이오드이다. 트랜스포머는 1차측과 2차측을 전기적으로 분리 시켜줄 뿐만 아니라, 전선비에 의해 넓은 범위에서 출입전압을 조절할 수 있도록 해준다. 2차측은 간단한 보조회로를 제외하면 기존의 PWM 부스트형 컨버터와 같다. 이 보조회로는 공진 인덕터 L_r , 보조스위치 Q_4 , 보조 다이오드 D_{o1} , 주 스위치 Q_3 의 출력 커퍼시터 C_r 로 구성된다. 1차측의 두 스위치 Q_1 과 Q_2 는 약간의 dead time을 갖는 50%에 가까운 시비율(duty ratio)로 고정된 주파수로 작동된다. 이 dead time은 1차측 스위치의 영진암 스위칭을 위하여 필요하다. 2차측 주 스위치 Q_3 의 영진암 스위칭을 위하여 주 스위치가 커지기 전에 일정시간 동안 보조 스위치 Q_4 를 켜준다. 1차측의 half

bridge stage에 의해 AB에 square wave 형태의 전압이 발생된다. 이 전압은 트랜스포머를 통해 2차측으로 전달된다. 이 전압은 2차측의 주 스위치 Q_3 과 보조회로에 의해 정류된다.

제안된 회로의 기본적인 동작을 나타내기 위하여 모든 소자는 이상적인 소자라 가정하고, 한 스위칭 주기 동안의 정류된 AC 라인 전압(V_s)은 일정하다고 가정하고, C_{s1} 과 C_{s2} 양단의 전압도 AC 라인 전압의 절반으로 일정하다고 간주하였다. 제안된 회로에는 회로 전체로 보면 22개의 mode가 존재하고, 2차측만 보면 11개의 mode가 존재한다. 그럼 2.2는 2차측 한 주기 동안의 각 mode별 회로로 동작도이다. 각 mode에서 전류가 흐르는 부분은 짙은 선으로 나타내었다. 그럼 2.3에 각 mode별 1차측 전류 I_{prim} 과 2차측 전류 I_2 를 나타내었다.

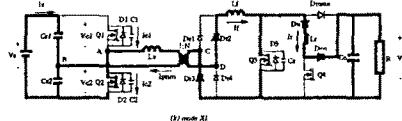
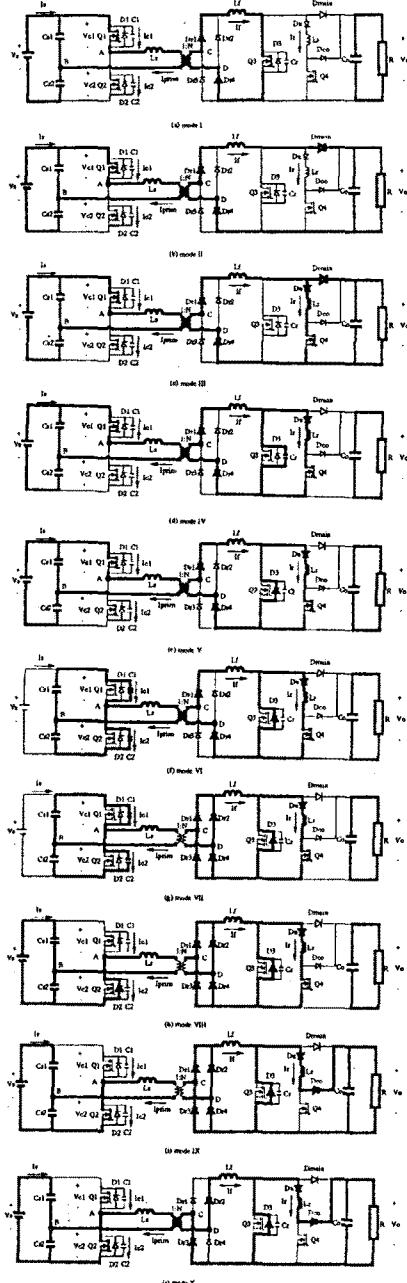


그림 2.2 각 mode별 회로 동작도

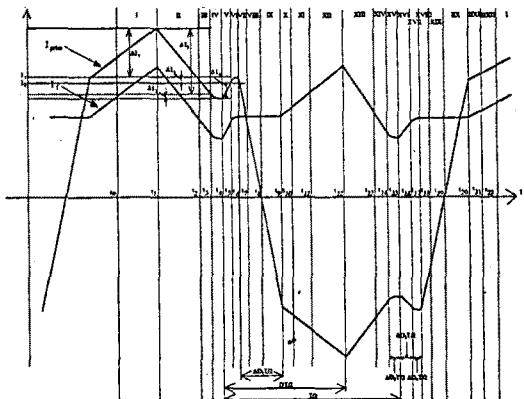


그림 2.3 각 mode별 1차측 전류(I_{prim})와 2차측 전류(I_2)

3. 분석

3.1 영전압 스위칭 구간

3.1.1 1차측 영전압 스위칭

시간 t_5 에서 L_s 에는 1차측 전류 I_{prim} 이 그림 2.3의 I_2 의 크기로 흐르고 있고, 2차측에서는 I_2 가 I_2/N 의 크기로 흐르고 있다. t_5 이전에는 Q_1 이 커져 있는 상태이므로 V_{c1} 은 0이고 V_{c2} 는 V_s 이다. Q_1 이 시간 t_5 에서 꺼진 후부터 V_{c1} 과 V_{c2} 가 $V_s/2$ 가 될 때까지의 회로 동작도는 그림 2.2의 (f)와 같다. I_{prim} 이 거의 일정하게 흐르기 때문에 이 구간 동안 V_{c1} 은 거의 선형적으로 증가하고 V_{c2} 는 선형적으로 감소한다. V_{c1}, V_{c2} 가 $V_s/2$ 가 된 후 이 회로는 mode VII의 상태가 된다. 이 mode의 회로동작도는 그림 2.2의 (g)에 나타나 있다. 이 과정은 L_s 에 흐르는 전류 I_{prim} 이 C_1 에는 전하를 충전시키고 C_2 에는 전하를 방전시키는 과정이므로 I_{prim} 의 방향이 바뀌기 전에 다이오드 D_2 가 커지기 위해서는, 즉 1차측 스위치의 영전압 스위칭을 보장하기 위해서는 다음의 식을 만족시켜야 한다.

$$E = \frac{1}{2} L_s I_2^2 \geq 2 \cdot \frac{1}{2} C_1 \left(\frac{V_s}{2} \right)^2 \quad (3.1)$$

여기서 $I_1 = I_{prim}(t_5)$ 이다.

Q_1 이 꺼진 후 다이오드 D_2 가 커질 때까지는 시간이 필요하다. V_{c2} 가 V_s 에서 $V_s/2$ 가 되는데 걸리는 시간은 $t_{zv1}(=t_6-t_5)$ 라 하고, V_{c2} 가 $V_s/2$ 에서 0이 되는데 걸리는 시간은 $t_{zv2}(=t_7-t_6)$ 라 하자. 시간 t_5 에서 I_{prim} 의 크기는 I_2 이고 시간 t_5 에서 I_{prim} 의 전류 변화량은 무시할 수 있을 정도로 작으므로 이 전류 변화량을 무시하고 t_{zv1} 를 구하면 다음과 같다.

$$t_{zv1} = \frac{C_1 V_s}{I_2} \quad (3.2)$$

여기서 $I_2 = I_{prim}(t_5)$ 이다.

I_1 이 식 (3.1)을 만족할 때 t_{zv2} 를 구하면 t_{zv2} 는 다음과 같다.

$$t_{zv2} = \frac{1}{w_7} \sin^{-1} \frac{V_s/2}{Z_7 I_1} \quad (3.3)$$

여기서 $w_7 = \sqrt{\frac{1}{2L_s C_1}}$, $Z_7 = \sqrt{\frac{L_s}{2C_1}}$ 이다.

Q_1 이 꺼진 후부터 다이오드 D_2 가 커질 때까지의 시간을 t_{zv3} 라 하면 식 (3.2)와 식 (3.3)으로부터 t_{zv3} 는 다음과 같다.

$$t_{zv3} = t_{zv1} + t_{zv2} = \frac{C_1 V_s}{I_2} + \frac{1}{w_7} \sin^{-1} \frac{V_s/2}{Z_7 I_1} \quad (3.4)$$

3.1.2 2차측 영전압 스위칭

Q_4 가 커진 후 다이오드 D_3 가 커질 때까지는 시간이 필요한데 이 시간을 $t_{zvt1}(=t_4-t_2)$ 라 하자. 이 시간은 두 구간으로 나누어지는데 먼저 L_r 이 0에서 I_r 와 같아질 때까지의 시간을 $t_{zvt1}(=t_4-t_2)$, I_r 이 I_r 가 된 후부터 L_r 과 C_r 이 LC공진을 하여 Q_3 의 드레인-소스 전압이 0이 된 후 D_3 가 커질 때까지의 시간을 $t_{zvt2}(=t_4-t_3)$ 라 하자. t_{zvt1} 을 구하면 다음과 같다.(mode III)

$$t_{zvt1} = \frac{L_r I_3}{N V_o} \quad (3.5)$$

여기서 $I_3 = I_{prim}(t_2)$ 이다.

t_{zvt2} 를 구하면 다음과 같다.(mode IV)

$$t_{zvt2} = \frac{1}{w_4} \cos^{-1}(1 + \frac{2V_o}{NV_s}) \frac{L_{eq4} + L_r}{L_r}^{-1} \quad (3.6)$$

여기서

$$L_{eq4} = L'_{eq4} \parallel L_r, L'_{eq4} = L_f + N^2 L_s, w_4 = \sqrt{\frac{1}{L_{eq4} C_r}}$$

이다.

$L_f \gg N^2 L_s, L_f \gg L_r$ 이므로 t_{zvt2} 는 다음과 같이 근사화 될 수 있다.

$$t_{zvt2} \approx \sqrt{L_r C_r} \cos^{-1}(1 + \frac{4V_o}{NV_s})^{-1} \quad (3.7)$$

식 (3.5)와 식 (3.7)로부터 t_{zvt} 는 다음과 같다.

$$t_{zvt} \approx \frac{L_r I_3}{N V_o} + \sqrt{L_r C_r} \cos^{-1}(1 + \frac{4V_o}{NV_s})^{-1} \quad (3.8)$$

3.2 스위칭 주파수, 누설 인덕턴스, 입출력 관계

식 (3.1)에서 누설 인덕턴스 L_s 가 커지면 가벼운 부하에 대해서도 ZVS가 가능함을 알 수 있다. 하지만 L_s 가 커지면 t_2-t_3 이 커져 2차측의 실제적인 시비율이 작아짐을 알 수 있다. 따라서 L_s 는 스위칭 주파수와 트랜스포머의 원선비 N 을 고려하여 선택해야 한다.

정상상태에서 L_r 에 흐르는 전류 I_r 는 다음 식을 만족해야 한다.

$$\Delta I_1 + \Delta I_2 + \Delta I_3 + \Delta I_4 + \Delta I_5 = 0 \quad (3.9)$$

식 (3.9)으로부터 다음 식을 얻을 수 있다.

$$\frac{V_o}{V_s} \approx \frac{N}{2} \frac{1-\Delta D_1}{1-D-(1-\frac{2}{\pi})\Delta D_2} \quad (3.10)$$

4. 시스템 설명

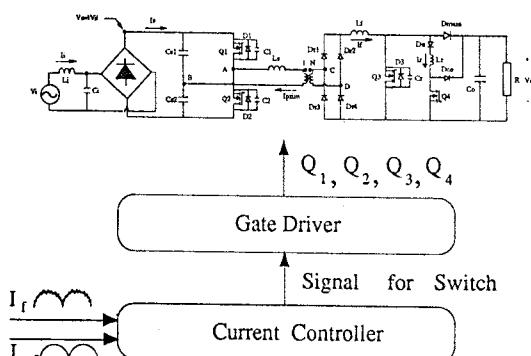


그림 4.1 ZVS-PWM 부스트형 컨버터의 전체 블럭도

그림 4.1은 ZVS-PWM-PFC 부스트형 컨버터의 전체 블럭도를 나타내었다. 전체 시스템은 전력난, 전류제어부, 그리고 각 스위치를 구동하기 위한 게이트 드라이브부로 구성된다. 전류제

어부는 스위치 Q_1, Q_2, Q_3, Q_4 를 식 (3.2), (3.3), (3.5), (3.6)에 의해서 고정된 시간에 켜거나 끄기도록 하고, L_r 에 흐르는 전류 I_r 가 원하는 출력전압을 얻기 위하여 V_o 로부터 얻은 I_{ref} 를 잘 조아가도록 스위치 Q_3 의 상태를 제어하는 부분이고, I_r 를 제어하는 방법으로 PWM 방식을 이용하였다. Q_3 의 영전압 스위칭을 보장하기 위하여 보조스위치 Q_4 가 커져 있을 때에는 Q_3 이 커질 수 없도록 하였다. 오동작에 의해서 과전류가 게이트 드라이브부로 흘러 들어가지 않게 하기 위해서는 전류제어부와 게이트 드라이브부간의 격리가 필요하다. 이를 위하여 광결합(opto coupler)을 사용하였다.

5. 컴퓨터 모의실험 및 실험 결과

5.1 DC/DC

컴퓨터 모의 실험과 실험에 사용한 각 소자 값과 입력전압은 다음과 같다.

$$V_s = 40 [V], C_o = 1000 [\mu F], R = 80 [\Omega], L_f = 0.25 [mH], L_r = 15.3 [\mu H], L_s = 7.5 [\mu H], C_r = C_1 = C_2 = 0.45 [nF], C_{s1} = C_{s2} = 10 [\mu F]$$

여기서 2차측 스위칭 주파수는 100kHz이다.

5.1.1 컴퓨터 모의실험 결과

그림 5.1에 컴퓨터 모의실험 결과를 나타내었다. 그림 5.1의 첫번째 파형과 두번째 파형은 각각 1차측 스위치 Q_1, Q_2 의 게이트-소스 전압을 나타낸다. 세번째 파형과 네번째 파형은 각각 2차측 스위치 Q_3, Q_4 의 게이트-소스 전압을 나타낸다. 다섯번째 파형은 그림 2.2의 입력전류(I_r)이다. 이 파형을 살펴보면 입력전류가 왜곡됨을 볼 수 있는데, 이는 1차측 영전압 스위칭 구간에서 발생된다. 이 구간은 상당히 짧은 시간 동안 일어나므로 작은 LC filter를 달아줌으로써 입력전류 왜곡을 막아줄 수 있다. 실제 실험에서는 도선에 있는 기생 인덕턴스만으로도 전류 왜곡을 막아줄 수 있으리라. 이는 커퍼시터 C_{s1}, C_{s2} 가 filter 역할도 할 수 있다. 여섯번째 파형과 일곱번째 파형은 1차측 스위치 Q_2 의 드레인-소스 전압과 전류를 나타낸다. 이 두 파형으로부터 1차측 스위치가 영전압 스위칭 됨을 알 수 있다. 여덟번째 파형은 1차측 스위치 Q_1 가 영전압 스위칭 됨을 알 수 있다. 열 번째 파형은 보조 스위치 Q_4 의 드레인-소스 전압과 전류를 나타낸다. 이 두 파형으로부터 Q_4 가 영전류 스위칭 됨을 알 수 있다. 열 두번째 파형은 1차측 전류 I_{prim} 을 나타낸다. 열 세번째 파형은 2차측 전류 I_r 를 나타낸다. 마지막으로, 열네번째 파형은 L_r 에 흐르는 전류 I_r 를 나타낸다. 이 그림에서 모든 전류는 작은 눈금당 2[A]이다. 스위치의 게이트-소스 전압은 작은 눈금당 20[V]이고, 그외의 모든 전압은 작은 눈금당 50[V]이다. 시간축은 큰 눈금당 4[μs]이다.

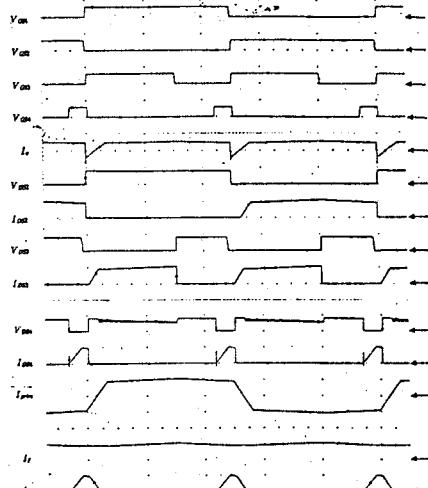


그림 5.1 컴퓨터 모의실험 결과 (DC/DC)

5.1.2 실험 결과

실험 결과를 그림 5.2에 나타내었다. 이 그림의 다섯 번째 파형 (I_s)을 보면 앞에서 언급했듯이 도선에 있는 기생 인덕턴스 만을 가지고도 입력전류의 폐곡이 방지됨을 알 수 있다. 이 그림에서 모든 전류는 눈금당 2[A]이다. 스위치의 게이트-소스간 전압은 눈금당 20[V]이고, 그외의 모든 전압은 눈금당 50[V]이다. 시간축은 한 눈금당 2.5[μ s]이다.

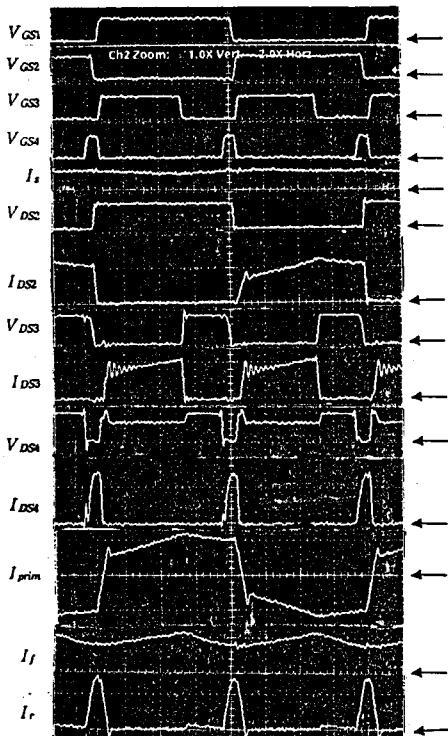


그림 5.2 실험 결과 (DC/DC)

5.2 AC/DC

그림 5.3에 입력전압과 입력전류의 파형을 나타내었다. 그림 5.4에 2차측 전류 I_f 와 출력전압을 나타내었다. 그림 5.3에서 역률이 개선되었음을 알 수 있다. 전압은 눈금당 50[V]이고, 전류는 눈금당 5[A]이다. 시간축은 눈금당 2[ms]이다.

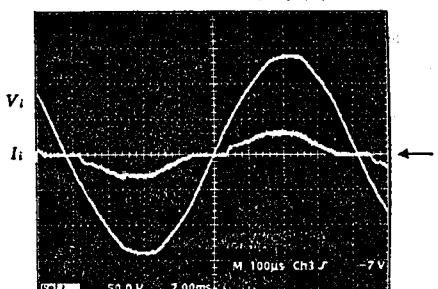


그림 5.3 입력전압(V_i)과 입력전류(I_i)

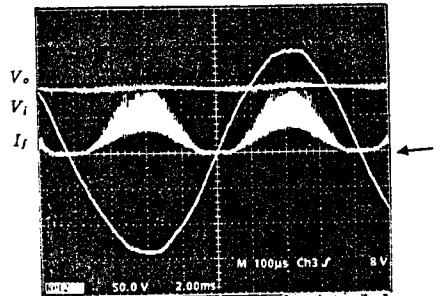


그림 5.4 입력전압(V_i)과 2차측 전류(I_f)와 출력전압(V_o)

6. 결 론

영전압 스위칭 PWM 푸스트팅 컨버터를 제안하였다. 브리지 다이오드를 제외한 모든 스위치가 소프트 스위칭을 하므로 스위칭 손실이 작아져 높은 주파수에서 사용이 가능하다. 모든 스위치에 가해지는 전압/전류 stress는 기존의 PWM 컨버터와 같은 정도이다. 스위치의 출력 커패시터와 트랜스포머의 기생인덕턴스가 회로의 일부분이 된다. 경부하일 때 1차측 스위치의 영전압 스위칭을 보장하기 위하여 큰 L_s 가 필요하고 이로 인하여 실제적인 duty가 작아지는 단점은 가지고 있다. 라인과 2차측이 트랜스포머에 의해 isolation되었고 트랜스포머의 견선비에 의해 출력전압을 조절할 수 있으므로 제안된 컨버터는 출력으로 48V DC를 필요로하는 분산시스템에 적용될 수 있다.

참 고 문 헌

1. K. H. Liu, R. Oruganti, F.C.Lee, "Quasi-resonant converters - topologies and characteristics," IEEE Trans.on Power Electronics, Vol. 2, pp. 62-74, 1987
2. G. B. Joung, C. T. Rim and G. h. Cho, "An integral cycle mode control of series resonant converter," IEEE PESC Rec., pp. 575-582, 1988
3. G. B. Joung, C. T. Rim and G. h. Cho, "Modeling of quantum series resonant converters - controlled by integral cycle mode," IEEE Industry Application Society Annual Meeting, pp. 821-826, 1988
4. G. B. Joung, C. T. Rim and G. h. Cho, "Generalized quantum resonant converters using a new concepts of quantum resonant switch," IEEE PESC, Vol. 2, pp. 847-854, 1990
5. K.H. Liu, F.C. Lee, "Zero-voltage switching technique in DC-DC converters," IEEE PESC REC., pp. 58-70, 1986
6. J. A. Sabate, V. Vlatkovic, R. B. Ridely, F. C. Lee and B. H. Cho, "Design Guidelines for high power full-bridge zero-voltage-switched PWM converter," pp. 275-284 Proceedings of the IEEE Applied Power Electronics Conference, 1990.
7. R. Farrington, M. M. Jovanovic and F. C. Lee, "A new family of isolated zero-voltage-switched converters," IEEE PESC REC., pp. 209-215, 1991
8. G. Hua, C. S. Leu and F. C. Lee, "Novel zero voltage transition PWM converters," IEEE PESC REC., pp. 55-61, 1992
9. L. Yang and C. Q. Lee, "Analysis and design of boost zero voltage transition PWM converter," IEEE APEC, pp. 73-80, 1993