

Phasor 제어 형 SIT 고주파 공진 Inverter

정 원영^o 노 체균 김 동희 소 정훈
영남대학교 전기공학과

Phasor Control-Based High Frequency Resonance Inverter using Power SIT

W.Y. JUNG, C.C. RO, D.H. KIM, J.H. SO
Dep.of Electrical Eng. Yeungnam univ.

<Abstract>

This paper proposed a novel High Frequency resonant inverter having drive signal phasor shift control function. The operating characteristics of this inverter circuit are discussed from a theoretical point of view and compared with experimental results.

1. 서론

전력용 반도체 스위칭소자를 이용한 고주파 인버터는 산업용 및 가전, 민생용 발전전원에서부터 강력 초음파 여전장치, OA기기 전원등에 이르기까지의 광범위 한 응용 분야가 있으며, 최근에는 부하대상 시스템에 적합한 전력변환장치 개발이 진행되고 있다.

고주파 전력용 반도체소자로는 A-SCR, SI-THY, 및 IGBT, MOSFET, 그리고, SIT등이 개발, 실용화되어 그 응용면에 활기를 띠고 있다. SIT는 MOSFET에 비하여 스위칭속도는 떨어지나, 하나의 Unit로 고전압 대전류를 고속 스위칭제어에 의해 효율좋게 행할 수 있는 소자로 각광 받고 있다.

본 논문은 종래의 공진인버터에 사용되어 온 공진회로 기술을 기초로 하여 인버터 내부에 VVF기능을 부여한 SIT 고주파 인버터회로 형식과 그 응용에 대하여 기술하고 있다.

2. Power SIT의 구동

SIT의 스위칭속도는 구동 회로방식에 따라 영향을 받으며, 고속동작을 시키기 위해서는 Gate-Source에 존재하는 임력용량에도 영향이 크다.

SIT를 고속운전 시키기 위해서 G-S간의 임력용량에 충분한 과도입력전류를 Gate에 주입하면 되고, Turn-off시 Diode특성을 가지고 있다는 점도 주의하여야 한다.

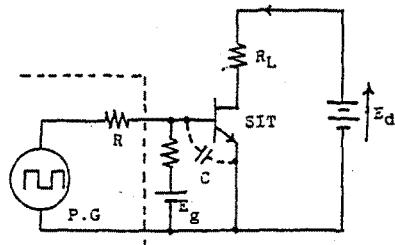
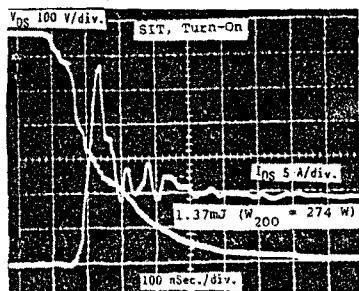
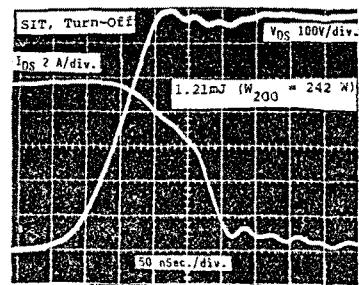


그림 1. SIT의 스위칭 기본회로



(a)



(b)

그림 2. SIT의 스위칭특성

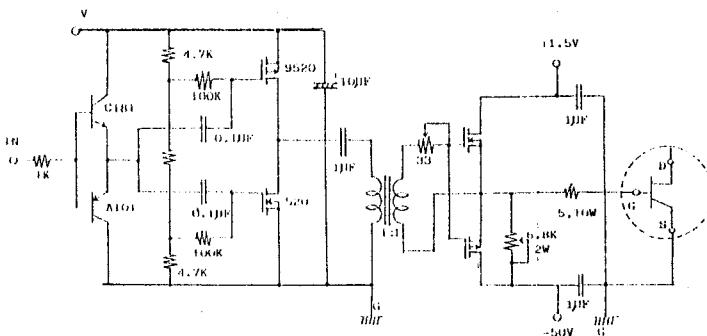
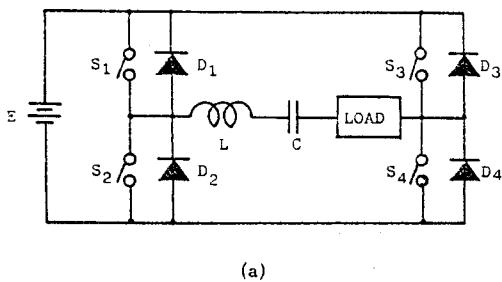
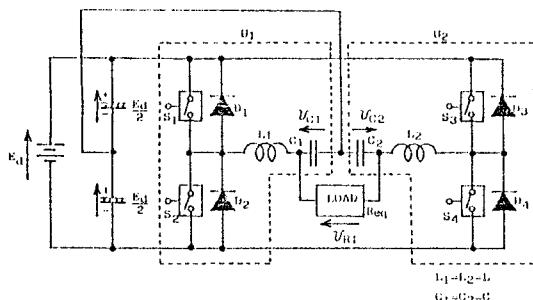


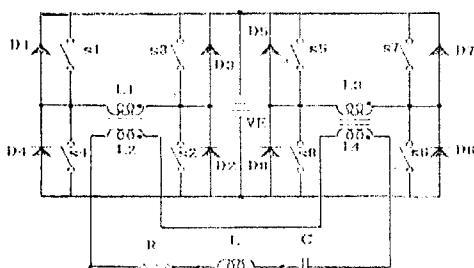
그림 3. 구동회로



(a)



(b)



(c)

그림 4. VVVF형 고주파 인버터

그림 2는 그림 3의 Drive회로를 사용하여 SIT를 구동시켰을 때의 실측파형을 나타내고 있다.

그림 3의 Drive회로의 특징은 신호발생부의 출력부로 AND gate를 사용할 경우는 전류형 고주파 인버터에, AND gate를 사용할 경우 전압형에 사용될수 있도록 설계 되어지고 있다.

3. Phasor 제어형 고주파 인버터 회로구성

그림 4의 (a),(b)및 (c)는 Drive신호를 Phasor Shift시키므로써 인버터 내부에 VVVF기능을 부여한 고주파 인버터의 주회로를 나타내고 있다. 특히 (c)는 각 인버터군을 단독으로도 VVVF기능을 부여할수도 있고, 또, 스위칭페턴에 따라서는 구동주파수의 2배의 출력주파수를 발생시킬 수 있는 특징을 가지고 있다.

4. 회로특성

본 연구에서는 그림 4의(b)의 주회로를 이용하여 표1의 회로정수로 실제회로를 구성하였다.

그림 5는 시작고주파 인버터의 구성을 보여주고 있다.

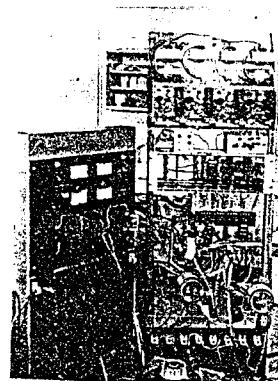


그림 5. 시작 인버터

표1. 회로 정수표

전원전압 : 200V	Cc: 80 nF
출력주파수: 180 - 220KHz	Wc: 9 μ H
L1= L2= L : 11 μ H	SIT : 2SK183
C1= C2= C : .70nF	Diode: 30JG11
Cd : 450V, 1000 μ F	Tr.: P:S = 7:2

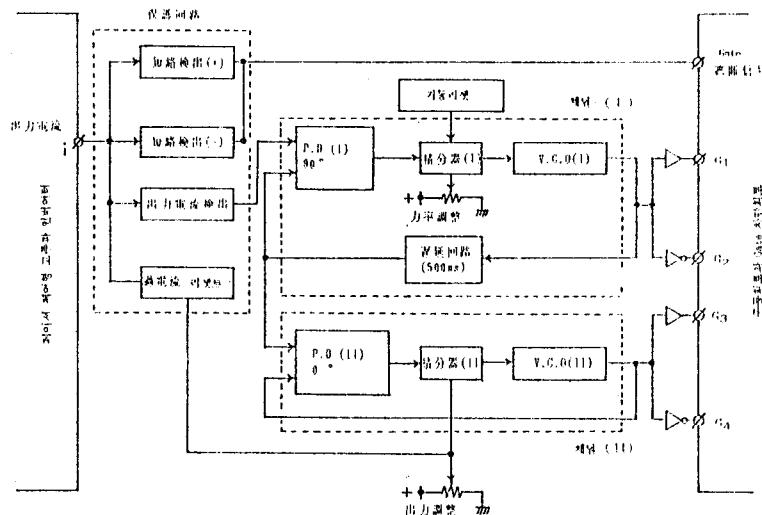


그림 6. 계안 시스템의 주 제어회로 및 보호회로

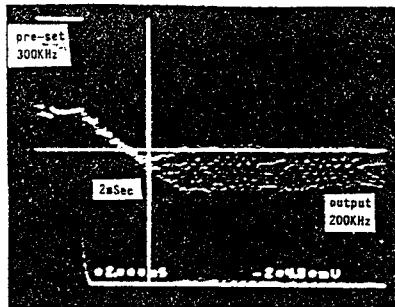


그림 7. VCO(I) 특성

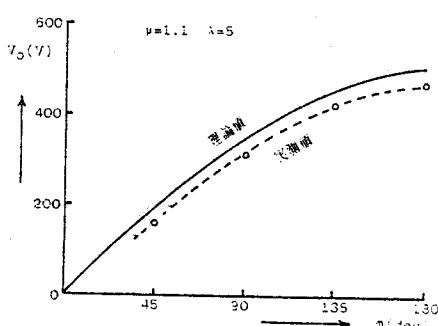


그림 8. 이론치와 실측치

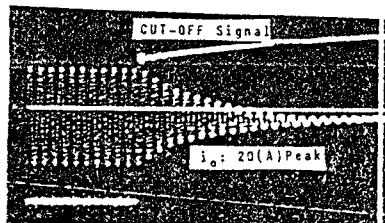


그림 9. 차단동작

그림 6은 계안 시스템의 주 제어회로 및 보호회로의 Block 도를 나타내고 있다.

공진 주파수 추종제어는 PLL회로에 의해 실현하고 있으며, 그림 7에서 보는 바와 같이 Pre-Set주파수 300 kHz로 운전을 시작하여 링크 회로의 공진주파수 200 kHz로 달릴 때 까지의 VCO(1)의 입력전압의 변화는 2 msec이내이고, 입력전압이 변동하여도 오버슈트전압이 발생하지 않고 있음을 알 수 있다.

그림 8은 Phasor Shift제어를 행할 시 출력전압의 이론치와 실측치를 나타내고 있다.

그림 9는 인버터 운전에 이상이 발생하였을 경우 gate에 차단신호를 발생시켜 회로 동작을 정지할때의 실측파형을 나타내고 있다. 실측파형으로부터 수 Cycle내로 정지 상태로 진입되고 있음을 알 수 있다.

5. 결론

본 연구는 신형 전력용 반도체 고주파 스위칭소자인 SIT를 도입한 Phasor제어형 고주파 인버터회로 형식과 그 응용기술에 관해 기술하였다.

시작 System을 운전하여 본 결과, 본 연구에서 행한 H/W가 실용성이 있는 것으로 사료되고, 기초 주변기술 확립에 충분한 자료도 도출하였다.

[참고 문헌]

- [1] D.H.KIM, "Instantaneous Voltage Phasor Control-Based High Frequency Resonant Inverter Using Self-Quenching Power Drivces", T.IEE Japan Vol 107-D No.2.
- [2] SIT Handbook