

새로운 테드타임보상법을 이용한 인버터 출력전압의 합성

최종우, 설승기
서울대학교 전기공학과

Inverter Output Voltage Synthesis Using Novel Dead Time Compensation

Jong-Woo Choi, Seung-Ki Sul
Dept. of Electrical Eng. Seoul Nat'l Univ.

Abstract - In this paper, a novel dead time compensation method is presented which produces inverter output voltages equal to reference voltages. An experimental result is also presented to demonstrate the validity of the proposed method. The reference voltage can be used as a feedback value, which is essential for sensorless vector control and flux estimation. The method can be carried out automatically by an inverter controller for initial set-up without any extra hardware.

1. 서론

센서리스 벡터제어와 직접벡터제어같은 응용분야에서, 인버터의 출력전압은 필요한 상태의 값을 추정하기 위하여 필요하다. 그러나 펠스형태의 인버터의 출력전압을 직접 측정하는 것은 어렵고 하드웨어가 추가된다. 출력전압을 얻는 또 하나의 방법은 출력전압지령치를 출력전압으로 이용하는 것이다. 그러나 테드타임의 영향과 스위칭소자의 전압강하로 인하여 인버터 출력전압은 그 지령치에 비해 많이 폐곡되어 있어서 이러한 점을 고려하지 않으면 제어목적으로 사용할 수가 없게 된다.

근래에 테드타임에 의한 전압왜곡을 보상하기 위하여 많은 연구가 있었으나[1-5], 스위칭소자의 턴-온 타임과 턴-오프 타임 그리고 스위칭소자의 전압강하에 대한 영향을 고려하지 않았기 때문에 정밀한 출력전압의 합성을 불가능하였다. 본 논문에서는 스위칭소자의 턴-온 타임과 턴-오프 타임을 고려한 테드타임의 영향과 스위칭소자의 전압강하로 인한 전압왜곡을 해석하고, 이 해석을 바탕으로 출력전압지령치와 출력전압을 같도록 보장하는 새로운 테드타임보상법을 제안한다. 이 방법을 범용 PWM 인버터에 적용할 경우, 테드타임 효과를 보상하기 위한 하드웨어를 추가함이 없이 더 정확한 출력전압을 합성할 수 있다. 제안된 방법은 가장 정밀한 출력전압을 합성할 수 있는 공간전압 PWM[6]과 함께 사용될 수 있으며, 스위칭 소자의 전압강하를 고려한 고정자 저항을 추정하는 데도 적용될 수 있다.

2. 테드타임 영향의 해석

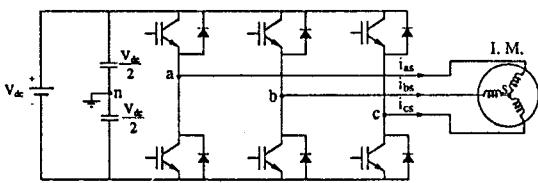
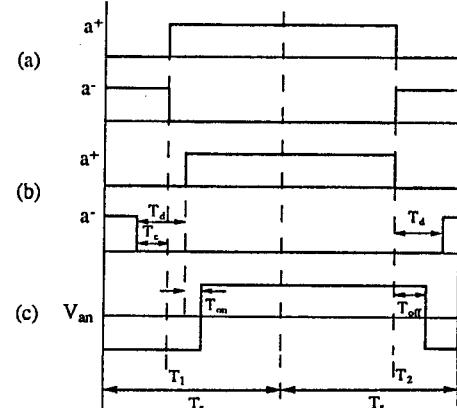


그림 1. 유도전동기 부하를 가지는 3상 PWM 인버터

유도전동기를 부하로 가지는 3상 IGBT PWM 인버터를 그림 1에 보인다. 그림 2(a)는 이상적인 펠스의 패턴이고 그림 2(b)는 a상 전류가 양의 방향으로 흐를 때의 제안된 테드타임

보상법으로 발생된 펠스의 패턴이다. 윗상 스위칭 소자가 T_1 에서 점호되어야 할 때, A+ 펠스를 먼저 $T_{off} - T_{on}$ 에서 오프시키고 A- 펠스를 $T_1 - T_{on} + T_d$ 에서 온시킨다. 윗상 스위칭 소자를 T_2 에서 오프시키면 A- 펠스를 $T_2 + T_d$ 에서 온시킨다. 스위칭 소자의 턴-온, 턴-오프 타임을 고려한 실제 V_{an} 은 그림 2(c)에 보인다. 그림 2(a)로부터 윗상 스위칭 소자는 $T_2 - T_1$ 동안 턴-온하도록 지령되어 있으나, 그림 2(c)에서 윗상 스위칭 소자는 실제로 $T_2 - T_1 + T_{off} - T_{on} - T_d + T_{on}$ 동안 턴-온 하고 있다. 그러므로 테드타임 영향으로 야기되는 시간오차는 다음과 같다.

$$T_{err} = T_{off} - T_{on} - T_d + T_{on} \quad (1)$$



(a) 이상적인 펠스 패턴

(b) 테드타임을 고려한 펠스 패턴 ($i_{as} > 0$)

(c) 실제의 V_{an} ($i_{as} > 0$)

그림 2. 테드타임 보상방법

a상 전류가 음일 때도 비슷한 방법으로 펠스를 발생시킬 수 있으며 이 때의 시간오차는 (1)식과 부호가 반대가 된다. 그러므로, 시간오차는 다음과 같이 표현할 수 있다.

$$T_{err} = \text{sign}(i_{as})(T_{off} - T_{on} - T_d + T_{on}) \quad (2)$$

$$\text{여기서 } \text{sign}(i_{as}) = \begin{cases} 1 & : (i_{as} > 0 \text{ 일 때}) \\ -1 & : (i_{as} < 0 \text{ 일 때}) \end{cases} \quad (3)$$

a상의 윗상 스위칭이 실제로 도통하는 시간은 시간간격지령치와 시간오차의 합으로 주어진다.

$$T_a = T_s + \text{sign}(i_{as}) M \quad (4)$$

$$\text{여기서 } M = T_{off} - T_{on} - T_d + T_{com}$$

다른 상에도 비슷한 해석을 행함으로써, 나머지 두 상의 잊상 도통 시간간격을 얻을 수 있다.

3. 전압제거의 해석과 보상방법

인버터에서는, 데드타임 영향 뿐만 아니라 스위칭소자의 전압강하가 인버터 출력 전압을 왜곡시킨다. 스위칭 소자의 전압강하를 고려했을 경우, 실제의 V_{ce} 는 스위칭 상태와 전류의 방향에 따라 변화한다.

$$V_{ce} = (V_{dc} - V_{ce0} + V_d)(S_a - \frac{1}{2}) - \frac{1}{2} \text{sign}(i_{as})(V_{ce0} + V_d) \quad (5)$$

여기서 V_{ce} 는 IGBT의 전압강하이고 V_d 는 다이오드의 전압강하이다. 소자의 전압강하가 운전영역에서 전류의 크기의 절대값에 따라 선형적으로 증가한다고 가정하면, 다음 식과 같이 된다.

$$V_{ce} = V_{ce0} + r_{ce} |i_{as}| \quad (6)$$

$$V_d = V_{d0} + r_d |i_{as}| \quad (7)$$

식 (6)과 (7)를 식 (5)에 대입하고 두 챔플링 주기 동안의 평균전압을 고려하면,

$$V_{an} = (V_{dc} - V_{ce0} + V_d)(\frac{T_s}{2T_s} - \frac{1}{2}) - \frac{1}{2} \text{sign}(i_{as})(V_{ce0} + V_{d0}) - \frac{1}{2}(r_{ce} + r_d) i_{as} \quad (8)$$

다른 두 상에 대해서도 같은 방식으로 구할 수 있으며, 전동기와 인버터 사이의 전압 전류 조건으로부터 전동기의 상전압을 구하면 다음과 같이 표현된다.

$$V_{as} = V_{as0} + V'_{as} - \frac{1}{2}(r_{ce} + r_d) i_{as} \quad (9)$$

$$\text{여기서 } V'_{as} = V'(2\text{sign}(i_{as}) - \text{sign}(i_{bs}) - \text{sign}(i_{cs})) \quad (10)$$

$$V'_{as} = \frac{1}{6}(V_{dc} \frac{M}{T_s} - V_{ce0} - V_{d0}) \quad (11)$$

윗 식에서 “ $'$ ”는 전압지령치를 의미하고, “ $''$ ”는 왜곡전압을 의미한다. 식(9)에서 $\frac{1}{2}(r_{ce} + r_d)$ 항은 고정자 저항처럼 작용하므로 전동기 부하의 경우 고정자 저항에 더해져야 한다. 그러므로 등장 고정자 저항은 실제의 고정자 저항과 스위칭소자의 전압강하에 의한 저항 성분의 합으로 주어진다.

$$r_s = r_s + \frac{1}{2}(r_{ce} + r_d) \quad (12)$$

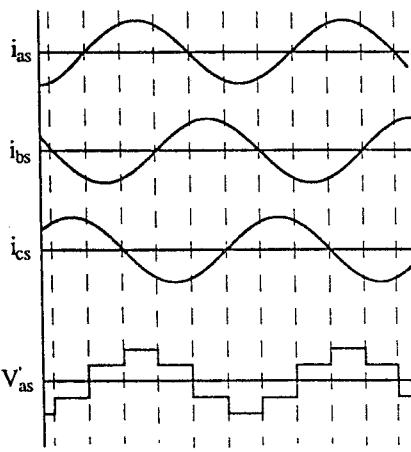


그림 3. 상 왜곡전압의 파형

왜곡전압의 상전압은 그림 3에 나타난 것처럼 V' 의 크기를 가지는 six-step 형태를 가지고 있으며 상전류와 동상이다. 그러므로 왜곡전압을 제거하려면 다음 식을 만족해야 한다.

$$\frac{2}{3}(V_{dc} \frac{M}{T_s} - V_{ce0} - V_{d0}) = 0 \quad (13)$$

정밀한 왜곡전압의 보상을 위하여 시간 M 은 스위칭소자의 전압강하효과를 보상하기 위하여 조절되어야 하며 본 논문에서는 보상시간 T_{com} 을 조절함으로써 왜곡전압을 제거한다.

4. 보상시간의 조정법

식 (13)에는 턴-온 타임과 턴-오프 타임, IGBT와 다이오드의 문턱전압 같은 불확실한 값을 포함하고 있다. 보상시간 T_{com} 을 찾는 방법은 다음과 같다. 그럼 4에서, 만약 전류가 잘 제어되고 있다면 전압지령치는 데드타임과 전압강하에 의한 왜곡전압을 보상하기 위해 왜곡된다. 그러므로 왜곡된 전압은 전압지령치로부터 측정할 수 있다.

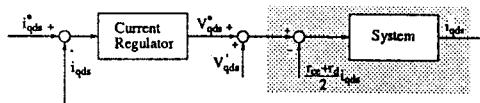


그림 4. 왜곡전압을 가지는 전류제어기

만약 정지좌표계에서 q축 전류지령치 I_{qs}^{**} 가 양의 직류값이고 d축 전류지령치가 영일 때, 전류가 잘 제어되고 있다면, 실제 전류의 부호는 다음과 같다.

$$\text{sign}(I_{qs}) = 1, \text{sign}(I_{ds}) = -1, \text{sign}(I_{cs}) = -1 \quad (14)$$

이 경우, 왜곡전압은 다음과 같이 유도된다.

$$V_{qs}^{**} = \frac{2}{3}(V_{dc} \frac{M}{T_s} - V_{ce0} - V_{d0}) \quad (15)$$

$$V_{ds}^{**} = 0 \quad (16)$$

이 경우, 전압지령은 오로지 q축에서만 발생한다. q축 전류지령치가 I_{qs1}^{**} 인 경우와 I_{qs2}^{**} 인 경우, 전압지령치는 왜곡전압을 보상하기 위하여 왜곡되며, 정상상태에서 다음과 같다.

$$V_{qs1}^{**} = r_s I_{qs1}^{**} - V_{qs}^{**} \quad (17)$$

$$V_{qs2}^{**} = r_s I_{qs2}^{**} - V_{qs}^{**} \quad (18)$$

윗 식에서 왜곡전압은 전류의 방향에 관계가 있고 두 직류 시힘이 같은 전류방향에서 행하였으므로 변하지 않는다. 두 식으로부터 q축 왜곡전압과 등가고정자저항을 구하면 다음과 같다.

$$V_{qs}^{**} = \frac{V_{qs1}^{**} I_{qs2}^{**} - V_{qs2}^{**} I_{qs1}^{**}}{I_{qs1}^{**} - I_{qs2}^{**}} \quad (19)$$

$$r_s' = r_s + \frac{r_{ce} + r_d}{2} = \frac{V_{qs1}^{**} - V_{qs2}^{**}}{I_{qs1}^{**} - I_{qs2}^{**}} \quad (20)$$

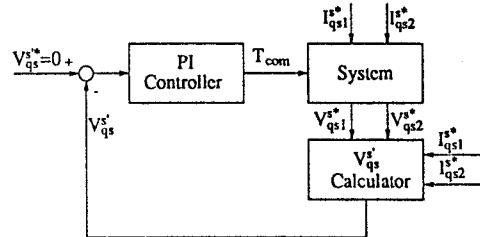


그림 5. 보상시간 조정기법

그림 5에서 왜곡전압이 영이 되도록 보상시간을 조정함으로써 정밀한 출력전압의 합성이 가능하고 이로써 전압지령치는 출력전압의 쾌활값으로 사용할 수 있다.

5. 실험

실험에 사용된 시스템은 ac-dc-ac 전력변환 시스템으로 직류 링크 전압은 370[V]로 제어되고 있다. 스위칭주파수는 5[kHz]이고 챔플링 주기는 100[usec]이다. 부하는 22[kW] 유도전동기이고 데드타임은 6.3[usec]이다.

그림 6에서 q축 전류지령치($I_{qs1}^{**}, I_{qs2}^{**}$)는 각각 50[A]와 40[A]이고 110[msec]마다 바뀐다. 이 방법으로 구해진 보상시간은

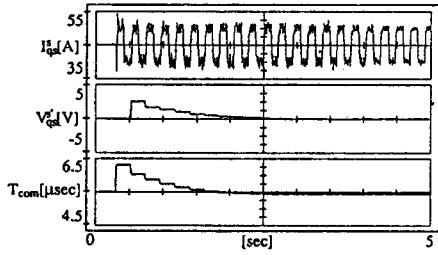


그림 6. 제안된 방법의 과정

5.45[μ sec]이고 등가고정자저항은 0.067[Ω]이다. 전동기 등가회로에서 구해진 고정자저항은 0.041[Ω]인데 스위칭소자의 전압강하에 의한 저항성분의 영향으로 증가했음을 알 수 있다.

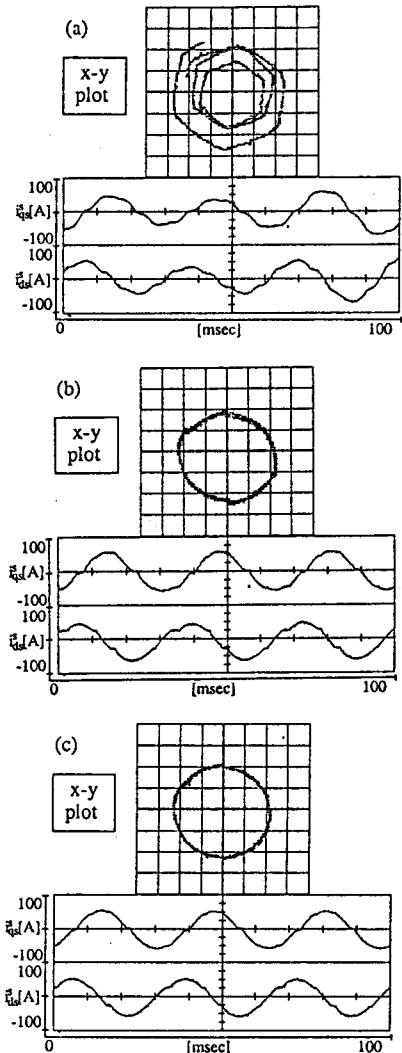
90[V], 30[Hz]인 상전압을 부하에 인가했을 때의 정상상태에서의 전류파형이 그림 7에 나타나 있다. 그림 7(a)은 보상암으로 인하여 불안정하고 왜곡된 전류파형을 보인다. 그림 7(b)의 경우 전류의 파형은 약간 왜곡되어 있으며 x-y 평면에서 육각형 모양을 보여준다. 그림 7(c)의 경우 전류는 정현파형을 유지하고 있으며 x-y 평면에서 원모양을 유지하고 있다. 그림 7(a)와 (b)의 경우 출력전압에는 전류와 동일한 six-step형태의 왜곡전압이 존재하고 있으며, 진폭은 각각 13.5[V]와 2[V] 정도이다.

6. 결론

데드타임과 스위칭소자의 전압강하로 인한 전압왜곡을 해석하고, 이 해석을 바탕으로 추가적인 하드웨어없이 구현할 수 있는 새로운 데드타임보상법을 제안하였다. 실험결과로부터 출력전류파형의 개선을 확인하였으며, 이로써 제안된 보상법의 타당성을 입증하였다. 제안된 방법은 전압지령치와 동일한 인버터 출력전압을 생성하므로, 센서리스 베티제이나 직접베티제같은 고성능 구동시스템에서 큰 잇점을 가진다. 이 방법을 범용 PWM 인버터 시스템의 초기 세트업(set-up)에 적용할 경우, 더 정밀한 출력전압의 합성을 하드웨어를 추가하지 않고 얻을 수 있다.

참고 문헌

- [1] Yoshihiro Murai, Tomofumi Watanabe and Harumitu Iwasaki, "Waveform Distortion and Correction Circuit for PWM Inverters with Switching Lag-Times", IEEE Trans. on Ind. Appl., vol.23, no.5, Sep./Oct., 1987, pp.881-886.
- [2] T.Sukegawa, K.Kamiyama, T.Matsui and T.Okuyama, "Fully Digital, Vector-Controlled PWM VSI-Fed AC Drives with an Inverter Dead-Time Compensation Strategy", IEEE IAS, 1988, pp. 463-469.
- [3] Jeong Seung-Gi, Lee Bang-Sup, Kim Kyung-Seo and Park Min-Ho, "The Analysis and Compensation of Dead Time Effects", IEEE IECON, 1988, pp. 667-671.
- [4] Seok J. Jang, Sang W. Cho and Seung K. Sul, "Current Waveform Improvement of PWM Inverter", ISPE, Seoul, 1989, pp. 51-55.
- [5] Ravindra P.Joshi and Bimal K.Bose, "Base/Gate Drive Suppression of Inactive Power Devices of a Voltage-Fed Inverter and Precision Synthesis of AC Voltage and DC Link Current Waves", IEEE IECON, 1990, pp. 1034-1040.
- [6] Heinz Willi Van Der Broeck, Hans-Christoph Skudelny and Georg Viktor Stankic, "Analysis and Realization of a Pulsewidth Modulator Based on Voltage Space Vector", IEEE Trans. on Ind. Appl., vol.24, no.1, Jan./Feb., 1988, pp.142-150.



(a) 보상시간이 영인 경우 (b) 보상시간이 데드타임인 경우
(c) 제안된 방법이 적용된 경우

그림 7. 전류 파형