

ICBE 기법에 의한 저온 탄탈륨 산화막의 형성에 관한 연구

강호철*, 황상준*, 배원일*, 성만영*, 이동희**, 박성희***

* 고려대학교 전기공학과, ** 수원대학교 전기공학과, *** 호서대학교 전자공학과

A Study on the Growth of Tantalum Oxide Films with Low Temperature by ICBE Technique

Ho Cheol Kang*, Sang Jun Hwang*, Won Il Bae*, Man Young Sung*, Dong Hee Rhie**, Sung Hee Park***

* Dept. of Electrical Eng., Korea Univ., ** Dept. of Electrical Eng., Suwon Univ.,

*** Dept. of Electronic Eng., Hoseo Univ.

Abstract

The electrical characteristics of Al/Ta₂O₅/Si metal-oxide-semiconductor (MOS) capacitors were studied. Ta₂O₅ films on p-type silicon had been prepared by ionized cluster beam epitaxy technique (ICBE).

This Ta₂O₅ films have low leakage current, high breakdown strength and low flat band shift.

In this research, a single crystalline epitaxial film of Ta₂O₅ has been grown on p-Si wafer using an ICBE technique. The native oxide layer (SiO₂) on the silicon substrate was removed below 500°C by use of an accelerated arsenic ion beam, instead of a high temperature deposition.

Ta₂O₅ films formed by ICBE technique can be received considerable attention for applications to coupling capacitors, gate dielectrics in MOS devices, and memory storage capacitor insulator because of their high dielectric constants above 20 and low temperature process.

I. 서 론

반도체 분야뿐만 아니라 극소적인 절연 분야 및 커패시터와 같은 여러 활용 분야에서 절연체는 다음과 같은 몇 가지 사항이 요구되고 있다^[1]. 즉, 1) 높은 유전율을 가질 것, 2) 알칼리 이온이나 습기 등에 대한 저항성이 강할 것, 3) 절연파괴 전압이 높을 것, 4) 상온에서 Etching이 용이하고 가공이 쉬운 것, 5) 전기적 특성에 있어서 안정성이 높을 것 등이다.

위와같은 일반적인 요구 사항을 만족할 수 있는 절연 박막 재료로서 현재 Ta₂O₅ 절연막이 주목되고 있으며, 탄탈륨 산화막은 비유전율이 약 22~25 정도로 실리콘 산화막에 비해 6배 크고 굴절률도 커서 반도체 메모리 소자의 유전체, Hybrid IC 절연막, Optical Wave Guide 및 각종 센서 재료로서 주목받고 있다^{[2][3][6]}.

따라서 본 논문에서는 연구실에서 제작한 ICBE 시스템을 이용하여 탄탈륨 산화막을 저온에서 형성하고 아울러 절연내력, 유전율, 누설 전류 및 결정의 Morphology에 대한 실험적 분석을 통해 탄탈륨 산화막의 활용성을 검토하여 제시하고자 하였다.

II. ICBE 시스템의 구성과 탄탈륨 산화막의 형성

2.1 ICBE 시스템의 구성

본 연구에서 사용한 ICBE 시스템은 그림 1과 같이 Load Lock, 진공폐기장치, 반응관 및 측정부분으로 구성되며, Process 중 가장 중요한 파라미터로는 성장하고자 하는 물질원소의 클러스터(Cluster) 형성과 클러스터의 이온화 과정으로서, 이러한 이온화된 클러스터의 가속과 기판 표면에서의 반응에 의한 결정 성장이 중요하다^{[1][8]}.

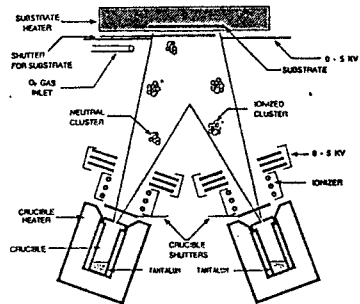


Fig. 1. State-of-the-art ICBE system.

본 연구에서 Crucible의 설계는 노즐 비임의 원리를 이용하여 분자 비임을 형성하고 이를 클러스터화 시킴으로써 클러스터 비임을 얻는데 성공하였다.

그리고 기존 MBE와 MOCVD 방법에서의 Si 표면에 형성된 산화막 제거는 고온(900~1000°C), 고진공 상태에서의 열분해 처리법(Thermal Desorption)과 화학적인 방법에 의존하고 있는 반면에, ICBE 기법에서는 클러스터화된 As 이온의 가속에 의해 이루어지므로 저온 Process가 요구되는 화합물 반도체와 같은 결정 성장에 큰 메력이 있다고 볼 수 있다^[6].

2.2 탄탈륨 산화막의 형성

본 논문에서는 Ionizer 내의 필라멘트 전류, 이온 비임 전류 및 Emission 전류를 측정하여 Ionizer의 특성을 조사하였으며, 그 결과로부터 Ta₂O₅ 막막 형성의 최적 조건을 표 1과 같이 산출하였고, 이와같은 최적 공정 조건을 유지하면서 다음과 같은 공정순서에 따라 Ta₂O₅ 박막을 형성하였다. 즉, 4~5 Ωcm (100) p-Si 웨이퍼를 RCA 표준 세척 기법에 의해 세척한 후 ICBE 시스템에 Loading 하고 기판 온도 500°C 이하인 상태에서 10⁻⁹ Torr의 진공 상태를 유지하면서 As 클러스터에 의해 Si 웨이퍼 표면에 형성되어 있을 수 있는 초기 산화막(SiO₂)을 제거하였다.

표 1. Deposition conditions for Ionized Cluster Beam Epitaxy technique

Parameter	Conditions
Substrate Temperature	100 ~ 500°C
Vacuum Pressure without O ₂ Gas	1 × 10 ⁻⁹ Torr
Vacuum Pressure with O ₂ Gas	1 × 10 ⁻⁴ Torr
Acceleration Voltage	1.5 kV
Ionizer Current	1 A
Nozzle Size	0.4 ~ 2.5 mm
Nozzle Length	(1~40) × Nozzle Size

이어서 Ta 원소를 클러스터화하고 이온화한 후, 이온 화시킨 O₂ 원자와 함께 Ta₂O₅ 박막을 Si 웨이퍼에 가 속시켜 반응을 유도하므로써 기판을 저온으로 유지한 상 태에서 Si 웨이퍼 위에 양질의 Ta₂O₅ 박막을 원하는 두께만큼 성장시킬 수 있었다.

III. 실험 결과 및 고찰

3.1 Ta₂O₅ 박막의 형성 평가

본 연구에서 실시한 저온기판 상태에서의 Ta₂O₅ 박막의 형성을 평가하고 그 특성 변화를 관찰하기 위해 XRD와 XPS 특성분석 및 AES 분석을 실시하였으며, ICBE 기법에 의한 Ta₂O₅ 박막의 반도체 MOS 소자 제작에의 활용성을 검토하기 위하여 SEM과 TEM 분석을 아울러 실시하였다.

그림 2(a)는 p형 (100) Si 웨이퍼 위에 형성된 Ta₂O₅ 박막에 대한 XRD 패턴을 나타낸 것으로서 저온 기판 상태에서도 단일 피크가 나타나고 있어서 Ta₂O₅ 박막의 결정성이 매우 우수한 것으로 판단되며, XPS 분석결과와 깊이 방향의 AES 분석결과 역시 그림 2(b) 및 그림 3과 같이 Ta₂O₅ 박막의 형성을 명확히 입증하여 주고 있다.

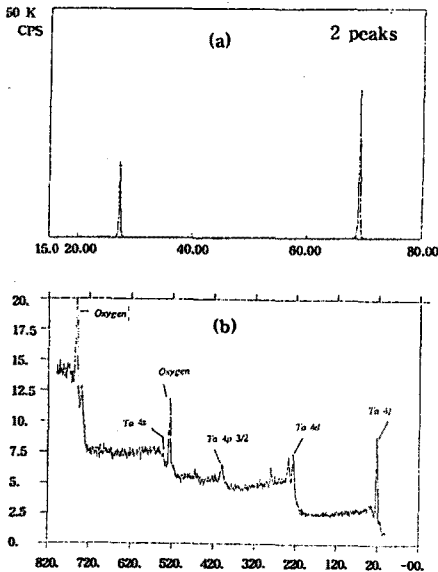


Fig. 2. XRD and XPS patterns of Ta₂O₅ film formed by ICBE technique
(a) XRD patterns (b) XPS patterns

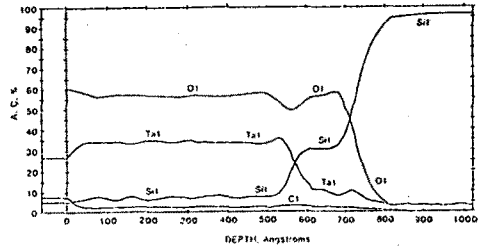


Fig. 3. AES depth profiles of Ta₂O₅ film formed by ICBE technique

그림 4의 SEM 결과에서는 평탄성이 매우 우수하게 관측되고 있으며, 아울러 그림 5의 TEM 분석 결과로부터는 그림 2(a)의 XRD 패턴에 대한 정당성을 입증할 수 있는 단결정성이 우수한 Ta₂O₅ 박막임을 판단할 수 있었다. 따라서 ICBE 기법에 의한 Ta₂O₅ 박막은 MOS 메모리 소자에서 SiO₂ 박막의 대체 재료로서 뿐만 아니라 저온에서 Ta₂O₅ 박막의 형성을 이용한다면 GaAs와 같은 화합물 반도체 소자의 MOS화에도 일익을 담당할 수 있다고 판단된다.

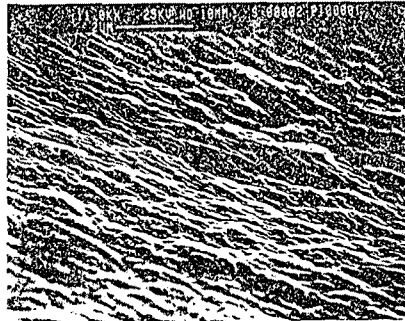


Fig. 4. SEM picture of Ta₂O₅ film on p-Si wafer



Fig. 5. TEM bright-field images of Ta₂O₅ film on p-Si wafer

3.2 Ta₂O₅ 박막의 누설전류 및 절연파괴 특성

Al/Ta₂O₅/P-Si의 MOS 커패시터를 제작하고 Keithley Electrometer에 의해 Ta₂O₅ 박막의 누설전류를 측정 한 결과는 그림 6과 같으며, 이미 발표되고 있는 Sputtering 및 E-Beam법에 의해 형성된 Ta₂O₅ 박막의 특성보다 우수하게 나타나고 있다.^{[5][6][7]}

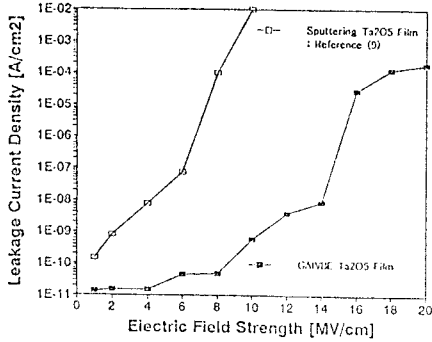


Fig. 6. Leakage current densities as a function of electric field strength for Al/Ta₂O₅/P-Si structures

그림 7에는 일정한 전류 bias 상태에서 Ta₂O₅의 두께에 따른 절연파괴 상태에 도달 시간을 측정 한 결과물 나타내고 있으며 이 결과로부터 본 연구에서 제작한 Ta₂O₅ 박막은 신뢰성이 기존 발표된 결과물보다 높게 나타나고 있다.

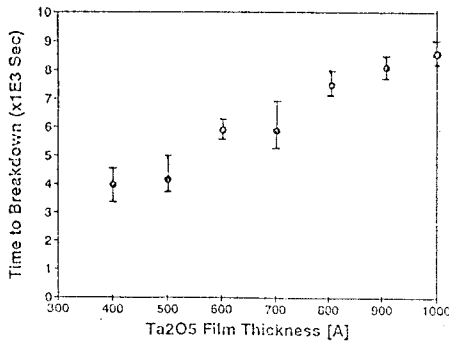


Fig. 7. Film thickness vs. time to breakdown for 5MV/cm on Al/Ta₂O₅/P-Si structures

이와같이 ICBE 기법에 의한 Ta₂O₅ 박막에서 누설전류가 작게 관측되고 절연파괴 특성이 양호하게 나타나고 있는 것은 XRD와 SEM 및 TEM 분석 결과로부터 유추할 수 있는 바와 같이 Ta₂O₅ 박막의 결정성이 단결정화되면서 누설전류에 영향을 미치는 인자가 줄어들기 때문으로 생각되며 ICBE 기법에 의한 Ta₂O₅ 박막 형성은 저온에서 Ta₂O₅ 박막의 형성에 대한 특징뿐만 아니라 막의 결정성 면에서도 우수하여 반도체 소자 제작에의 활용 가능성을 엿볼 수 있다고 판단된다.

IV. 결 론

본 논문에서는 반도체 소자의 유전체막으로 활용할 수 있는 새로운 재료의 형성과 그 특성을 조사하기 위하여 ICBE 기법에 의한 저온 상태의 기판 위에 Ta₂O₅ 박막을 형성하고 그 전기적 특성을 분석하여 다음과 같은 결론을 얻을 수 있었다.

1. 500℃ 이하의 기판 온도에서 P-Si 웨이퍼 위에 Ta₂O₅ 박막을 형성하였으며, 형성된 Ta₂O₅ 박막은 XRD 및 TEM 분석 결과 단결정성이 우수하게 관측되었다.

2. Al/Ta₂O₅/P-Si 웨이퍼로 형성된 MOS 구조 상태에서 누설전류를 측정 한 결과 ICBE Ta₂O₅ 박막에서의 누설전류가 8MV/cm 일때 10⁻¹⁰ A/cm² 정도로 매우 작게 관측되고 있어 저온 상태에서 형성된 Ta₂O₅ 박막일 지라도 ICBE 기법에서는 Ta 클러스터 이온과 O₂ 이온이 Si 웨이퍼 표면에서 가속에너지에 의해 반응하기 때문에 단결정화를 이룰 수 있고 그 결과 전기적 특성이 우수하게 나타나고 있다고 판단된다.

3. ICBE 기법에 의한 Ta₂O₅ 박막의 절연파괴 특성을 측정 한 결과 5 MV/cm (누설전류 10⁻¹¹ A/cm²) 이상의 절연파괴 강도를 얻을 수 있었다.

참 고 문 헌

- [1] 성만영, "Al₂O₃ 절연박막 형성과 그 활용방안에 관한 연구" 한국전력공사 연구보고, 92-555, 1993.
- [2] G.S. Oehrlein et.al., "Some properties of crystallized tantalum pentoxide thin films on silicon", J. Appl. Phys., Vol.55, No.10, pp.3715, 1984.
- [3] D.J. Smith et.al., "Optical and Electrical Properties of Thermal Tantalum Oxide Films on Silicon", IEEE Trans. on Electron Devices, Vol.28, No.1, pp.22, 1981
- [4] E. Krikorian and R.J. Sneed, "Deposition of Tantalum Oxide, and Tantalum Nitride with Controlled Electrical Characteristics", J. Appl. Phys., Vol.37, No.10, pp.3674, 1966.
- [5] Yasuhiro Nishioka et.al., "Ultra-Thin Dielectric Film for High-Speed Bipolar Memories" IEEE Trans. on Electron Devices Vol.34, No.9, pp.1957, 1987.
- [6] M.Y. Sung, K.Moon Lim, "Basic Research on the Growth of GaAs on Si and the Experimental Fabrication of GaAs MODFET", Trans. KIEE Vol.41, No.11, 1992.
- [7] Shin-ichiro Kimura et.al., "Leakage Current Increase in Amorphous Ta₂O₅ Films Due to Pinhole Growth during Annealing Below 600℃", J. Electrochem. Soc., Vol.130, No.12, pp.2414, 1983.
- [8] Hiroshi Shinriki et.al., "Two-Step Annealing Technique for Leakage Current Reduction in Chemical Vapor Deposited Ta₂O₅ Film", IEEE Trans. on Electron Devices Vol.10, No.11, pp.514, 1989.

본 연구는 94년도 한국 과학재단의 연구비 지원에 의해 수행되고 있음.