

## 원통형 접합경계를 갖는 punchthrough 다이오드의 항복전압에 대한 해석적 계산

김 두영, 김 한수, \*최 연익, 한 민구  
서울대학교 전기공학과 \*아주대학교 전자공학과

Analytical Calculation for the Breakdown Voltage  
of the Punchthrough Diode with Cylindrical Junction Edge

Doo-Young Kim, Han-Soo Kim, \*Yeorn-Ik Choi, Min-Koo Han  
Dept. of Electrical Eng., Seoul National Univ.  
\*Dept. of Electronics Eng., Ajou Univ.

### Abstract

The breakdown voltages of punchthrough-mode diodes with cylindrical junction are analytically calculated. The proposed method, which is based on the Gauss's law, estimates the lateral expansion of the depletion region as well as the electric field and the charge distribution. The proposed method is given in terms of epitaxial layer width, the epitaxial layer doping concentration, and curvature radius of the junction edge. The calculation results agree well with the MEDICI simulation results for various device parameters.

punchthrough가 일어나는 원통형 접합경계의 다이오드의 항복전압에 대해서는 Baliga 등의 개념을 이용하여 해석적인 분석이 이루어졌다[4]. 그러나 이 결과는 punchthrough가 일어난 이후의 에피층에서의 공핍층 확장을 무시하였기 때문에 실제와는 다른 전계분포를 보이게 되므로 에피층의 농도가 매우 낮은 제한적인 경우에만 정확한 결과를 기대할 수 있다.

본 논문에서는 punchthrough 발생시의 전하분포와 전계분포를 적절한 가정을 도입함으로써 Gauss 법칙을 이용하여 분석하였고 항복전압을 해석적으로 계산하였으며, 이를 MEDICI 시뮬레이션으로 검증하였다.

### II. 원통형 접합에 대한 항복전압의 해석

#### I. 서론

IC 기술의 기초가 되는 pn 평면 접합은 기판 위에 불순물을 거의 통과시키지 않는 물질층 masking layer로 사용하여 확산시킴으로써 제작한다. 이 경우 window 주위의 평면구조는 원통형 경계를 가지게 된다. 이러한 곡면의 접합 경계에서 일어나는 Avalanche multiplication에 의해서 평면접합 다이오드의 항복전압은 결정된다.

항복현상에 대한 분석은 전계에 따른 이온화상수를 이용하여 multiplication factor M을 계산하는 방법을 주로 사용한다. 원통형 접합 경계를 갖는 다이오드에 대해서 항복전압과 곡률반경, 도핑농도 등과의 관계가 이온화 적분을 이용한 수치해석을 통하여 규명되었다[1,2]. 또한 Baliga 등은 이온화상수를 단순화함으로써 원통형 접합 경계를 갖는 다이오드의 항복전압을 해석적으로 분석하였다[3].

전력용 반도체의 발달함에 따라 전력 손실을 줄이는 다양한 방법에 대한 연구가 진행되었고 그중 대표적인 것이 on저항의 개선이다. on저항을 줄이기 위하여 높은 항복전압을 지탱하는 저농도의 에피층의 두께는 작아졌다. 이 경우 에피층에서의 공핍층영역의 경계가 고농도의 기판에 도달하는 현상이 발생하는데 이를 'punchthrough'라고 한다.

abrupt 접합을 갖는 원통형 접합 다이오드의 단면도는 그림 1과 같다. 여기서 점선은 공핍층영역의 경계를 나타낸다. 항복현상이 발생할 때의 전계분포와 전하분포를 다음과 같이 분석한다.

우선 그림의 좌표축에서 x축상의 전계의 수직성분은 존재하지 않는다고 본다. 즉,

$$E_x(0,y)=0 \tag{1}$$

라고 가정한다. 또한 접합의 곡면경계부분에서의 전계는 균일하고 그 값은 punchthrough가 일어나지 않는 경우의 항복현상시의 한계전계와 동일하다고 가정한다. 따라서 이 때의 한계전계의 값은 Baliga 등의 결과를 그대로 사용한다[3]. n<sup>-</sup>에피층에서 원점과 A를 잇는 선분과 공핍층영역의 경계, 그리고 x축으로 둘러싸인 부채꼴 형태에 대해서는 Poisson 방정식을 다음과 같이 쓸 수 있다.

$$\frac{1}{r} \frac{d}{dr} \left( r \frac{dV}{dr} \right) = -\frac{1}{r} \frac{d}{dr} (rE) = -\frac{qNB}{\epsilon_s} \tag{2}$$

접합경계의 곡률반경을  $x_1$ , 공핍층영역의 곡률반경을  $r_d$ 라고 하면 이때의 경계조건은

$$E(x_1) = E_{pc} \tag{3}$$

$$E(r_d) = 0 \tag{4}$$

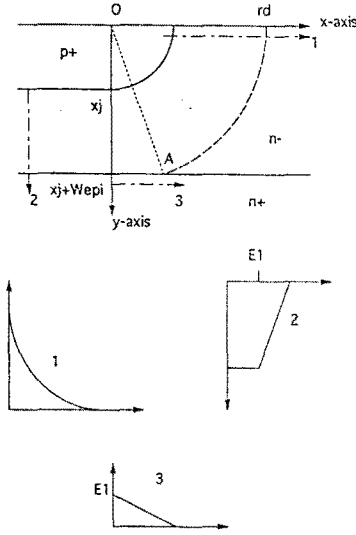


그림 1. punchthrough 다이오드의 단면도와 전계에 대한 가정  
Fig. 1. The cross section of the punchthrough diode and assumptions for the electric field

이고,  $E_{pc}$ 는 항복현상시의 한계전계이다. 이를 전계에 대하여 풀면,

$$E(r) = \frac{qN_B}{2\epsilon_s} \frac{r^2 - r_d^2}{r} = E_{pc} \frac{x_j}{x_j^2 - r_d^2} \frac{r^2 - r_d^2}{r} \quad (5)$$

을 얻는다. 식 (5)를 적분하여 전압에 관한 식을 구하면 경계 조건은

$$V(x_j) = 0 \quad (6)$$

이고, 그 결과는

$$V(r) = E_{pc} \frac{x_j}{r_d^2 - x_j^2} \left( \frac{x_j^2 - r^2}{2} + r_d^2 \ln \left( \frac{r}{x_j} \right) \right) \quad (7)$$

이 된다.

그림 1에서 x축과 A와 B를 잇는 선분, 그리고 공핍층 영역의 곡면 경계부분과 y축으로 정의되는 영역에 대하여 Gauss 법칙을 적용하면 다음과 같은 식을 얻는다.

$$\begin{aligned} & \frac{\pi}{2} x_j E_{pc} - \frac{1}{2} E_1 \sqrt{r_d^2 - r_{epi}^2} \\ & = \frac{qN_B}{\epsilon_s} \left( \frac{\pi}{4} (r_d^2 - x_j^2) - \frac{1}{2} \arctan \frac{\sqrt{r_d^2 - r_{epi}^2}}{r_{epi}} \right. \\ & \quad \left. + \frac{1}{2} r_{epi} \sqrt{r_d^2 - r_{epi}^2} \right) \quad (8) \end{aligned}$$

여기서  $E_1$ 은 일차원 평면접합에서 에피층과 n+기판의 경계에 나타나는 전계이고  $N_B$ 는 n-epi층의 분순물농도,  $r_{epi}$ 는 접합의 곡률반경  $x_j$ 와 에피층의 두께  $W_{epi}$ 의 합이다. y축의 좌측에서 보게 되는 평면접합의 전계분포의 면적과 x축 방향의 표면

에서의 식 (7)으로 표현되는 전계분포의 면적은 동일하므로

$$\begin{aligned} & (2E_1 + \frac{qN_B}{\epsilon_s} W_{epi}) \frac{W_{epi}}{2} \\ & = E_{pc} \frac{x_j}{r_d^2 - x_j^2} \left( -\frac{x_j^2 - r_d^2}{2} + r_d^2 \ln \left( \frac{r_d}{x_j} \right) \right) \quad (9) \end{aligned}$$

가 성립한다. 식 (9)에서  $E_1$ 을 구하여 식 (8)에 대입하면 표면 공핍층영역의 곡률반경  $r_d$ 에 관한 다음과 같은 방정식을 얻을 수 있다.

$$\begin{aligned} E_{pc} = & \left( \frac{E_{pc}}{\pi (r_d^2 - x_j^2) W_{epi}} \left( \frac{x_j^2 - r_d^2}{2} + r_d^2 \ln \frac{r_d}{x_j} \right) \right. \\ & - \frac{qN_B}{2\pi \epsilon_s} \frac{W_{epi}}{x_j} \sqrt{r_d^2 - r_{epi}^2} \\ & + \frac{2qN_B}{\pi \epsilon_s x_j} \left( \frac{\pi}{4} (r_d^2 - x_j^2) + \frac{1}{2} r_{epi} \sqrt{r_d^2 - r_{epi}^2} \right. \\ & \left. \left. - \frac{1}{2} r_d^2 \arctan \frac{\sqrt{r_d^2 - r_{epi}^2}}{r_{epi}} \right) \right) \quad (10) \end{aligned}$$

이 방정식을 풀면 항복현상시의 공핍층의 곡률반경  $r_d$ 을 구할 수 있고 이를 식 (7)에 대입하면 다음과 같은 항복전압을 얻게 된다.

$$BV = E_{pc} \frac{x_j}{r_d^2 - x_j^2} \left( \frac{x_j^2 - r_d^2}{2} + r_d^2 \ln \left( \frac{r_d}{x_j} \right) \right) \quad (11)$$

### III. 계산결과와 시뮬레이션과의 비교

그림 2는  $W_{epi}=10\mu\text{m}$ ,  $x_j=4\mu\text{m}$  일 때,  $N_B=10^{14}\text{cm}^{-3}$ 의 경우에 대하여 시뮬레이션에서 얻은 항복전압을 기준으로 시뮬레이션

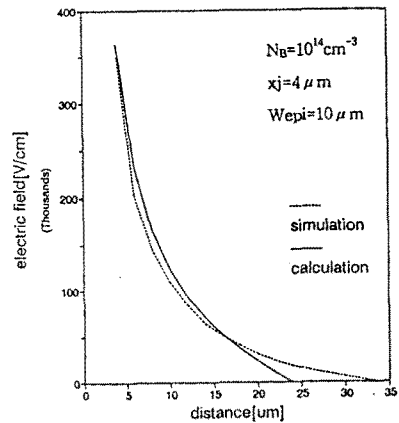


그림 2. 계산결과와 시뮬레이션에서의 표면 전계

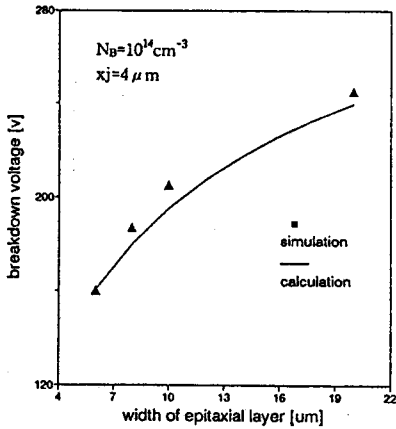
( $N_B=10^{14}\text{cm}^{-3}$ ,  $x_j=4\mu\text{m}$ ,  $W_{epi}=10\mu\text{m}$ )

Fig. 2. Surface electric fields of the calculation results and simulation

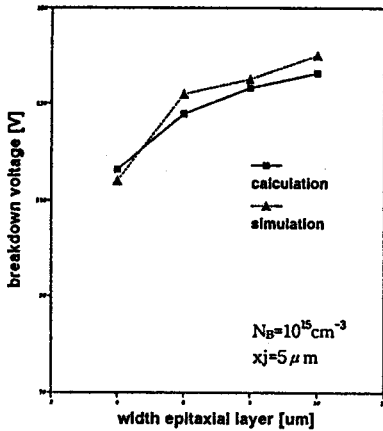
( $N_B=10^{14}\text{cm}^{-3}$ ,  $x_j=4\mu\text{m}$ ,  $W_{epi}=10\mu\text{m}$ )

의 전계분포와 가정한 전계분포 표면에서의 전계를 비교한 것이다. 여기서 볼 수 있듯이 시뮬레이션의 전계분포와 가정한 전계분포가 상당히 일치한다.

그림 3은 다양한 접합깊이  $x_j$ 와 에피층의 두께  $W_{ep}$ 의 경우에 대하여 계산된 항복전압과 MEDICI 시뮬레이션 결과를 비교한 것이다. 다양한 설계변수에 대하여 두 결과가 잘 일치함을 볼 수 있다.



(a)



(b)

그림 3. 계산결과와 시뮬레이션결과와의 비교

(a)  $N_B = 10^{14} \text{ cm}^{-3}$ ,  $x_j = 4 \mu\text{m}$

(b)  $N_B = 10^{15} \text{ cm}^{-3}$ ,  $x_j = 5 \mu\text{m}$

Fig. 3. Results of the calculation and simulation

(a)  $N_B = 10^{14} \text{ cm}^{-3}$ ,  $x_j = 4 \mu\text{m}$

(b)  $N_B = 10^{15} \text{ cm}^{-3}$ ,  $x_j = 5 \mu\text{m}$

#### IV. 결론

punchthrough가 발생한 원통형 접합을 갖는 p-n-n형 다이오드의 항복전압을 해석적인 방법으로 계산하였다. 이것을 구하기 위하여 항복현상 발생시의 전하분포와 전계분포를 Gauss 법칙의 적용함으로써 분석하였다. 계산결과는 다양한 설계변수에 대하여 MEDICI 시뮬레이션 결과와 10% 이내에서 잘 일치하였다.

#### 참고문헌

- [1] C. Bulucea, A. Rasu, and C. Postolache, "Surface breakdown in silicon planar junctions-A computer-aided experimental determination of the critical field," *Solid-State Electron.*, vol. 17, pp. 881-888, 1974.
- [2] V.A.K. Temple and N.S. Alder, "Calculation of the diffusion curvature related avalanche breakdown in high voltage planar p-n junctions," *IEEE Trans. Electron Devices*, vol. ED-22, pp. 910-916, 1975.
- [3] B.J. Baliga and S.K. Ghandhi, "Analytical solution for the breakdown voltage of abrupt cylindrical and spherical junctions," *Solid-State Electron.*, vol. 19, pp. 739-744, 1976.
- [4] V. Anantharam and K.N. Bhat, "Analytical Solutions for the breakdown voltages of punched-through diodes having curved junction boundaries at the edges," *IEEE Trans. Electron Devices*, vol. ED-27, pp. 939-945, 1980.