

ZnO/nip-SiC:H/급속기판 구조 비정질 실리콘 태양전지의 후면 ZnO 및 완충층 삽입 효과에 대한 컴퓨터 수치해석

장재훈, 임정수

한국과학기술원 전기및전자공학과

Computer simulation for the effects of inserting the textured ZnO and buffer layer
in the rear side of ZnO/nip-SiC:H/metal type amorphous silicon solar cells

Jae Hoon Jang and Koeng Su Lim

Korea Advanced Institute of Science and Technology

In the structure of ZnO/nip-SiC:H/metal substrate amorphous silicon (a-Si:H) solar cells, the effects of inserting a rear textured ZnO in the p-SiC:H/metal interface and a graded bandgap buffer layer in the i/p-SiC:H have been analysed by computer simulation. The incident light was taken to have an intensity of $100\text{mW}/\text{cm}^2(\text{AM-1})$. The thickness of the a-Si:H n, δ -doped a-SiC:H p, and buffer layers was assumed to be 200Å, 66 Å, and 80Å, respectively. The scattering coefficients of the front and back ZnO were taken to be 0.2 and 0.7, respectively. Inserting the rear buffer layer significantly increases the open circuit voltage(V_{oc}) due to reduction of the i/p interface recombination rate. The use of textured ZnO markedly improves collection efficiency in the long wavelengths(above $\sim 550\text{nm}$) by back scattering and light confinement effects, resulting in dramatic enhancement of the short circuit current density(J_{sc}). By using the rear buffer and textured ZnO, the i-layer thickness of the cell for obtaining the maximum efficiency becomes thinner($\sim 2500\text{Å}$). From these results, it is concluded that the use of textured ZnO and buffer layer at the backside of the cell is very effective for enhancing the conversion efficiency and reducing the degradation of a-Si:H pin-type solar cells.

1. 서론

비정질 실리콘 태양전지의 실용화를 위해서는 에너지 변환 효율의 향상이 필수적이다. 비정질 실리콘 pin구조 태양전지의 효율 향상에 대한 연구는 초기에는 p층을 창층(window layer)으로 하는 구조와 n층을 창층으로 하는 구조에 대해 같은 비중으로 진행되었으나, SiC:H와 같은 bandgap이 큰 p층 재료의 개발[1]과 이 p층과 i층 계면에 완충층(buffer layer)을 형성하는 기술이 개발[2]된 후로는 p층을

창층으로 하는 구조가 주가 되었다. 한편, 투명전도막(TCO: Transparent Conducting Oxide)의 요철화 기술이 향상[3]됨에 따라 TCO/pin/TCO sandwich 구조가 pin구조의 고효율화를 위해 연구되기 시작하였으며, 본 연구팀도 TCO로 ZnO막을 사용한 ZnO/nip/ZnO/급속기판 구조의 고효율화에 관해 연구 발표한 바 있다[4]. 그 내용은 ZnO/nip/급속기판 구조에 있어서 후면의 p층에 bandgap이 큰 δ -doped SiC:H막을 사용하고 이 p층과 급속기판 사이에 요철이 심한 ZnO막을 삽입함으로써 후면산란 및 빛 가둠(light confinement)효과의 극대화를 꾀하고, i/p계면에 완충층을 도입함으로써 후면 완충층에 의한 V_{oc} 의 상승 효과를 실험으로 처음 관측한 것이었다. 본 연구의 목적은 상기한 ZnO/nip/급속기판 구조에 있어서 후면 ZnO 및 완충층 삽입 효과를 컴퓨터 수치해석을 통해 보다 체계적으로 고찰하고, 나아가 궁극적으로는 p층을 창층으로 한 고효율의 TCO/p/buffer/i/buffer/n/TCO sandwich 구조의 최적설계 및 실험을 위해 그 결과를 활용하고자 하는데 있다.

2. 수치해석 방법 및 모델

비정질 실리콘 태양전지는 그 면적에 비해 두께가 충분히 얇기 때문에 1차원 수치해석으로도 충분하다. 여기서는 반도체 소자를 해석하는 전형적인 방법인 Gummel-Sharfetter 방법을 사용하였다[5]. 즉, 반도체 소자에 있어서 세가지 기본방정식인 Poisson 방정식, 연속방정식, 전류방정식을 차분방정식으로 바꾸고 선형화하여 해가 구해질 때까지 반복적으로 계산한다. 계산에 필요한 모델은 크게 광학적 모델, 전기적 모델, 구조적 모델로서 구별할 수 있다.

그림 1에 광학적 모델을 나타냈다. TCO를 통과한 빛은 TCO/a-Si:H 계면에서 산란된다. 후면 산란효과를 보고자 하는 것이므로 산란을 모델링하는 것은 매우 중요하다. 여기서는 Shade와 Smith에 의해 제안된 모델을 사용했으며[6], 이 모델은 간단하면서도 비교적 정확한 것으로 알려져 있다. 이 모델의 가장 큰 특징은 요철이 있는 표면에서의 산란이 완전히 불규칙(random)하며 따라서 산란된 빛의 분포가

Lambertion 분포함수를 갖는다는 것이다. 흡수계수를 구하는 데 있어서는 Tauc에 의해 제한된 잘 알려진 관계를 사용했으며, 비정질 실리콘의 carrier 발생률은 이 흡수계수로부터 계산된다. 비정질 실리콘 태양전지의 전기적 모델에서 가장 중요한 것은 bandgap state를 모델링하는 것이다. bandgap state에는 tail state와 dangling bond state(D-state)가 있으며, 이것을 그림 2에 나타냈다. 여기서 tail state는 지수 함수적 분포를 가지고 있다고 가정했고, D-state는 Gauss 분포를 하고있다고 가정했다. 이로부터 carrier 재결합률 및 포획 전하 밀도를 계산할 수 있다[7]. 그림 3에는 본 해석에서 사용된 비정질 실리콘 태양전지의 구조를 나타냈다. a-Si:H n층의 두께는 200Å, δ-doping된 a-SiC:H p층의 두께는 66Å, graded bandgap buffer층의 두께는 80Å으로 하고 i층의 두께를 가변시키면서 해석하였다. 그리고 전면 산란율은 0.2, 후면 산란율은 0.7로 가정하였다. 표 1에는 본 해석에서 사용된 기본 물성 parameter를 나타냈다.

3. 결과 및 고찰

수치해석은 그림 3의 구조에 AM-1 100mW/cm²의 빛을 조사시켰다고 할 때 i층의 두께를 1000~5000Å의 범위에서 변화시키면서 실행하였다. 수치해석 결과를 그림 4에 나타내었다. 여기서 Voc는 개방전압, Jsc는 단락전류, FF는 Fill Factor, EFF는 에너지 변환효율을 나타낸다. 두께에 대한 후면에 삽입한 완충층의 효과 및 p/금속기판 사이에 삽입한 요철이 있는 ZnO막에 의한 후면 산란 효과가 그림에 잘 나타나 있다. 개방전압은 후면 i/p계면에서의 완충층에 의해 크게 향상되는데 이것은 완충층의 삽입으로 i/p계면의 재결합률이 감소하기 때문이다. 단락전류의 증대는 수집효율의 증가에 기인하며, 파장에 따른 수집효율의 변화를 그림 5에 나타내었다. ~550nm 이상의 파장대에서 수집효율이 크게 증가함을 알 수 있다. 이것은 요철이 심한 후면 ZnO의 산란효과에 의한 것이다. 후면 완충층의 삽입에 의한 개방전압의 증대 및 후면 ZnO 산란에 의한 단락전류의 증가로 인해 이들 층이 없을 때와 비교하여 효율은 약 2%이상 상승한다. 여기서 사용한 구조로 얻을 수 있는 최대 효율은 11.5%로 비교적 낮은데 그 이유는 창층재료로서 bandgap이 작은 a-Si:H n형 박막을 사용하였기 때문이다.

후면 ZnO 및 완충층 삽입에 의한 또 하나의 특기할만한 효과는 최대 효율을 얻을 수 있는 i층의 두께가 ~3500Å에서 ~2500Å으로 크게 감소한다는 것이다. 비정질 실리콘 태양전지의 실용화에 있어서 극복해야할 가장 중요한 문제중의 하나는 빛에 의한 특성의 열화이다. 그런데 이 열화 현상은 i층의 두께가 얇을수록 줄어드는 것으로 알려져 있는데, 이것은 i층의 두께가 얇아지면 i층의 전계가 강해져서 carrier의 재결합이 적어지기 때문이다. 따라서 후면에 요철이 심한 ZnO와 완충층을 사용할 경우 실험[4]과 본 수치해석의 결과

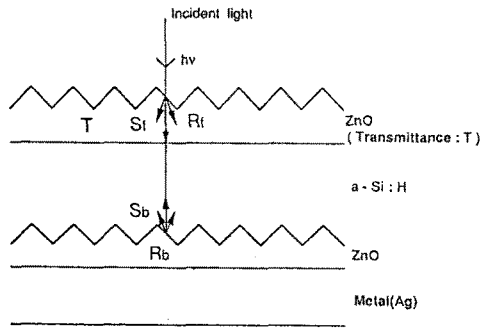
에서 보듯이 효율이 크게 향상될 뿐만 아니라 열화에 있어서도 좋은 특성을 나타낼 것으로 짐작된다. 이러한 결과와 함께 지금까지 주로 연구되어온 p층을 창층으로 하는 구조의 고효율화 방법들을 감안할 때, bandgap이 큰 n층 재료의 개발 및 i/n계면에 완충층을 형성하는 기술을 개발하여 앞쪽 계면(p/i)과 뒷쪽 계면(i/n)에 모두 완충층을 삽입하고 전후면에 요철이 심한 투명전도막을 사용하여 TCO/p/buffer/i/buffer/n/TCO sandwich 구조를 제작한다면 i층의 두께가 매우 얇아 열화율이 낮으면서도 보다 효율이 높은 비정질 실리콘 태양전지를 제작할 수 있을 것으로 기대할 수 있다.

4. 결론

본 논문에서는 ZnO/nip/금속기판 구조의 비정질 실리콘 태양전지에 있어서 후면에 요철이 심한 ZnO 및 graded bandgap 완충층의 삽입 효과를 컴퓨터 수치해석을 통해 고찰하였다. 후면 ZnO 산란효과에 의한 수집효율의 증가로 단락전류가 상승하며, 후면 i/p계면에 삽입한 완충층 효과에 의해 개방전압도 상승한다. 이 두가지의 상승적인 효과에 의해 효율이 크게 증가한다. 아울러 최대 효율을 얻을 수 있는 i층의 두께는 ~2500Å으로 크게 감소한다. 이러한 결과로부터 TCO/ZnO/nip/금속기판 구조뿐만 아니라 유리기판/TCO/pin/금속 구조 태양전지의 고효율화 및 저열화를 위한 방법으로서 후면에 요철이 심한 TCO의 사용 및 후계면(TCO/nip/금속기판 구조에서는 i/p 계면, 유리기판/TCO/pin/금속 구조에서는 i/n 계면)에 완충층의 사용하는 것은 매우 효과적이라 결론 지을 수 있다.

참고 문헌

- [1] Y. Hamakawa, Y. Tawada, K. Nishimura, K. Tsuge, M. Kondo, K. Fujimoto, S. Nonomura and H. Okamoto : Proc. 16th IEEE Photovol. Speci. Conf. 679(1982)
- [2] Koeng Su Lim, Makoto Konagai, and Kiyoshi Takahashi, J. Appl. Phys. 56(2), 538(1984)
- [3] W.W. Wenas, A. Yamada, M. Yoshino, M. Konagai, K. Takahashi, J. Appl. Phys. 70(11), 7119(1991)
- [4] 임 경 수, 1992년 추계 일본응용물리학회 학술강연회, 18a-SK-9
- [5] D. L. Scharfetter and H. K. Gummel, IEEE Trans. on Electron Devices, ED-16, No.1, 64(1969)
- [6] H. Schade, Z.E. Smith, J. Appl. Phys., 57(2) 568(1985)
- [7] J. L. Gray, IEEE Trans. on Electron Devices, ED-36, No.5, 906(1989)



Sr: 전면 산란율
Sb: 후면 산란율
Rr: 전면 반사율
Rb: 후면 반사율

그림 1. 수치해석에 사용된 비정질 실리콘 태양전지의 광학적 모델

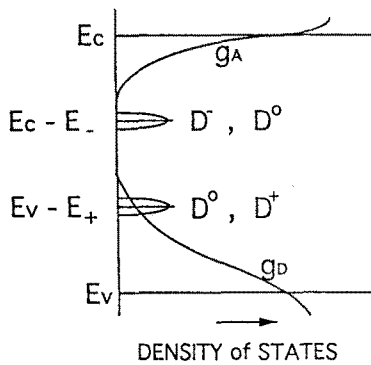


그림 2. 수치해석에 사용된 비정질 실리콘의 bandgap state 모델

N_v, N_c	$5 \times 10^{19} \text{ cm}^{-3}$
μ_n	$13.7 \text{ cm}^2/\text{Vsec}$
μ_p	$0.67 \text{ cm}^2/\text{Vsec}$
carrier lifetime(at p-i interface)	$2 \times 10^{12} \text{ sec}$
carrier lifetime(at i-p interface)	$2 \times 10^{11} \text{ sec}$
E_s	0.59 eV
E_a	0.50 eV
tail state characteristic temperature	
donorlike(T_D)	500°K
acceptorlike(T_A)	312°K
tail capture cross section	$5 \times 10^{18} \text{ cm}^2$
E_s, E_a	$1 \times 10^{20} \text{ cm}^{-3}$
dangling bond transition energy E_{s-}, E_s, E_s, E_{a-}	
E_{s-}, E_s	0.6 eV
E_s, E_{a-}	0.8 eV
dangling bond capture cross section	
σ_{s-}	$2.7 \times 10^{16} \text{ cm}^2$
σ_{s-}	$6.5 \times 10^{16} \text{ cm}^2$
σ_{s-}	$8.0 \times 10^{16} \text{ cm}^2$
σ_{s-}	$1.0 \times 10^{17} \text{ cm}^2$
Gauss standard deviation	0.05 eV
front scattering rate(S_f)	0.2
back scattering rate(S_b)	0.7
δ -doped p layer	
undoped a-SiC E_s	2.00 eV
Number of boron layer	2
Boron layer(δ -doping) N_A	$1 \times 10^{19} \text{ cm}^{-3}$
Boron layer $N_{D,Tot}$ (Total D state density)	$5 \times 10^{18} \text{ cm}^{-3}$
Boron layer thickness	3 Å
undoped a-SiC thickness	60 Å
graded bandgap thickness	
i layer E_s	80 Å
i layer $N_{D,Tot}$ (Total D state density)	1.72 eV
i layer thickness	$5 \times 10^{18} \text{ cm}^{-3}$
i layer thickness	1000~5000 Å
n layer E_s	1.80 eV
n layer N_D	$1 \times 10^{19} \text{ cm}^{-3}$
n layer $N_{D,Tot}$ (Total D state density)	$5 \times 10^{18} \text{ cm}^{-3}$
n layer thickness	200 Å

표 1. 수치해석에 사용된 기본 물성 parameter

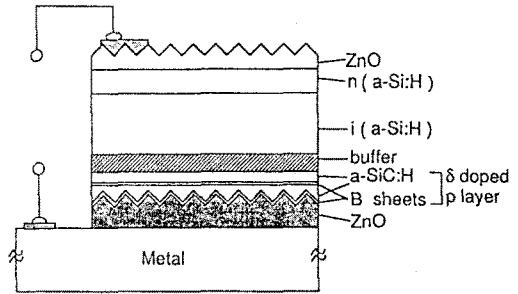


그림 3. 수치해석에 사용된 비정질 실리콘 태양전지의 구조

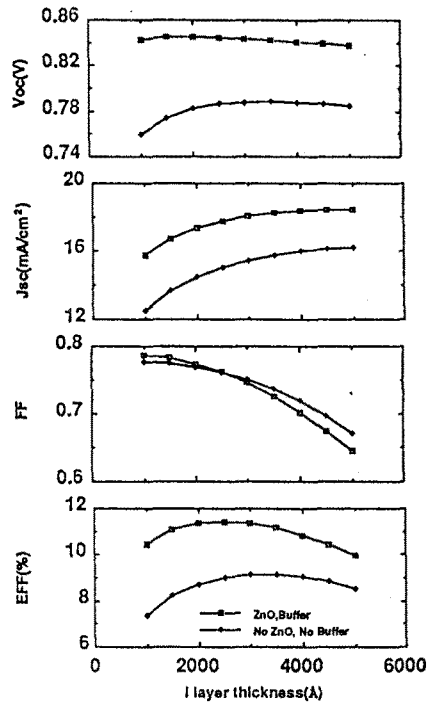


그림 4. AM-1, 100mW/cm²의 빛 조사시 i층의 두께변화에 따른 특성변화

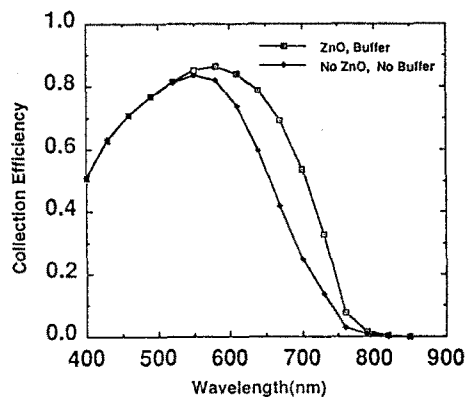


그림 5. 파장에 따른 수집효율의 변화(i층 두께 2500Å)