

싱글칩 마이크로프로세서에 의한 프로그래머블 2중 적분형 A/D 변환기의 개발

최규석 박찬원
강원대학교 전기공학과

A Design of Programmable Dual Slope A/D Converter by Single Chip Microprocessor

G. S. Choi, C. W. Park

Dept. of Electrical Engineering, Kang Won National University

Abstract

Offset voltage and drift characteristics of operational amplifier are critical factor to precision A/D conversion system. In this study, a method is suggested to design the programmable A/D conversion system which has high resolution and low drift characteristics. First, hardware was designed to reduce the offset voltage of integrator and comparator, and analog switches are connected to reduce the drift characteristics of operational amplifier. And then, a calibration software technique was performed to obtain the stable data from A/D converter. The main advantage of our method is high precision A/D converter can be constructed with low cost and high confidence. Therefore proposed method is expected to be used in the industrial field where a high precision measurement is required.

1. 서론

1 디지털당 수 μV 수준의 미소신호인 정밀 DVM이나 센서 신호의 경우 노이즈와 구별하여 신호를 검출하고 증폭해서 A/D 변환하여 디지털 데이터로 표시하고자 할때 OP AMP 회로의 오프셋 전압과 드리프트 특성에 의한 영향은 안정된 A/D 변환 표시의 성능을 좌우시키는 치명적인 장애요소로 작용한다^{1,2)}.

본 연구에서는 이러한 장애요소를 제거하고 안정된 A/D 변환 표시를 하기위해 single chip CPU³⁾를 이용하여 아날로그 스위치를 제어하여 오프셋 전압의 영향이 제거되는 2중 적분형 A/D 변환기⁴⁾를 설계하고 일정간격마다 입력을 단락하여 H/W 와 S/W의 방법으로서 드리프트의 자동보상이 가능하도록 하였다. 또한 A/D 변환된 디지털 데이터는 Auto tracking과 데이터 안정화 알고리즘으로서 데이터 디스플레이의 안정화를 구현하였다.

본 연구는 OP AMP의 오프셋 전압과 드리프트가 문제시되는 정밀계측분야⁵⁾의 A/D 변환에 광범위하게 적용가능하며 최소한의 소자로서 고정밀이며 프로그래머블한 A/D 변환 시스템을 개발하였다.

2. 회로의 구성 및 동작

Fig.1의 회로는 회로구성상 아날로그부와 디지털부로 나뉘고 아날로그부는 아날로그 스위치의 동작에 따라 3부분으로 나뉘어 지는데 각 부분의 동작 및 특성을 설명하면 다음과 같다.

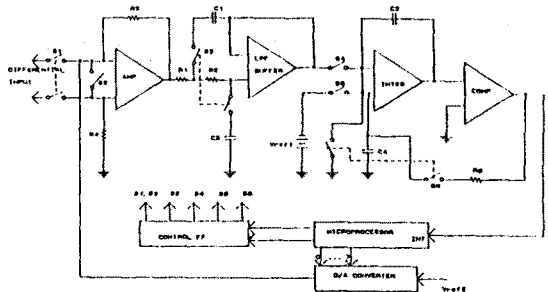


Fig.1 Block Diagram of A/D Conversion Circuit.

(1) 입력신호 증폭 및 드리프트 보정부

Fig.1의 OP AMP는 Instrumentation형 고입력 차동 앰프 부트써 입력신호는 아날로그 스위치 S₁과 S₂에 의해 특정 기간 단속된다. 먼저 S₁은 입력신호를 증폭하여 실제 A/D 변환을 행할때 연결되고 S₂는 S₁을 off 한채로 일정시간간격으로 단락되어 OP AMP의 드리프트 값을 감시하는 역할을 한다.

(2) Low Pass Filter부

본 연구의 A/D 변환기는 변환속도가 크게 요구되지 않는 대신 정밀한 A/D 변환을 필요로하는 2중 적분형 A/D 변환기로서 대개 입력신호는 100Hz 이하의 DC 신호가 대부분이다. 따라서 A/D 변환의 안정화를 위해 LPF가 필요한데 그림의 LPF는 butterworth형의 특성을 가지며 그 전달함수 H(s)와 차단주파수 f_c는 다음 식으로 주어진다.

H(s) =

$$(1/R_1R_2C_1C_2)/(s^2+(1/R_1C_1+1/R_2C_2)s+(1/R_1R_2C_1C_2))$$

$$f_c = 1/2\pi\sqrt{R_1R_2C_1C_2}$$

또한 S₃는 입력신호적분시는 LPF로 동작하고 드리프트 보정기간에는 버퍼로 치환하기 위한 아날로그 스위치이다.

(3) A/D 변환부

적분기와 비교기로서 2중 적분형 A/D 변환을 구성하였는데 먼저 입력신호 적분시는 S₄가 단락되어 미지입력 신호에 대한 적분을 마이크로프로세서에서 정해진 기간동안 적분하고 S₄가 off됨과 동시에 S₆가 연결되어 -V_{ref}의 기준 전압으로 방전한다. 이때 비교기가 적분기의 방전이 끝날 때 출력신호가 반전하여 CPU는 내부 타이머의 카운터 값으로 A/D 변환을 계산하게 된다. 그리고 2개의 S₆는 적분기와 비교기의 음셋 전압을 보상하기 위해 적분과 방전이 종료된 후 단락되어 비교기의 음셋전압은 C₃에서 적분기의 음셋전압은 C₄에 의해 각각 보상되어 적분기와 비교기의 음셋전압에 의한 오차는 자동보상될 수 있도록 회로를 구성하였다.

(4) 마이크로프로세서 및 D/A 변환부

비교기에서 적분의 시작 및 방전의 종료는 CPU의 인터럽트 단자에서 포착하여 마이크로프로세서 내부의 카운터로써 디지털 변환하게 된다. 이때 CPU는 각 아날로그 스위치(S₁~S₆)의 동작 타이밍 신호를 발생시키고 또한 드리프트

보정기간마다 전회의 데이터와 비교하여 그 보상값을 계산하고 D/A 컨버터에 출력하여 이를 최초의 AMP 입력부에 feedback시킨다.

3. Single chip CPU에 의한 소프트웨어의 처리

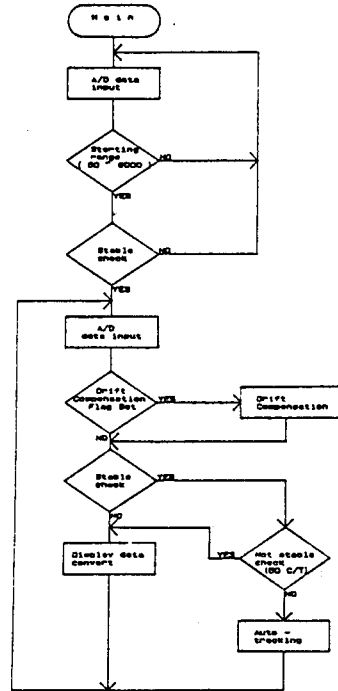
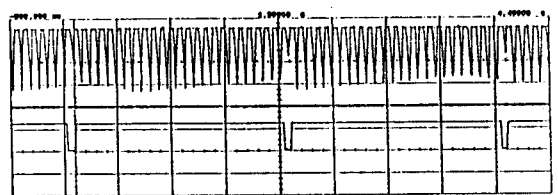
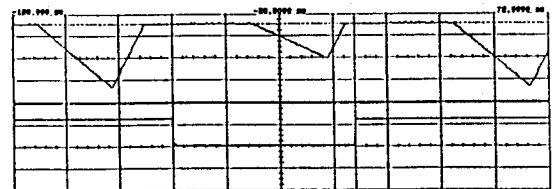


Fig.2 Flow Chart of Main Program.



(a)



(b)

Fig.3 Output Waveforms of Integrator and Drift Control Signal.

하드웨어로 아무리 정확히 A/D 변환을 하여도 입력신호, 전원회로 및 OP AMP 등의 특성으로 인하여 최종 디지털로 변환된 데이터는 주기적 혹은 불특정적으로 변화하거나 creep 현상이 발생한다. 또한 대부분의 CPU는 아키텍처상 인터럽트가 받아들여질때 실행중의 명령 사이클의 종료후 인식되는 관계로 A/D 변환 카운트의 오차가 발생한다. 이러한 여러가지 이유로 소프트웨어 처리에 의한 데이터 안정화를 구현하였는데 Fig.2가 그 플로우차트이다. 또한 Fig.3은 디지털 스토리지스코프로 관찰한 A/D 적분파형과 드리프트 보정 타이밍을 보여주고 있는데 Fig.3-(b)는 (a)의 시간축상의 확대된 파형이다. 그림에서와 같이 약 2초(24회)에 1회의 드리프트 보정을 행하는 것을 보여준다. 이때 (a)의 적분기 출력의 파형은 오실로스코프의 디스플레이 시간이 상당히 긴(4초 이상)관계로 샘플링 오차에 의해 적분파형의 크기가 불특정적으로 표시되었다.

4. 결론

본 연구에서는 2중 적분형 A/D 변환기에서 OP AMP의 오픈전압과 드리프트에 의한 영향을 최소화하기 위하여 single chip CPU를 이용하여 아날로그 스위치를 제어하고 오픈 전압과 드리프트의 자동보상이 가능하도록 하였고 소프트웨어 처리로서 A/D 변환표시 데이터의 안정화를 구현하였다. 본 A/D 변환기는 기존의 방식보다 low cost의 소자들로 구성이 가능하며 오차요인의 감소로 고정밀도이고 소프트웨어의 변화에 의해 가변분해능이 가능한 등 여러 장점이 있으므로 일반 정밀 측정기기의 A/D 변환에 실용적 이용이 기대된다.

<참고문헌>

1. Gordon, B. M. "Linear electronic analog/digital conversion architectures, their origins, parameters limitations, and applications", IEEE Trans, Circuit and systems CAS-25(7), pp.391~418, 1978.
2. P. Gray and R. Meyer, "MOS operational amplifier design-A tutorial overview", IEEE J. Solid State Circuits, Vol. SC-17, pp.969-982, DEC. 1982.
3. INTEL, "Embedded controller Handbook", Intel Co., 1987.

4. F. H. Musa and R. C. Huntington, "A CMOS monolithic 3·1/2 digit A/D converter", IEEE international Solid-state circuits conference Digest of technical papers (XIX), pp.144-145, 1986.
5. David M. Auslander & Paul Saques, "Microprocessor for Measurement and control", 1981.