

SOI 수평형 접합의 항복 전압 향상을 위한 Negative Curvature(NC) 효과

변대석, *최연익, 한민구
서울대학교 전기공학부, *아주대학교 전자공학과

A Negative Curvature effect for breakdown voltage
of lateral junction on SOI

Dae-Seok Byun, *Yeorn-Ik Choi and Min-Koo Han
Seoul National University, *Ajou University

The negative curvature effect on the breakdown voltage of p-n junction, which may realize 1-D breakdown voltage due to the lower peak electric field at the junction, is proposed and verified by the fabrication of lateral diode on Silicon-on-Insulator (SOI) together with MEDICI simulation. The experimental and simulation results show good agreements with the theoretical expectation. The proposed method is effectively applicable to the lateral, especially on SOI, power devices.

1. 서론

Junction curvature 효과는 planar device 의 항복 전압을 크게 감소시키는 요인으로 여겨진다[1]-[5]. 이 한계를 극복하기 위하여 많은 방법이 제안되고 발전되었다. 예를 들어 Field-Limiting Rings (FLR), Field Plates(FP), Junction Termination Extension (JTE), Variation of Lateral Doping (VLD), Multiple-Zone JTE's(MZ-JTE) 그리고 수평형 소자에만 적합한 RESURF [6] 방법등이 있다. 그러나 이러한 방법들은 일차원 항복전압을 얻기 위해서는 많은 문제점이 발생하였다.

본 논문에서는 Junction의 곡면에서 발생하는 전기장의 효과적인 분배를 이용함으로써 곡면의 전기장을 일차원의 경우보다 낮추는 방법을 제안한다. 기존의 Junction의 곡면에서 발생하는 전기장의 집중이라는 curvature 효과에 반하는 새로운 본 방법은 negative curvature (NC) 효과라 할 수 있다. 이러한 효과에 의해 항복 전압이 향상되는 결과를 얻을 수 있었다.

NC 효과는 Silicon-On-Insulator(SOI) wafer로 제작되는 lateral device에 적용된 경우 항복전압을 크게 향상시키며, 최적 설계의 경우 항복 전압은 일차원의 경

우를 증가하는 결과를 보였다.

2. Negative curvature 효과의 해석

junction을 cylindrical 좌표상에서 그림 1.과 같이 나타낼때 junction은 반지름이 r_j 라 하고, depletion 영역은 junction에서 확장되어 반지름 r_d 를 이룬다고 가정한다. 이러한 경우 depletion 영역에서 벡터 r 을 따르는 위치의 Poisson's 방정식은 다음과 같다.

$$\frac{1}{r} \frac{d}{dr} \left(r \frac{dV}{dr} \right) = -\frac{1}{r} \frac{d}{dr} (rE) = -\frac{qN_d}{\epsilon_s} \quad (1)$$

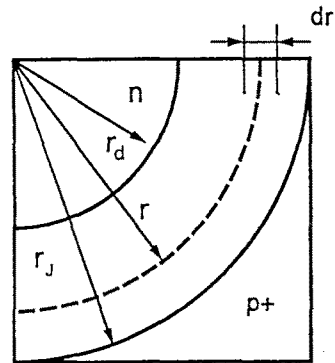


그림 1. negative curvature를 이용하는 cylindrical junction의 구조

depletion 영역의 경계에서 전기장이 zero 라는 경계 조건 $E(r_d)=0$ 을 이용하여 적분을 수행하면 전기장 분포는 다음과 같다.

$$E(r) = \frac{qN_d}{2\epsilon_s} \left(\frac{r^2 - r_d^2}{r} \right) \quad (r_d \leq r \leq r_j) \quad (2)$$

$$E(r) = -\nabla V(r) \text{ 이므로}$$

$$V(r) = \int_r^{r_d} E(r) dr \quad (3)$$

$$= \frac{qN_d}{2\epsilon_s} \left(\frac{r^2 - r_d^2}{2} - r_d^2 \ln\left(\frac{r}{r_d}\right) \right)$$

유도된 식 (2)에 따른 전기장의 분포를 나타내면 그림 2와 같다. 즉, 그림에서 알수 있는 바와 같이 junction에서의 전기장의 크기는 일차원의 경우보다 적고 따라서 항복전압이 향상되는 효과를 기대할 수 있다. 이와 같이 전기장 크기를 감소시키는 NC 효과는 전기장이 효과적으로 분산됨으로써 나타나는 현상이다. 특히 NC 효과는 junction radius r_j 가 작을수록 전기장 감소에 큰 영향을 미치는 경향을 보인다. 그러나 r_j 가 계속 작아져 어느 한계값 이하가 될 경우 p+와 n+ 영역의 거리가 가까워지게 되므로 이 경우의 항복전압은 Impact ionization이 아닌 reachthrough에 의해 결정된다.

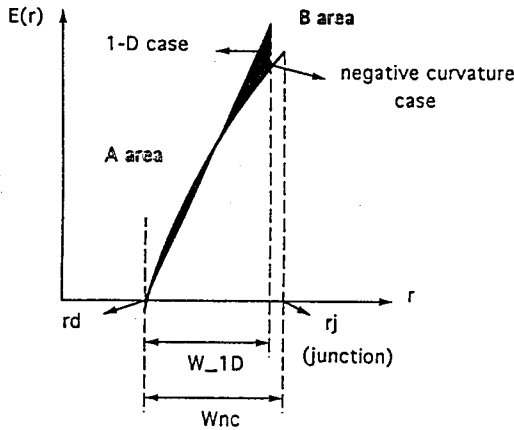
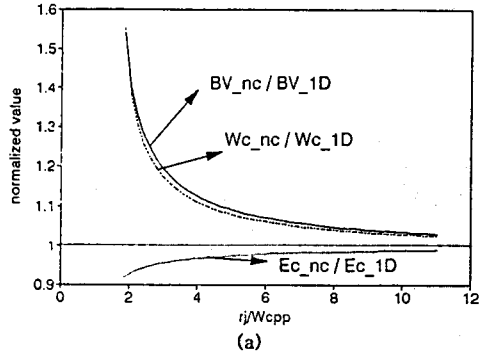


그림 2. NC 효과를 이용한 junction에서의 전기장과 일차원의 경우에 대한 비교(동일하게 가해진 전압에 대해 A area = B area이다.)

impact ionization과 reachthrough를 모두 고려하여 critical electric field, 항복 전압, 항복 전압이 나타나는 순간의 depletion 영역 폭을 일차원의 경우에 대해 나타낸 경우 그림 3과 같이 나타난다.

3. 시뮬레이션과 소자 실험 결과

시뮬레이션에서 구현한 구조는 그림 1과 같은 cylindrical 구조이다. $r_j/W_{c,pp}$ 이 2~8의 수치를 갖는 경우에 대해 검증한 결과 항복 전압과 전기장 분포는 5%의 오차율내에서 이론적 예상치와 잘 들어맞음을 확인할 수 있었다.



Normalized BVnc, Nd=2E15

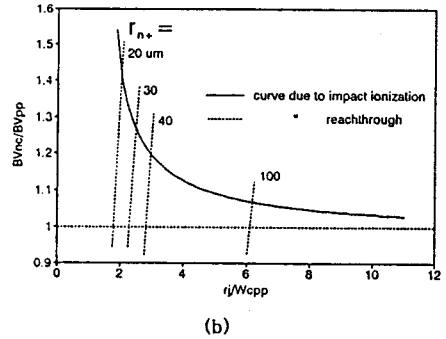


그림 3. 일차원(1D)의 경우에 대한 normalized parameter 곡선
(a) 항복 전압 (BV_{nc}),
항복전압이 발생하는 depletion 폭(W_{c,nc}),
전기장 (Ec_{nc})
(b) impact ionization과 reachthrough를 함께 고려한 항복전압(BV_{nc}) 곡선

실험적으로 NC 효과를 얻기 위해서 농도 2E15, top si 두께 5 μ m, buried oxide 두께 2 μ m, n-type의 SOI 웨이퍼를 이용하였다. 그림 1에서 보인 구조를 SOI의 top 실리콘에 이차원적으로 구현하기 위하여 그림 4와 같은 layout을 이용하였다.

사진 1에서 볼수 있듯이 NC효과를 구현하기 위한 다이오드와 curvature 효과를 구현하는 다이오드를 n+ 영역과 p+ 영역의 거리 반경이 같은 dimension으로써 제작하였다.

HP4145와 curve tracer를 이용하여 측정된 결과를 그림 3에서 보인 바와 같은 방식으로 표시할 경우 그림 5와 같다. 그림에서 기준으로 삼은 99.4 [V]는 curvature effect를 이용한 diode에서 측정된 항복전압이다.

curvature effect를 이용한 diode($r_n=40\mu$ m)는 n+영역과 p+영역의 거리에 무관하게 항상 일정한 항복 전압이 측정되었다. 이와 달리 negative curvature effect를 이용한 diode($r_n=40\mu$ m)는 두 영역의 거리에 영향을 받

는 측정치를 보였다.

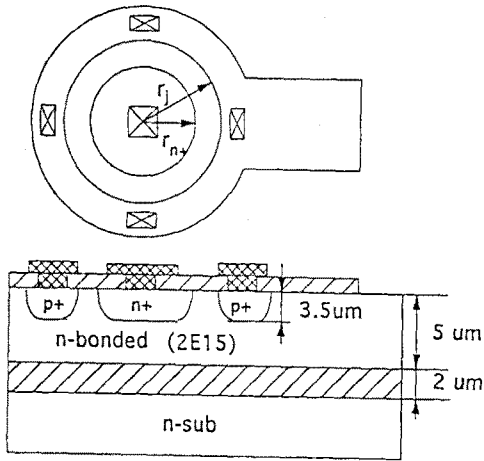


그림 4. NC 효과를 구현하기 위하여 제작된 소자의 평면도 및 단면도

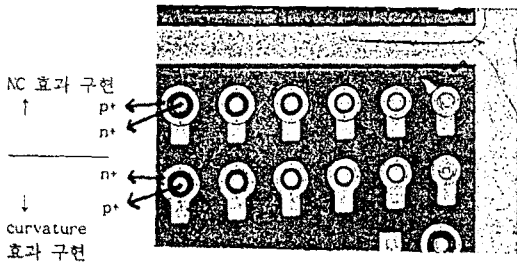


사진 1. 제작된 소자의 layout

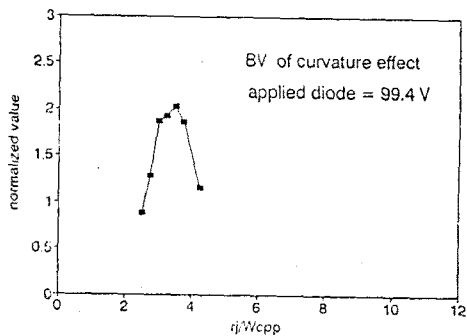


그림 5. 측정된 결과를 이용한

NC효과를 이용한 diode의 항복전압
curvature 효과를 이용한 diode의 항복전압(99.4V) 곡선.

이론적으로 예상했던 경향과 같이 impact ionization과 reachthrough에 의한 항복 전압 발생 경향을 보여주며 농도 2E15에의 일차원 항복전압 200 V보다도 큰 항복전압이 얻어질 수 있음을 알 수 있다.

4. 결 론

junction에서 발생하는 전기장을 효과적으로 분산시킴으로써 peak 전기장을 일차원의 경우보다도 작게 하는 작용을 하는 Negative Curvature(NC) 효과는 항복전압을 크게 향상시킬수 있는 새로운 방법이다.

시뮬레이션 수행 결과는 이론적인 예상과 매우 잘 일치함을 확인할수 있었다. curvature 효과와 negative curvature 효과의 실제 영향을 비교하기 위하여 SOI상에 같은 dimension으로 구현시킨 다이오드의 항복 전압을 측정하였다. 측정 결과는 이 제안된 이론이 항복 전압 향상을 필요로 하는 수평형 소자에서 효과적으로 적용될 수 있음을 알 수 있었다.

본 논문에서 제안된 방법은 오늘날 많은 연구가 진행되고 있는 SOI wafer를 이용한 수평형 소자에 응용될 경우 소자의 layout을 변화시키는 것만으로도 상당한 항복 전압 향상을 달성할수 있을 것으로 여겨진다.

참고 문헌

- [1] S. M. Sze and G. Gibbons, "Effect of junction curvature on breakdown voltage in semiconductors," *Solid-State Electron.*, vol. 9, pp. 831-845, 1966.
- [2] V. A. K. Temple and M. S. Adler, "Calculation of diffusion curvature related avalanche breakdown in high-voltage planar p-n junctions," *IEEE Trans. Electron Devices*, vol. ED-22, pp. 910-916, 1975.
- [3] B. J. Baliga and S. K. Ghandi, "Analytical solution for the breakdown voltage of abrupt cylindrical and spherical junctions," *Solid-State Electron.*, pp. 739-744, 1976.
- [4] V. Anantharam and K. N. Bhat, "Analytical solutions for the breakdown voltages of punch through diodes having curved junction boundaries at the edges," *IEEE Trans. Electron Devices*, vol. ED-27, pp. 939-945, 1980.
- [5] C. Basavanagoud and K. N. Bhat, "Effect of lateral curvature on the breakdown voltage of planar diodes," *IEEE Electron Device Lett.*, vol. EDL-6, pp. 276-278, 1985.
- [6] J. A. Appels and H. M. J. Vaes "High-voltage thin layer devices(Resurf devices)," in *IEDM Tech Dig.*, 1979, pp. 238-241.