

DEVS 시뮬레이션을 이용한 패킷망 구조의 성능 분석

이왕재, 이석필, 지승도*, 박삼희

연세대학교 전기공학과

*한국항공대학교 전자계산학과

이산 사건 모델링은 복잡한 통신 시스템, 공장 자동화, 그리고 컴퓨터 시스템 등의 분석 및 설계 분야에 있어서 점점적 응용추세를 보이고 있다. 특히, 강력한 프로그램 언어의 개발 및 워크스테이션의 출현은 이산사건 모델링의 컴퓨터 시뮬레이션을 가속화시켰다. Zeigler에 의해 개발된 DEVS 형식 (Discrete Event System Specification formalism)은 이산 사건 모델들의 계층구조적 모듈화 방법을 제공해 준다. 역시 Zeigler에 의해 구현된 DEVS-Scheme은 DEVS 형식과 그에 관련된 추상 시뮬레이터 개념을 LISP을 확장한 객체지향 언어로 구현한 것으로 이산 사건 시스템의 모델링과 시뮬레이션을 위한 종합적 도구로서, 많은 학문적 업적 및 응용사례를 낳았다. DEVS개념은 시스템 객체 구조(System Entity Structure)와 모델베이스(Model Base)라는 두개의 구성원을 갖는다. 시스템 객체 구조는 선언적 특징을 갖으며 구성원들의 분할, 분류, 결합관계등의 지식표현방법을 제공한다. 모델베이스는 절차적 특징을 갖는데, 각 모델은 동역학적으로 표현될 지식을 말한다. DEVS-Scheme은 구조적 지식 표현방법인 SES와 행동적 지식 표현방법인 MB를 제공하며, 두 지식 표현방법을 통합시킴에 의해 전체적인 시뮬레이션 환경을 제공한다.

본 연구는 DEVS 시뮬레이션을 이용한 패킷망 구조의 성능분석을 다룰 것이다. 패킷망 구조의 기본요소인 노드와 링크는 DEVS형식에 의해 독립적으로 표현되어 모델베이스(MB)에 저장되며, 각 노드와 링크들간의 연결구조는 시스템 객체 구조(SES)에 의해 표현된다. 또한 성능평가를 위한 실험장치(Experimental Frame) 역시 SES/MB 개념에 의해 구현된다. 이 실험장치는 데이터발생기들(Generators)과 분석기(Transducer) 모델로 구성된다. 최종적 시뮬레이션 모델은 이미 MB에 저장된 노드, 링크, 발생기, 분석기 모델이 SES로 저장된 네트워크 구조에 따라 자동 생성 및 결합되어 완성되어 진다. 생성된 시뮬레이션 모델을 통하여, 우리는 패킷망의 각종 경로선정방식(Routing Method), 패킷의 도착율, 패킷의 크기, 링크의 처리속도 등의 변수에 따른 각종 성능분석을 수행할 것이며, 아울러 기존의 해석적 방법과의 비교검증을 시도할 것이다.

주소 : 서울시 서대문구 신촌동 134
연세대학교 대학원 전기공학과 공과대학 234호
생체정보공학연구소
우편번호 : 120 - 749
전화번호 : 361 - 2768