CVD 텅스텐의 부착 및 누설전류 특성에 미치는 플라즈마 전처리의 효과

(Effects of Plasma Pretreatments on the Adhesion and Leakage current characteristics of CVD Tungsten)

인하대학교 금속공학과 이종무
삼성전자 임영진, 이종길

1. 서론

Selective W 막을 증착하기전에, n^+ diffusion 형성을 위한 이온주입 공정시 damage 받은 Si 기판의 표면부를 제거하고[1] contact hole opening 을 위한 dry etching 시 contact hole 내에 생성된 polymer 막을 제거함으로써 contact resistance 를 낮추기 위하여, SF_6[2] 또는 CF_4[3] 플라즈마 전처리 공정이 흔히 행하여 진다. 그러나 SF_6 에칭속도가 워낙 빨라 Si 기판표면이 과도하게 에칭되기 쉬우며, 이러한 과도한 Si 에칭은 수직방향과 수평방향으로의 Si 소모를 유발하고 그결과 누설전류가 발생하게 된다. 본논문에서는 SF_6 및 CF_4 플라즈마전처리가 SiH_4 환원에 의한 selective CVD-W막의 부착 및 전류 누설특성에 미치는 효과를 조사하였다.

2. 실험방법

p형 (100) Si 웨이퍼상에 표준 LOCOS 공정에 의하여 active region을 define 하였다. 그 다음 As 이온주입에 의하여 n^+/p junction을 형성한 다음 어닐링처리하였다. 이어 9,000Å 두께의 BPSG 막을 증착하고 사진식각공정에 의하여 contact hole을 open하였다. W 막을 증착하기전에 CF_4 플라즈마에칭을 contact hole opening 을 위한 RIE 의 마지막 단계로 행하거나 W 증착로내에서 SF_6 플라즈마 에칭을 행함으로써 contact hole의 바닥에 생긴 polymer 잔류물을 제거하였다.

이시편들에 대해 n^+/p diode 상의 contact hole내에 W 막을 SiH_4 환원법에 의하여 선택적으로 증착하였다. 완성된 시편들에 대해 contact resistance와 5 V 역바이어스하에서 누설전류를 측정하였다.

3. 결과 및 고찰

300℃에서 120초간 SiH_4 환원법에 의하여 W막을 증착한 contact hole과 scribe line 의 SEM 사진을 보면, W 막을 증착한 직후에는 아무런 이상이 없으나, W 막상에 Al막을 deposition한 데이어 alloy 공정 (450℃에서 30분간) 을 실시한 후에는 W막들이 박리됨을 자주 관찰하게 된다.

RIE 법에 의하여 contact hole을 opening하는 동안 contact hole 내에 생성된 polymer

를 제거하기 위하여 W증착장비내에서 W증착직전에 in situ SF_6 플라즈마 전처리를 실시하였다. (이때의 에칭조건은 rf power = 20 watt, 압력 = 50 mtorr, SF_6 flow = 30 cc/min, 시간 = 15 sec). 이어서 5000Å 두께의 W 막을 300℃에서 증착하였다. SEM 관찰에 의하면 SF_6 플라즈마 전처리한 W막들에 대해서는 W막이 떨어져 나온 경우를 전혀 발견하지 못하였으나 누설전류를 측정한 결과 W 막아래쪽의 n^+/p 접합에서 전류누설이 많이 발생함을 알 수 있었다. 또한 이러한 누설전류의 발생원인이 수직방향으로의 Si 소모 뿐만 아니라 H_2 환원시에 주로 나타나는 수평방향으로의 Si 소모에도 원인이 있음을 발견하였다.

한편, 다른 시편들에 대해서는 contact window opening을 위한 dry etching의 마지막 단계로 CF_4 플라즈마 에칭을 실시하였다.(이때 에칭조건은 rf power = 50 watt, 압력 = 150 mtorr, CF_4 flow = 45 cc/min, 시간 = 20 sec). 실험결과에 의하면, CF_4 플라즈마에칭 처리한 W 막의 경우 W막이 얇은 때에는 부착특성이 우수하고 contact resistance도 낮은 편이었으며, 전류누설도 적은 반면, W막이 두꺼울 때에는 부착특성도 나쁘고 contact reistance도 높은 것으로 나타났다.

H_2 환원(280℃, 30 sec) / SiH_4 환원(300℃)의 2단계 증착 방법에 의하여 형성된 W막은 부착특성은 우수하나 누설전류가 많이 발생한 반면, SiH_4 환원(300℃, 40 sec) / in situ annealing / SiH_4 환원(300℃)의 3단계공정에 의하여 형성된 W막은 부착특성 뿐만 아니라 누설전류특성도 우수하였다.

4. 결론

Contact hole 내의 polymer 막을 제거하기 위하여 W 막을 증착하기 직전에 실시한 SF_6 plasma 전처리는 Si에 대한 W막의 부착특성을 고양시키는 효과가 있는 반면 누설전류특성을 악화시키는 효과도 나타낸다. Contact hole opening을 위한 dry etching의 마지막 단계로 실시하는 CF_4 plasma 전처리로는 W막이 두꺼운 경우에는 부착특성이 나쁘고 contact resistance가 높은 W / Si contact을 얻게 되지만, W 막이 얇은 경우에는 부착특성이 좋고, contact resistance가 낮으며, 누설전류 또한 낮은 W / Si contact을 얻게 된다. SiH_4 환원에 의한 selective CVD W의 부착특성 및 전기적 특성은 SiH_4 환원 / in situ annealing / SiH_4 환원의 3단계 공정에 의하여 개선될 수 있다.

참고문헌

1) H. Kotant and Nagao, IEDM, 217 (1987).
2) O. Yamazaki, S. Shimizu, H. Sakamoto, K. Mitsuhashi, K. Ohtake and M. Koba, VMIC Conf. Proc. 151 (1989).
3) S. Wolf, "Silicon Processing for the VLSI Era, vol. 2, Lattice Press, 129 (1990).