SOI(Silicon-on-Insulator) 소자에서 후면 Bias에 대한 전기적 특성의 의존성

(Dependence of Electrical Characteristics on Back Bias in SOI Device)

서울시립대학교 강재경 박재홍 김철주

Abstract

In this study SOI MOSFET model of the structure with 4-terminals and 3-interfaces is proposed. An SOI MOSFET is modeled with the equivalent circuit considered the interface capacitances. Parameters of SOI MOSFET device are extracted, and the electrical characteristics due to back-bias change is simulated. In SOI MOSFET model device we describe the characteristics of threshold voltage, subthreshold slope, maxium electrical field and drain currents in the front channel when the back channel condition move into accmulation, depletion, and inversion regions respectively.

1. 서론

VLSI 시대를 맞이하여 소자의 크기가 submicron영역으로 되면서 punchthrough, 문턱전압(Threshold Voltage)의 변화, hot carrier 효과, Latch up 현상, soft error등의 여러 문제점들이 대두되었으며 이를 해결하기 위한 한 방법으로 SOI 기술의 필요성이 증대되었다.

SOI 기술의 장점으로는 집적도 증가, 소자간의 완전한 격리로 인한 용량결합(Capaccitive coupling)의 최소화, CMOS 회로에서의 latch-up 제거, Packing density 증가, 회로 속도의 증가, α입자와 같은 방사성에 대한 면역성(radiation hardness), 회로의 설계 및 layout에 큰 융통성 등의 여러가지 장점을 가지고 있으며 이와 동시에 3차원 IC에 대한 가능성을 시사하고 있다.

이에 본 연구에서는 SOI device parameter를 추출하였고, Simulation을 통한 SOI MOSFET의 특성을 평가하였다.

2. Modeling 및 Simulation

Modeling은 3개의 Interfaces와 4개의 terminals를 갖는 구조의 SOI MOSFET 소자를 대상으로 하였고 이를 capacitance를 이용하여 등가회로로 구성하였다.

Thin Film SOI MOSFET는 기존의 MOSFET와 달리 두개의 channel이 형성되며 소자의 동작은 front channel이 전도되었을 때 back channel이 Accumulation이나 Depletion되는 경우와 두개의 channel이 모두 전도되는 경우로 구분되어진다. 이와 같은 경우를 모두 고려하여 back bias를 accmulation, depletion, inversion 영역으로 분류하고 SOI층의 두께와 doping concentration을 변화시켜 가면서 Threshold Voltage, Subthreshold Slope, Maxium Electric Field, Drain Current의 특성을 평가하였다.

3. 결과 및 고찰

Threshold Voltage의 특성은 SOI층의 두께가 얇을수록 back bias에 강한 의존성을 나타낸다. 이러한 현상의 원인은 film이 얇은 경우에는 charge coupling효과에 의해 전면 channel이 영향을 받기 때문이다. 반면에 dose양에 대해서는 doping 농도가 높을수록 큰 변화를 나타낸다.

Subthreshold Slope의 특성과 Subthreshold Slope, Maxium Electric Field, Drain Current 특성도 위와 유사한 의존관계를 나타낸다. 후면이 Accumulation, Depletion, Inversion됨에 따라 각각의 특성이 변화함을 쉽게 알 수 있다.

Maxium Electric Field의 특성의 경우에는 후면이 Accumulation되었을 때 전위차가 최대가 되며, Depletion 영역에서 감소하다가 Inversion되었을 때 일정한 값을 유지하게 된다. 그러므로 back bias로 전계의 영향을 조절하여 carrier의 이동도나 transconductance를 향상시킬 수 있음을 알 수 있다. 이것은 thin film일 경우 더욱 큰 효과를 나타낸다.

Drain current의 변화 특성은 두 가지 경우로 분류될 수 있는데 Thick film SOI MOSFET의 경우에는 back bias가 증가함에 따라 drain current도 따라서 증가한다. 그러나 Thin film SOI MOSFET의 경우에는 Drain current가 감소했다가 다시 증가한다. 그러므로 back bias를 적절히 조절하면 증가된 drain current를 얻을 수 있음을 알 수 있다.

4. 참고문헌

1) K.K.Young, "Analysis of Conduction in Fully Depleted SOI MOSFET's", IEEE Trans. Electron Devices, Vol. 36, No. 3, pp. 504-506, 1989
2) H.K.Lim and J.G.Fossum, "Threshold Voltage of Thin Film SOI MOSFET's", IEEE Trans. Electron Devices, Vol. 30, No. 10, pp. 1244-1251, 1983
3) F.Balestra, M.Benachir, J.Brini and G.Ghibaudo, "Analytical Models of Subthreshold Swing and Threshold Voltage for Thin and Ultra-Thin Film SOI MOSFET", IEEE Trans. Electron Devices, Vol. 37, No. 11, pp. 2303-2311, 1990
4) D.J.Wouters, J-P Colinge, H.E.Maes, "Subthreshold Slope in Thin Film SOI MOSFET", IEEE Trans. Electron Devices, Vol. 37, No. 9, pp. 2022-2033, 1990