

## 이종 전자재료 JOINT 부위의 신뢰성에 관한 연구

A Study on Reliability of Solder Joint in Different Electronic Materials

신영의\* 김경섭 김형호

삼성전자

Y. E. Shin, K. S. Kim,

SamSung Electronics.

H. H. Kim

### Abstract

This paper discusses the reliability of solder joints of electronic devices on printed circuit board.

Solder application is usually done by screen printing method for the bonding between outer leads of devices and thick film(Ag/Pd) pattern on Hybrid IC as well as Cu lands on PCB. As result of thermal stresses generated at the solder joints due to the differences of thermal expansion coefficients between package body and PCB, Micro cracking often occurs due to thermal fatigue failure at solder joints.

The initiation and the propagate of solder joint crack depends on the environmental conditions, such as storage temperature and thermal cycling. The principal mechanisms of the cracking phenomena are the formation of kirkendal void caused by the differences in diffusion rate of materials, and the thermal fatigue effect due to the differences of thermal expansion coefficient between package body and PCB.

Finally, This paper experimentally shows a way to suppress solder joints cracks by using low- $\alpha$  PCB and the packages with thin lead frame, and investigates the phenomena of diffusion near the bonding interfaces.

### 1. 서 론

최근, 電子機器의 소형화·박형화·高機能化의 진전과 더불어 각종 표면실장 부품(SMD) 및 각 부품을 탑재한 배선 기판의 수요가 급속히 증가하고 있다. 수동 SMD제품으로는 적층 Chip 콘덴서, 적층 Chip 인더터 및 이것들을 일체화한 LC Filter등이 알려져 있다. 또한 배선기판으로는 L, C, R등의 수동소자가 내장 혹은 Chip으로 탑재되는 PCB 및 세라믹 다층 기판이 상품화되어 간다.

이러한 표면실장 부품을 탑재시에는 Soldering 기술을 이용해 탑재·조립을 하게 되며, 전자기기의 소형화·박형화 추세에 따라 전자부품과 기판을 기계적·전기적으로 접속하는 Solder joint 부위의 미세화에 따라 무엇보다도 큰 문제점으로 대두되는 것은 이종 재료간의 접합·접속에 의한 Joint 부위의 신뢰성 문제이다. 다시 말해 전자기기의 전원 Signal의 ON/OFF에 따른 온도변화 및 사용환경 분위기에 따른 온도변화에 따라, Solder joint 부위에서는 IC를 내장한 PKG본체와 Print기판과의 열팽창계수차에 의해 발생하는 온도변화에 따라 접속부위에 Stress가 발생하여, 열파로 파단에 이르는 등 신뢰성 문제에 치명적인 악영향을 미치게 된다.

본 보고서는 Solder joint 부위의 신뢰성을 평가하여, 접합부위의 Crack 발생 방지안을 검토하였다.

## 2. 도입 배경

전자부품·機器·System의 실장에 대한 접합·접속은 일반적으로 다음의 4개의 계층으로 분류된다.

- 제 1 계층 : 반도체 Chip 내부의 상호 접합·접속
- 제 2 계층 : 반도체 Chip의 단자와 Package의 도체(Lead)간의 접합·접속
- 제 3 계층 : Package 부품등의 외부 Lead와 회로 기판과의 접합·접속
- 제 4 계층 : 회로기판 상호의 접합·접속에 의한 System 구성

예를 들어 반도체 Wire bonding은 제 2 계층에 속하고, Print 배선판의 전자부품 탑재는 제 3 계층에 속해, 이 접속·실장에는 여러 가지 Micro 접합법이 채용되고 있다. 이러한 Monolithic 접착회로, Hybrid IC, Print 배선판에 대한 치수는 매년 미세화되는 경향이며, 여기에 따른 접합·실장기술에 대한 요구 특성도 까다로워지고 있다.

여기서 제 3 계층에 해당되는 접합·접속기술은 Soldering기술이 이용되며, Solder재료의 공급방법으로는 주로 Screen printing법을 이용하고 있다. Screen printing법으로 공급되는 Solder재료는 Solder paste로 셰, 가장 폭넓게 사용되는 것은 Sn-Pb 계열이다. 여기에 사용목적, Pad(전극)의 종류에 따라 Cu, Ag의 미량의 첨가물을 부가시키는 경우도 있고, 가열온도의 저온화를 위해 Bi, In, Sb등의 저융점 재료를 미량으로 첨가시킨 것도 개발되고 있다.

표 1은 Solder paste 재료의 종류 및 특성을 나타낸 것이다, 그림 1은 미세 접합·접속에 요구되는 기계적 특성 및 전기화학적 특성을 나타낸 것이다. 이러한 요구조건을 완벽히 만족하는 Solder 재료는 아직 개발되지 못하고 있으며, 접속 부위의 미세화에 따른 Joint부위의 결함 및 Crack을 방지하는 것은 신뢰성 측면에서 매우 중요한 과제이다.

또한 Solder joint Crack 발생 원인으로는

- 1) 異種材料間의 열팽창계수차에 의해 발생하는 Thermal strain·stress.
  - 2) Assembly 공정의 불량 및 초기 접합불량.
  - 3) 접합계면 부근에 형성되는 異種材料의 Diffusion rate 차에 의한 Kirkendal void 등을 들 수 있다.
- 상기의 3가지 항목의 개략적인 내용을 기술하면 다음과 같다.

표 1. 납땜 합금의 기계적 특성

Table 1. Mechanical properties of Solder Alloy

Alloy composition	Liquidus, °C	Solidus, °C	Ultimate tensile strength $10^3 \text{ lb/in}^2$	Uniform elongation, %
42Sn/58Bi	138	138	9.71	1.3
43Sn/56Pb/14Bi	163	144	5.60	2.5
30In/70Sn	175	117	4.67	2.6
63Sn/37Pb	183	183	5.13	1.38
60Sn/40Pb	190	183	4.06	5.3
15Sn/82.5Pb/2.5Ag	280	275	3.85	12.8
96.5Sn/3.5Ag	221	221	8.36	0.69
95Sn/5Ag	240	221	8.09	0.84
95Sn/5Sb	240	235	8.15	1.06
85Sn/10Pb/5Sb	230	188	6.45	1.40
95Pb/5Sb	295	252	3.72	13.70
95Pb/5In	314	292	3.66	33.0

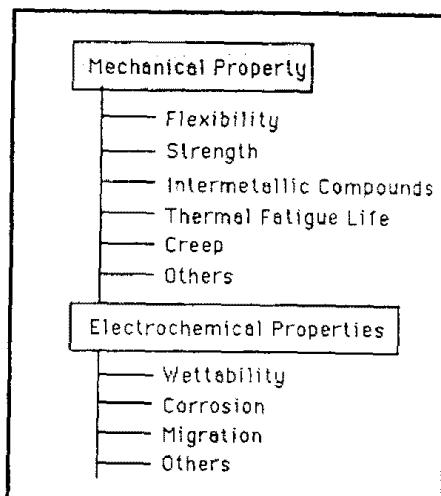


그림 1. 미세접합에 요구되는 기계적, 전기적, 화학적 특성

Fig. 1 Mechanical, Electric and Chemistic Characteristics of Micro Joint with fine size

### 1) 異種材料間의 열팽창계수 차

전자부품 機器는 기본적으로 열팽창계수가 다른 기판상에 LSI package를 탑재·접속하고 있다. 따라서 사용중의 환경·온도·습도 및 소자의 발열에 의한 온도변화에 따라 상대적으로 열변위가 반복적으로 발생하여, 접합부위에 Micro crack이 발생하여 접합부위에 파단까지 이르게 된다.

이것은 열변위:  $\Delta \mu$ , 열팽창계수:  $\alpha$ , 온도차:  $\Delta T$ , Package size:  $l$ 에 의존하며, 특히 LSI package의 대형화에 따라 열 Stress는 증대된다. 또한 표면실장형 Package는 삽입형 Package에 비하여 접속면적이 작아져서, 단위면적당의 응력 애곡이 증대되기 때문에 Crack에 취약하다.

그림 2에 미세 Solder joint부위의 단면구조와 Shear stress에 의한 열전단 변위를 나타내었다. 접합부의 파괴종류는 정적인 파괴, 반복 열용력 외 곡에 의한 파괴, Creep파괴 및 전동에의한 파괴등이 있다. 표 2에 표면실장형 LSI에 한정되지 않은 Soldering에서의 열기계적 신뢰성 요인 및 평가식을 나타내었다.

## 2) Assembly 공정의 불량 및 초기 접합불량

초기 접합후 Solder joint부에서의 미접합부의 발생원인은 Solder와 피접합금속간의 Wettability가 나빠서 발생하는 경우가 많다. 이 초기 접합불량(피접합 부위 : 접합 면적의 1 ~ 10%)부위에 용력이 집중해, Crack으로 진전하는 경우도 적지 않다. (그림 8 참조)

Wettability는 그림 3에 나타난 것처럼  $\gamma_s$ 가 크고 상대적으로  $\gamma_{sl}$  및  $\gamma_{l}$ 이 적을수록 Wettability가 좋다고 설명할 수 있다.

다시 말해  $\gamma_s > \gamma_l \cos\theta + \gamma_{sl}$ 이 성립되면 Wetting이 진행된다고 할 수 있으며, 이 계면 Energy가 적을수록 Wettability가 향상된다. 이 계면 Energy를 작게하는 역할로 Flux가 Solder에 첨가된다. 그러나 모든 금속이 용융된 Solder와 피접합금속간의 계면 Energy가 적다고 반드시 Wettability가 좋은 것은 아니며, 용융된 Solder에 대한 피접합금속의 용해도와는 관련성이 있어, 이 용해도가 크고 계면 Energy가 적을수록 Wettability가 좋다고 결론지을 수 있다.

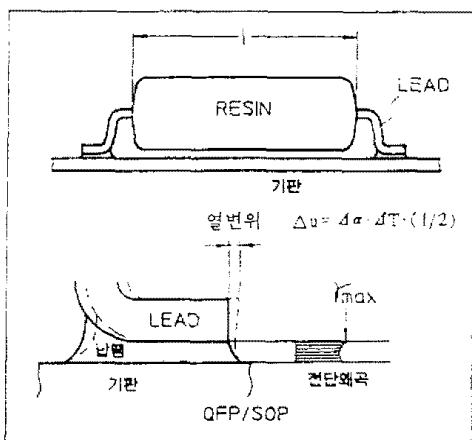


그림 2. 납땜 접합부위의 단면 구조와 열전단 변위

Fig. 2 Cross Sectional View and Thermal Shear Stress of Solder Joints

표 2. 신뢰성 요인 및 평가식

Table 2 Reliability factors and Evaluation equation

분류	항 목	평 가 식
열기계적 신뢰성	정적파괴	$\sigma = E \epsilon^n$ $\sigma$ : 용력 E: Young율 $\epsilon$ : 왜곡 n: 가공경도계수
	열피로파괴	$N_f = C \cdot f^m (\Delta \epsilon_p)^n \exp \left( -\frac{Q}{kT_{max}} \right)$ N <sub>f</sub> : 수명 C: 재료정수 m,n: 지수 f: 반복주파수 $\Delta \epsilon_p$ : 소성왜곡진폭 k: Boltzmann's 정수 Q: 팔성화 Energy
	CREEP 파괴	$T(t + t_r + A) = B - C t_c$ T: 사용온도 t <sub>r</sub> : 파괴까지의 시간 A, B, C: 재료정수 t <sub>c</sub> : Creep 강도
	진동파괴	$f = \frac{1}{2\pi} \sqrt{\frac{k}{m}}$ f: 고유 진동수 k: 소프링정수 m: 중량

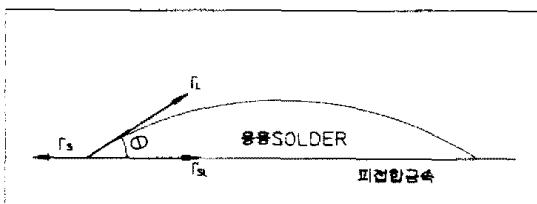


그림 3. 납땜 합금과 피접합재의 Wettting 거동

Fig. 3 Wetting behavior between solder alloy and base metal

## 3) 접합계면 부근에 형성되는 이종재료간의 Diffusion rate 차에 의한 Kirkendal void

접합 계면상에 형성되는 합금반응층은 각 원소의 확산 속도의 차이에 의해 계면부근에 Void가 형성되며, 이 Void를 Kirkendal void라고 한다.

이 Kirkendal void가 Crack의 Initial point가 되어 전단용력에 의해 Crack이 진전하게 된다. 특히 이 현상이 Lead frame의 전기적 특성(전기 전도도, 열전도도), 소자로부터의 signal을 기판상으로 전송하는 전송 속도 등을 고려하여 Cu-Alloy 계열의 재료를 이용할 때 특히 이 현상이 두드러진다. 다시 말해 계면상에 형성되는 Cu-Sn 계열의 금속간화합물 Cu<sub>3</sub>Sn(ε 충), Cu<sub>5</sub>Sn(η)은 brittle해서 이 금속간화합물 내 및 계면층에 void가 형성되어 용력이 발생하게 되면 Crack으로 진전하게 된다. 그림 4는 접합부에 형성되는 합금 반응층을 모의적으로 나타낸 것으로, 이 합금반응층내의 각 원소의 확산속도의 차에 따라 접합 계면부근에 Void가 발생하게 된다. 또한 Void의 생성위치는 각 원소의 조성에 따라 다르다. 일반적으로 Sn-Pb계열의 Solder를 사용할 경우에는 Void는 1) Solder와 ε 충의 계면 2) ε 충 내에서 3) ε 충과 η 충계면에서 형성하게 된다.

Kirkendal void는 미세 전자·접합 프로세스에서 sub micron부터 수  $\mu\text{m}$  크기의 직경까지 성장한다. 이 Void의 크기는 재료의 물성치, 사용환경 분위기에 의존하게 된다. 표 3은 표면 실장 Package에서 Soldering 신뢰성에 미치는 원인을 재료요인, Process, 구조요인으로 분류한 것이다. 상기에서 열거한 바와 같이 Crack 발생을 방지하기 위해서는 재료의 선정이 point가 되며, 재료선정 기준으로는 열팽창 계수, 확산계수, 계면 Energy, 피접합금속에 대한 용해도, 금속간 화합물의 두께 및 기계적·물리적 특성 등을 고려해야 한다.

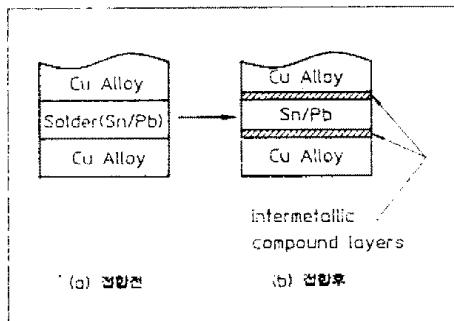
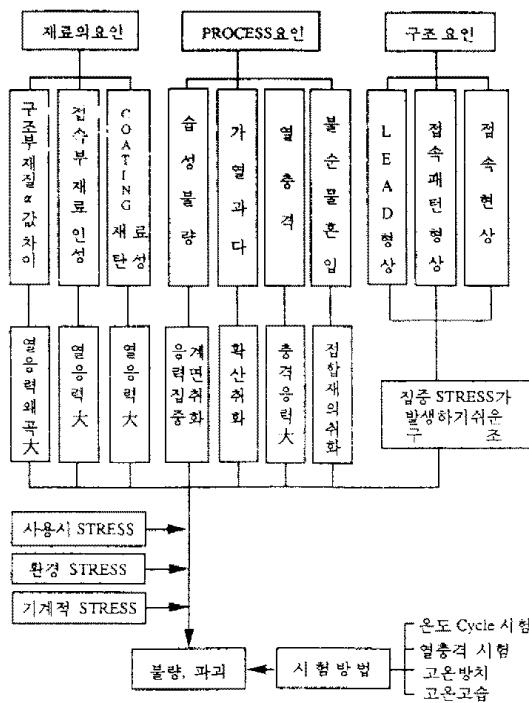


그림 4. 접합 계면부근의 확산 거동

Fig. 4 Behavior of metal diffusion near bonding interface

표 3. 표면 실장 Package에서 납땜 신뢰성에 미치는 요인

Fig. 3 Wetting behavior between solder alloy and base metal



### 3. 실험 장치 및 실험 기자재

본 보고서는 Solder joint 부위의 신뢰성 평가 실험으로 T/C(Temperature Cycle)시험으로 평가했으며, Temperature Cycle Condition은  $-65 \sim 150^\circ\text{C}$ 이며, 1 cycle은 30분으로 그림 5와 같다.

또한 Assembly 공정중 Reflow 장비는 Hot Air Circulation 방식을 이용하였다. 실험 기자재로는 우선 Lead frame은 두께 0.10, 0.15  $\text{mm}$  42-Alloy와 두께 0.10  $\text{mm}$  42-Alloy에 Cu 도금막을 양면으로 0.025  $\text{mm}$  deposition한 3종류의 Lead frame을 사용하였다.

각각의 Lead frame은 Finishing 공정으로 Sn 도금 막이 약 0.007  $\text{mm}$  두께로 형성되어 있다. Solder 재료는 Sn-Pb-Ag(62-36-2%)의 paste를 사용했으며, 기판은 FR-4 및 Low- $\alpha$  PCB를 이용했다. 한편 Solder joint 부위의 초기 접합상태 및 T/C에 따른 경시변화는 SEM 및 SEM에 부착된 EDX(Energy X-Ray Analysis)을 이용해 관찰·분석했다.

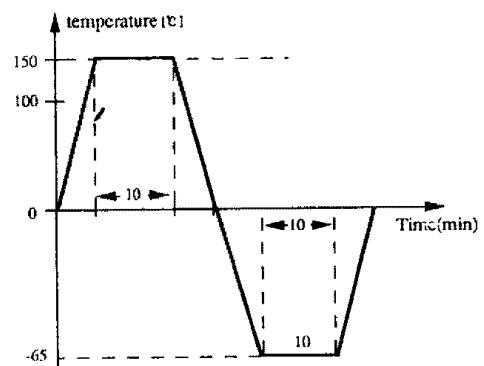


그림 5. 온도 사이클 시험의 조건

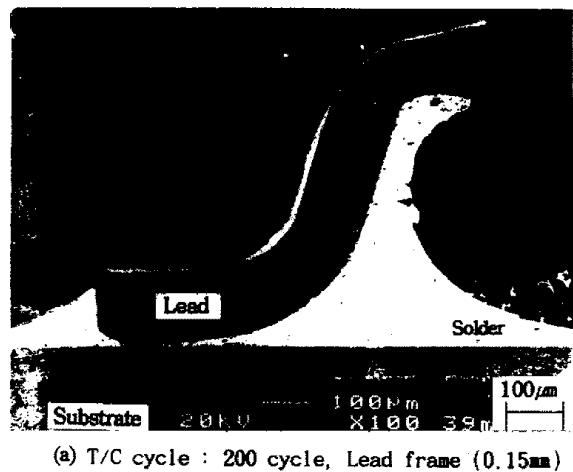
Fig. 5 Conditions of Temp. Cycle test

### 4. 실험 결과

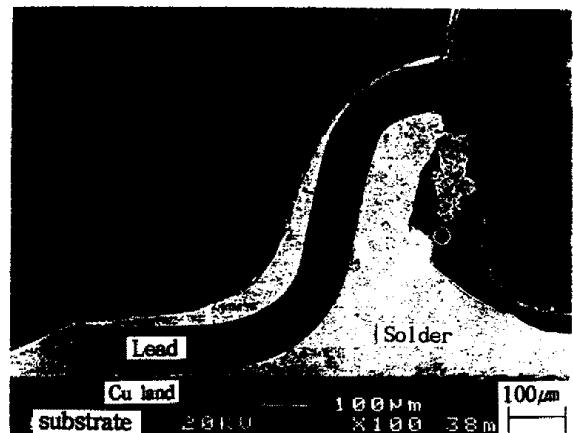
그림 6은 Reflow후 T/C 200 cycle 경과한 Solder joint 부위의 단면을 SEM을 통해서 관찰한 것으로 그림 6의 (a)는 Lead Frame의 두께가 0.15  $\text{mm}$ , (b)는 0.10  $\text{mm}$ 의 것이다. 그림과 같이 두께가 0.15  $\text{mm}$ 의 경우는 Solder fillet의 중앙 부위에서 Crack이 발생하고 있으며, 두께가 0.10  $\text{mm}$ 의 Lead frame의 경우는 접합부위가 안전함을 알 수 있다. 이것은 Lead frame의 두께 축소에 따른 Solder joint 부위에 Stress를 감소시켜, Lead의 Flexibility를 향상시킴으로써 나타난 결과이다. 또한 그림 7은 두께 0.10  $\text{mm}$  Lead frame에 Cu 도금막을 표면상에 25  $\mu\text{m}$ (0.025  $\text{mm}$ ) 형성시킨 것으로 T/C 200 cycle의 반복된 열응력에도 Solder joint 부위가 안전함을 알 수 있다. 이것은 동일한 두께의 Lead의 경우 42-Alloy에 Cu가 Flexibility가 좋아 열응력에 의한 용력완화 작용에 기인한 것으로 판단된다.

그림 8은 Solder와 피접합금속(Lead)간의 Wettability가 나빠서, 미접합부의 초기 접합불량 부위가 Crack의 Initial point가 되어 전전된 것을 나타낸 것이다. 한편 그림 9는 T/C에 의해 접합계면 부근에 형성된 Cu-Sn계의 금속간 화합물  $\epsilon$  층( $Cu_3Sn$ )에서 Crack이 발생하고 있다.

또한 기판을 Low- $\alpha$  PCB(C.T.E :  $1.2 \times 10^{-5}/^{\circ}\text{C}$ )를 사용한 경우 Normal기판 FR-4(C.T.E :  $1.5 \times 10^{-5}/^{\circ}\text{C}$ )에 비해, Solder joint 부위의 Crack 발생빈도가 적은 것도 별도 실험으로 확인했다. 이것은 반도체 Chip을 내장한 Package의 열팽창계수의 차가 상대적으로 작은 것으로부터 기인한 것이다.



(a) T/C cycle : 200 cycle, Lead frame (0.15mm)



(b) T/C cycle : 200 cycle, Lead frame (0.10mm)

그림 6. 납땜 접합부위의 단면도

Fig. 6 Cross Sectional View of Solder Joints

## 5. 결 론

Solder joint 부위의 신뢰성 평가를 T/C (Temperature Cycle)를 통해 접합부위를 관찰·분석해, Solder joint 부위의 Crack 방지안을 검토했다.

실험을 통해 얻어진 자료는 다음과 같다.

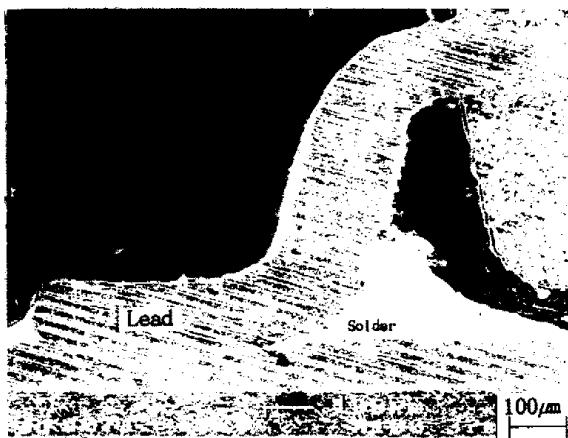


그림 7. 납땜 접합부위의 단면도  
(리드에 銅도금 : 25μm)

Fig. 7 Cross sectional view of solder joints  
(Cu plated lead, deposition thickness : 25μm)

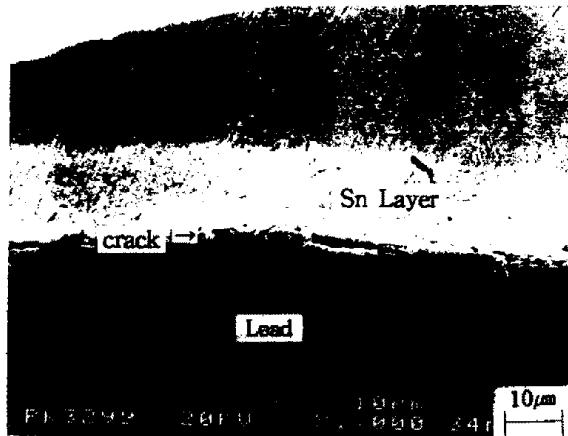


그림 8. 공정 불량으로 인한 크랙

Fig. 8 Initial point of crack due to bad assembly process

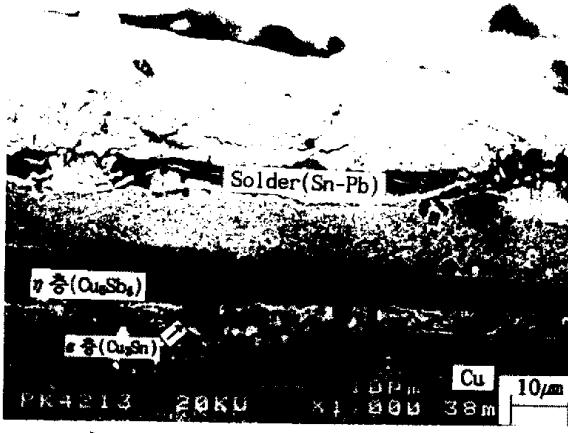


그림 9. 금속간 화합물에서의 크랙 단면도

Fig. 9 Cross Sectional View of intermetallic compound layers

- 1) Lead frame의 두께를 축소( $0.15 \rightarrow 0.10\text{mm}$ )함으로써, Flexibility가 향상되어 Solder joint 부위에 Strain Stress가 감소되어, T/C (200 cycle,  $-65 \sim 150^{\circ}\text{C}$ )에 따른 접합부의 Crack을 방지하였다.

- 2) 동일한 두께(0.15mm)의 Lead frame을 조립·  
탑재 공정에 사용했을 때, Lead의 소재가 42-Alloy보다 Cu계열의 소재가 Flexibility가 좋아,  
온도 변화에 따른 Solder joint 부위의 응력완화  
작용으로 인해, Crack 발생률이 당연히 낮으며  
42-Alloy 소재에 Cu 도금막을 형성한 경우도  
Crack 발생을 억제한다는 것을 실험적으로  
확인하였다.
- 3) Lead frame의 소재를 Cu계열을 사용했을 시  
에는 Lead와 Solder 계면 부근에 형성되는 금속  
간화합물(Cu-Sn계)이 brittle해서, Shear stress  
에 의해 Crack이 발생하기 쉽다는 것을 실험을  
통해 확인했으며, 전자·제품의 탑재 및 T/C 등  
신뢰성 평가실험에서 형성되는 합금 반응층의  
생성·성장 및 반응층의 기계적·물리적 특성을  
고려하여 Lead frame 및 Solder의 재료를 선정  
해야 한다.
- 4) PCB 기판을 Low- $\alpha$ 로 사용함으로써, Solder  
joint 부위의 Crack 발생 빈도를 줄일 수가 있  
다.
- 5) 전자부품의 이종 재료간의 접합시에는 재료의  
열팽창계수를 비롯하여 사용분위기, 온도변화에  
따른 재료의 물성치를 고려하며, 특히 Solder·  
joint 부위의 응력완화 작용으로 Solder 자체의  
Ductility를 향상시키는 것도 접합부의 신뢰성을  
향상시키는 향후의 과제이다.

#### 참고 문헌

- 1) 日立製作所 : 반도체 사업부편 ; 표면실장 PACKAGE의  
실장 기술과 신뢰성 향상, 기연정보  
CENTER, (1988)
- 2) 安剖 可伸 : 용접학회 Micro 접합 위원회,  
MJ-S-20-88, (1988)
- 3) 竹本 正, 佐藤 了平 : 高信頼度 Micro soldering  
기술, (1991), 211.
- 4) 신 영 의 : 용접학회논문집, Vol.10, No.10,  
(1992), 144.
- 5) 신 영 의 : 용접학회논문집, Vol.11, No.1,  
(1993), 202.
- 6) Lau, J. H. : Solder Joint Reliability ; Theory and  
Applications, Van Nostrand Reinhold,  
New York, NY. (1991)