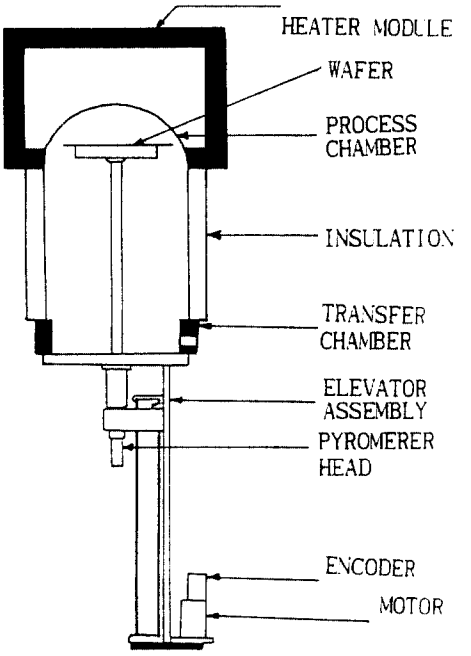
Hot-Wall RTP (Rapid Thermal Processing)을 이용한 Silicon 공정연구 (I)

천희곤, 구경완*, 안강호**
울산대학교 재료공학과
* 충청전문대학 전자과
** 생산기술연구원

소자의 크기가 점점 축소됨에 따라, 제조공정에서 부딪치는 가장 큰 문제점은 Junction 형성후에 진행되는 열공정에서 진행되는 dopant들의 확산을 Control 할 수 있는 Thermal budget을 최소화 시킴으로서 얻어진다. Junction이 형성된 뒤 진행되는 고온 열 공정으로는 BPSG flow, Contact Anneal, Silicide anneal 등이 있는데 4M급 이하의 DRAM 제조공정에서는 900℃ 근방에서 15 ~ 60분간 진행된다. 이온주입공정으로 주입된 각 dopant 들이 전기적으로 activate 되기 위해서는 두 과정이 필요한데 첫째, Si 격자내의 interstitial site에 위치한 각 dopant들이 substitutional site로 이동해야 되며, 둘째로는 이온주입에 의한 Si격자내의 격자손상이 회복되어야 한다. 상기 두가지 과정에서는 약 900℃ 이상의 thermal energy가 필요하다. 그러나, 64Mb DRAM 에서는 P+(boron) Junction depth는 0.15 ㎛ 이하로 되어야만 고집적화된 DRAM 소자가 정상적으로 동작할 수 있다. 이와같이 얕은 junction이 얻어지기 위해서 모든 후열처리가 850℃ 이하에서 이루어져야 한다. 1980년도 중반까지는 이러한 thermal energy를 diffusion furnace 에서 얻을 수 있었으나, 80년대 중반부터 고온의 열에너지를 수초동안 가열함으로써 annealing 효과를 얻을 수 있는 Rapid Thermal Processing(RTP) 공정이 등장하여 주목을 끌고 있다. 초기의 RTP공정은 할로겐 lamp 또는 Arc lamp을 이용한 Cold Wall RTP방식을 이용하였으나, 본 연구팀은 SiC bell jar heating방법의 Hot-Wall RTP 시스템을 이용한 1차년도 결과를 발표할 예정이다.

그림. Hot-Wall RTP reactor의 단면도



본 연구는 1992 년도 한국과학재단 연구비에 의해서 수행되었음.