

전력계통 시뮬레이터의 기술현황과 국내개발의 방법론 고찰

◎ 김 정훈, * 이 봉용, * 심 건보, * 신 중린, ** 이 흥재, # 권 태원, ## 윤 용범, ## 이 철휴
* 홍익대학교, ** 건국대학교, # 광운대학교, ## 한전기술연구원

A Study on the Power System Simulator Technologies for the Domestic Development

◎ J. H. Kim, * B. Y. Lee, * K. B. Shim, * J. R. Shin, ** H. J. Lee, # T. W. Kwon, ## Y. B. Yoon, ## C. H. Lee
* Hong-Ik University, ** KonKuk University, # Kwangwoon University, ## KEPCO Research Center

< Abstract >

Recently, the analysis of power systems is transferring from analytical techniques to simulation because it is difficult to analyze accurately the phenomena occurred in complicated and huge power systems. Digital computers are used popularly to analyze the phenomena of power systems. But real-time simulators were used due to the limitation of digital computer - real time analysis, non-linearity and so on - and rapid development of digital technologies.

In this paper, we discuss the advanced foreign power system simulators and the conceptual designs for the KEPCO power system simulator have been drawn for the domestic development.

위의 분류는 본질적으로 발전시스템의 구현방식에 따른 것으로서 이하 각 항목별로 장단점을 간략히 살펴보기로 한다.

1) 항에 기술한 회전기기 방식은 소용량의 발전기를 이용하여 발전시스템을 구성한 것이다. 따라서 송전선과 부하 역시 발전된 전력을 소비할 수 있는 수준의 축소형 모델이 사용된다. 이 방식은 후술할 여타의 방식들에 비하여 비교적 실제와 가장 근접한 시뮬레이션이 가능하지만 대형 계통의 구성시 그 설비 규모가 확대되며, 유지보수가 어렵고 전력 소모도 크다는 단점이 있다. 이러한 이유로 스위스에서 회전기의 소형화를 모색하는 연구가 시도된 바 있으나, 특기할 만한 사항은 없으며 현재 기술의 흐름도 역시 기 설치된 설비를 제외하고는 지양하고 있는 추세에 있다.

2) 항에 기술한 아날로그형 시뮬레이터는 회전기형의 단점을 해소하기 위하여 발전기 모형을 아날로그 전자회로로서 구성한 것이며, 따라서 송전선과 부하 역시 전자회로 수준의 전력을 소비할 수 있는 소용량의 것이 사용되고, 회전기형에 비해 공간적 측면과 유지보수, 전력소비의 측면에서 대단히 효율적이라고 할 수 있다. 이의 실례로는 스웨덴의 ABB 시뮬레이터와 일본의 APSA를 들 수 있으나, 구조면에서는 다음과 같은 약간의 차이점이 있다.

ABB 시뮬레이터의 발전기는 주파수, 위상각 및 전압을 고정시킨 형태이며, 보조계전기를 시험하기 위한 목적으로서 극히 짧은 시간대를 모의할 경우에는 적절하지만 동적 안정도로부터 중장기 동특성까지의 모의가 불가능하므로 일반성이 없다고 하였다.

APSA에서 사용되고 있는 아날로그형발전기는 히다치에서 개발한 디지털형 발전기와 병행해서 사용되고 있으며, 그 구조는 그림 1과 같이 PARK의 2축모형을 전자회로로서 구현한 것이다. 이는 아날로그형 발전기와 병행하여 사용되고 있는 디지털형 발전기의 주파수 특성이 저조한 점을 보강하고자 하는 의도일 것으로 추측되며, 뒤에 상술하겠지만 실제로 히타치의 디지털형 발전기 (360[Hz] 정도의 주파수 특성)에 비하여 광대역의 주파수 특성 (1 - 3 [kHz]) 을 갖는다. 그러나 이러한 아날로그식 발전기의 성능시험 결과가 EMTP결과대비 5 - 10[%] 정도로서 동작오차의 폭이 크며, 이는 주로 삼미분방정식의 구현을 위한 연산중복기의 내부잡음과 오프셋 등의 오차에 기인하므로 상세하게 곤란하다. 따라서 아날로그 형식의 발전기를 채용하는 것이 적절하다고 보기는 어려우며, 또 하나의 단점으로는 파라미터의 원격설정이 곤란하다는 점을 들 수 있다.

3) 항에 기술한 디지털형 시뮬레이터는 기본적으로 발전기를 디지털방식으로 구현하고자 하는 개념이지만, 송전선과 전력계통의 제반 부대설비를 구현하는 방법론에 따라 발전기, 송전선, 부하 및 부대설비들을 각각의 모듈별로 개발하고, 이를 조합하여 전체적인 전력계통 시뮬레이터를 완성하는 하이브리드형과, 시뮬레이터 전체를 병렬처리 방식으로 구현하는 순수 디지털 방식으로 분류할 수 있다. 이에 대한 자세한 분석은 다음 절에 기술하겠지만, 디지털형 발전기를 선택할

1. 서론

전력수요가 급증함에 따라서 전력시스템이 대규모화하고 있으며, 이에 따른 계통 제반현상들의 해석 및 운용이 어려워지고 있음은 주지하고 있는 바와 같다.

현재까지 이를 해결하기 위한 방법으로는 주로 디지털 시뮬레이션에 의존하고 있었으나, 실시간 규모에서의 정밀 시뮬레이션은 시간적으로 도저히 불가능하며, 따라서 모의하고자 하는 문제의 성격에 따라 여러가지 가정을 바탕으로 한 축약기법을 사용함으로써 개개의 문제에 대한 사별별 연구가 진행되고 있다.

그러나, 급후 초고압송전, 직류송전 및 각종 신기술의 적용이 필연적으로 예견되는 바, 이들의 적용에 따른 시스템의 종합적 현상과 예상치 못한 제반 문제점을 파악하고, 또한 여러가지 기기들의 성능검증을 위하여 전력계통 시뮬레이터가 필연적으로 요구되고 있음은 자명한 일이며, 전력기술의 선진화에 있어서 반드시 필요하다는 점은 재론의 여지가 없다.

따라서 선진각국에서는 다양한 형태의 전력계통 시뮬레이터를 이미 개발하여 사용하고 있으며, 본 연구에서는 시뮬레이터의 기술현황, 즉 기개발된 시뮬레이터의 구조적 특성과 이에 따른 장단점을 비교분석하여 보고 이를 통하여 국내에서 개발시의 가장 타당한 방법론을 고찰하여 보기로 한다.

2. 전력계통 시뮬레이터의 기술현황 및 방법론의 검토

전력계통 시뮬레이터의 구성은 크게 발전기, 송전선, 부하 및 제반 부속기기들로 대별할 수 있으며, 해외에서 현재 사용되고 있는 전력계통 시뮬레이터는 매우 다양한 형태이나 대개 다음과 같은 4가지 형태로 분류할 수 있다.

- 1) 축소형 (회전기기형) 시뮬레이터
- 2) 아날로그형 시뮬레이터
- 3) 하이브리드형 시뮬레이터
- 4) 디지털형 시뮬레이터

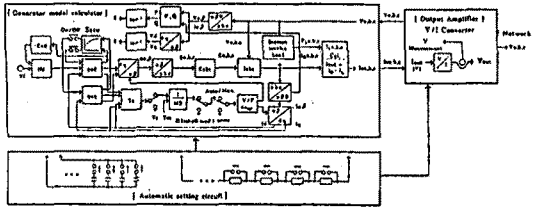


그림 1. 아날로그형 발전기의 구조

경우는 파라미터의 변환과 모델의 변환이 자유로운 장점을 들 수 있으며, 또한 마이크로 프로세서의 성능개선이 현재 급속도로 진행중이므로 수년 후에 개발 또는 도입예정인 우리의 경우에는 가장 적절한 것으로 판단된다. 그 외에도 디지털형의 경우는 부가적으로 보호계전기의 기능을 발전기 모듈에 추가할 수 있는 설계의 여지가 있으며, 주파수 특성의 측면에서도 향후 수년 이내에는 아날로그형을 충분히 능가할 수 있을 것으로 예상된다. 물론 현재의 기술로서도 수 [KHz]의 주파수 특성을 구현할 수는 있지만 비용면에서의 문제가 있다. 그러나 저렴한 가격의 고성능 신호처리 프로세서를 사용하면 아날로그 방식과 필적할 정도의 계산성능을 갖는 시스템을 비교적 저렴한 비용으로 개발할 수 있는 가능성이 충분하다고 판단된다.

3. 디지털형 시뮬레이터의 세부 검토

3.1 개요

앞절에서도 언급한 바와 같이 디지털형 시뮬레이터는 기본적으로 발전기를 디지털방식으로 구현하고자 하는 개념이지만 송전선과 전력계통의 제반 부대설비를 구현하는 방법론에 따라 다음과 같은 두 가지의 방법론을 생각할 수 있다.

1) 하이브리드형 시뮬레이터

발전기, 송전선, 부하 및 부대설비들을 각각의 모듈별로 개발하고, 이를 조합하여 전체적인 전력계통 시뮬레이터를 완성하는 방법으로서 일본의 APSA 시스템이 이러한 방식을 채용하고 있으며, 이 시스템에서는 발전기와 동특성 부하는 디지털 방식으로, 송전선과 변압기 및 기타 부대설비(Sh. C. Sh. R. 등)는 아날로그 방식을 채용하고 있다.

2) 디지털 시뮬레이터

이 방법은 최근에 주목되고 있는 병렬처리 방식의 컴퓨터를 이용하여 시뮬레이터 전체를 디지털 시뮬레이션으로서 구현하고자 하는 시도이며, 이는 다시 범용의 병렬처리 컴퓨터를 이용하는 방식과 전력계통 시뮬레이션을 위한 전용의 병렬처리 컴퓨터를 이용하는 방식이 있다.

이 중에서 '범용의 병렬처리 컴퓨터를 이용한 전체시스템의 디지털 시뮬레이션 방식'은 미국의 'YWI'에서 시도하고자 하는 방식으로서, 이는 주목적이 안정도 해석용이며, 송전시스템을 폐어서 임피던스로 모형화함으로써 시뮬레이터의 운용취지에는 어울리지 않는다.

따라서 가장 효율적인 시뮬레이터의 구조는 하이브리드 방식과 전력계통 시뮬레이션 전용의 특수 병렬처리 방식의 디지털 시뮬레이터로 귀결할 수 있으며, 다음에 위 방식의 대표적인 예인 일본의 APSA와 캐나다의 RTDS 시스템을 상세히 분석해보기로 한다.

3.2 하이브리드형 시뮬레이터의 구조 및 특성분석 : APSA 시스템

3.2.1. 개요

APSA 시스템은 일본의 히타치(Hitachi)와 후지(Fuji)전기에서 공동개발하여 관서전력에 설치한 시스템으로서, 대략 발전기 30기 정도의 규모이며, 시뮬레이션 시간대는 10-2 초부터 수분 정도까지로서, 계통의 안정도 해석이나 발전기 제어 등 주로 준동기 공진(SSR: Sub-Synchronous Resonance) 이상의 현상을 해석하거나 제어, 운용 및 계획 등에 사용할 목적으로 개발된 시스템이다. 이 시스템의 주된 특징으로서는, 최근에

발표된 RTDS시스템을 제외하고는 구미 각국과 일본의 타 시뮬레이터에서 축소형 발전기(회전기형) 또는 정적(static) 아날로그 전자회로형 발전기를 채용하고 있는데 반하여 디지털형 발전기를 사용하고 있는 점을 들 수 있으며, 동특성을 고려한 아날로그 전자회로형 발전기 역시 병행하여 사용하고 있는 점이다.

또한 대다수의 시뮬레이터는 구성기기의 파라미터만을 컴퓨터로 셋팅하고, 계통의 위상학적 구조(topological structure)는 수동전환 방식인데 반하여, APSA에서는 행렬(matrix)형 스위칭 방식을 사용하여 구성기기의 연결상태를 소프트웨어적으로 명시함으로써 자유롭게 변경할 수 있도록 시도한 점으로서, 이는 대형계통의 구성(Configuration)변경이 실제 운용시에 차지하는 작업의 비중을 고려한 것이다.

3.2.2. 개략적 구조

APSA 시스템의 전체적인 구성을 간략히 살펴보면 다음과 같다.

- 1) 주 전산 시스템
 - . 기억용량 32 [MB]의 호스트 컴퓨터 M660H 1대
 - . 2050/32 Work station 7대
 - . V90/50 Front end Processor 1대
 - . 5 [GB]급 데이터 저장장치 H6586-14/24 5대
- 2) 발전기
 - . 50 [V], 0.5 [A] 및 50 [V], 0.125 [A]급 30기
 - . 각 발전기는 파크변환(Park's Transform)을 사용하고, 워크스테이션에서 파라미터와 용량을 결정함
- 3) 발전기 제어
 - . 자동 전압조정기 및 조속기 30기
 - . 적용제어가 가능하며 워크스테이션에서 파라미터를 결정하는 방식
- 4) 송전선 : 50 [V], 0.5 [A], 300 유니트
- 5) 변압기 : 50 [V] / 50 [V], 3상용
 - . 발전기용 30대
 - . 선로용 10대
 - . 부하용 20대
- 6) 차단기
 - . 50 [V], 5 [A], 발전기용 30대, 선로용 20대
 - . 50 [V], 15 [A], 싸이리스터형 4대
- 7) 보호계전기 : 디지털형 20대 (워크스테이션 제어)
- 8) 부하 : 50[V], 0.25[A], 용량과 주파수 및 전압특성은 워크스테이션 제어
- 9) 기타 : surge arrester, 리액터, 콘덴서 등

3.2.3. 시뮬레이터의 전체적 구성

이 시스템의 전체적인 구성은 그림 2에 표시한 바와 같으며, 각 모듈의 구조와 성능을 요약하면 다음과 같다.

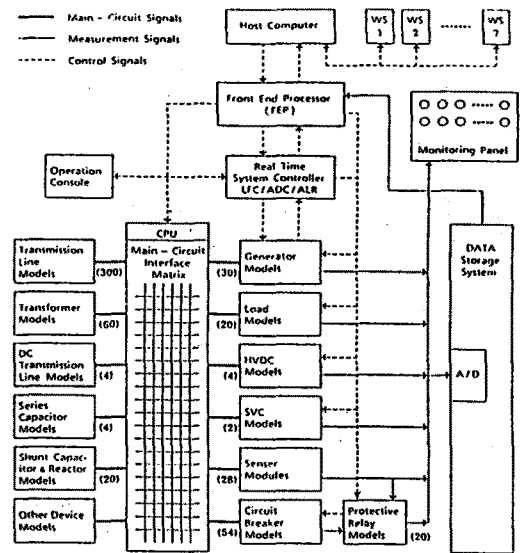


그림 2. APSA 시스템의 전체구성도

가. 1차 에너지 시스템 및 발전기 모형

1차 에너지 시스템의 구성은, 최초 개발시에는 마이크로 컴퓨터를 사용하여 디지털 또는 아날로그형 발전기 모듈과 결합, 사용하였으나 그 이후 조속기 및 축전동을 고려한 터빈모형을 발전기, 여자기 및 조속기와 결합시켜 4개의 중앙처리장치(CPU : 미국 인텔사의 8086 및 8087) 및 부동소수점 처리장치(FPU)로 분산처리함으로써 구현하였다.

최근에는 이를 32비트 형(80386/80387)으로 대체하여 축전동 모형을 포괄하였으며, 주파수 영역 역시 200 [Hz]에서 360[Hz] 까지로 향상되었다.

나. 송전선 및 변압기

송전선 모형은 인덕턴스의 증대와 소형화를 모색하기 위하여 규소 강심 코어를 사용하고, 가변콘덴서와 가변저항을 이용하여 3상선로의 상호리액턴스와 불평형 상태까지를 고려할 수 있도록 구성하였으며, 변압기 역시 아날로그형으로 구성하였고 파라미터는 외부 회전자 단자를 이용하여 변경할 수 있도록 하였다.

다. 차단기 및 보호계전기

차단기는 이 시뮬레이터의 전압수준이 50[V] 정도인 관계로 전자식 차단기(SSR : Solid State Relay)를 사용하였으며, 보호계전기는 자세한 자료가 없으나, 전체적인 구성으로 보아 마이크로 프로세서 또는 마이크로 컨트롤러 수준에서의 시뮬레이션 형태 또는 아날로그 혼합형일 것으로 추정된다.

라. 주 전산기

주 전산기는 기억용량 32 [MB]의 M660H를 호스트로 사용하였고, 보조 전산기로는 2050 / 32 워크스테이션과 V90 / 50 "Front End Processor"를 사용하였다.

마. 부하 모형

부하는 50[V], 0.25[A]급의 수동형(Passive)부하를 사용하였으며, 용량과 주파수 및 전압특성은 워크스테이션에서 제어하는 구조로 구성하였다.

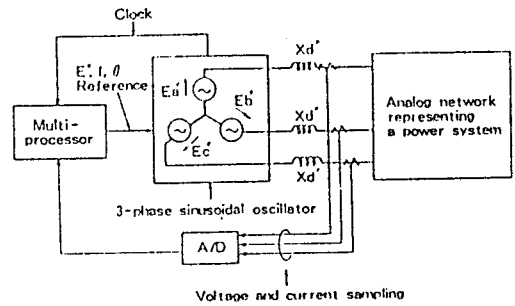
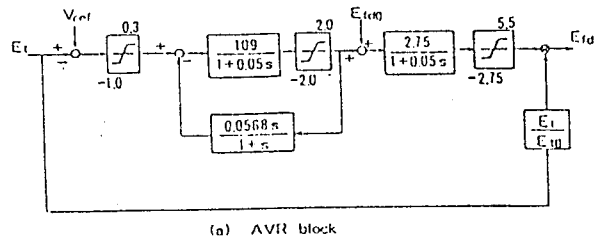
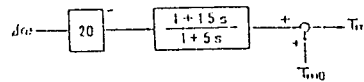


그림 4. 발전기 모듈의 구조



(a) AVR block



(b) GOV block

그림 5. 조속기와 자동 전압조정기의 모형

3.2.4 발전기의 상세구조

APSA시스템에서는 전술한 바와 같이 발전기 구현의 방법론으로서 다중 마이크로 프로세서를 사용하는 디지털방식과 전자회로로서 아날로그 전자회로 방식을 병행하여 사용하고 있다.

발전시스템의 전체구조는 그림 3에 표시된 바와 같으며, 실제로 이 그림에서 표시된 발전기 블록은 디지털과 아날로그의 두가지 방식으로 구현되어 있으나, 아날로그 형태에 대한 특성분석은 기 언급한 바 있으므로 여기서는 디지털 방식만을 살펴보기로 한다.

그림에서 터빈-축계, 조속기, 자동전압 조정기, 계통안정화장치(PSS)는 최초 개발시에는 마이크로 컴퓨터시뮬레이션 방식을 사용하였으나 자동전압조정기와 조속기는 다중 마이크로 프로세서로, 그 이외의 제어기능은 컴퓨터에서 관찰하도록 변경하였다.

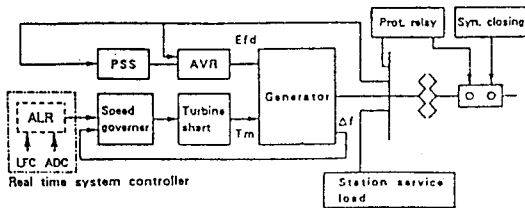


그림 3. 발전시스템의 전체구조

위 그림중 발전기 모듈의 상세한 구조는 그림4에 표시된 바와 같이 주 전산기와 동기된 다중 마이크로 프로세서 시스템에서 E^* , f , θ 를 계산하여 3-상 정현파와 발전기에 인가하는 구조로 되어있으며, 이 정현파 발전기의 구조는 통상의 유도전동기 등을 제어할 때 일반적으로 사용되는 방식과 같다.

발전기 제어를 위해 사용된 자동 전압조정기와 조속기의 구조는 그림 5와 같이 각각 3차와 1차모형으로 구성되어 있는데, 다른 형태의 구조를 가진 것도 적절한 차수의 범위내에서 실현이 가능하다.

발전기를 시뮬레이션하기 위한 흐름도는 그림 6과 같이 순차적인 구성으로 되어 있는데, 이를 인텔사의 16 비트 마이크로 프로세서와 부동소수점 연산처리장치인 8086/8087을 이용하여(현재는 386/387) 풀기 위한 시간은 1 스텝당 13[ms]가 소요된다.

이 시스템에서는 불평형 고장 발생시 야기되는 2 배수 주파수까지를 고려하였으므로, 50[Hz] 시스템을 가상하면 사논의 표본화 정리에 의하여 $50 \times 2 \times 2 = 200$ [Hz] 이상의 표본이 필요하므로 즉, 5 [ms]이내의 계산시간이 요구된다.

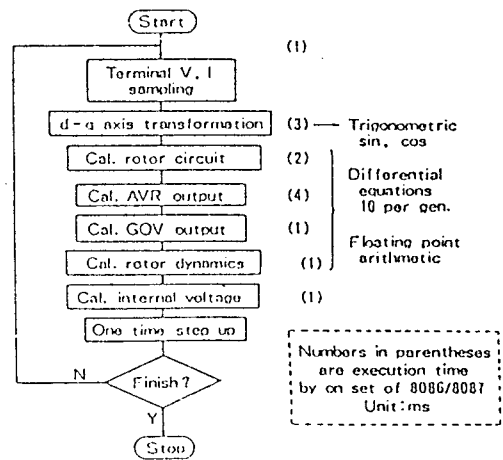


그림 6. 발전기 시뮬레이션의 흐름도

그러나 전술한 바와 같이 1 [Step] 당 13 [ms]의 시간이 소요되므로 APSA 에서는 이를 4 [set]의 CPU/FPU를 이용하여 병렬처리(본질적으로는 분산처리임)로 구현하였으며, 그 구조는 다음 그림 7과 같다.

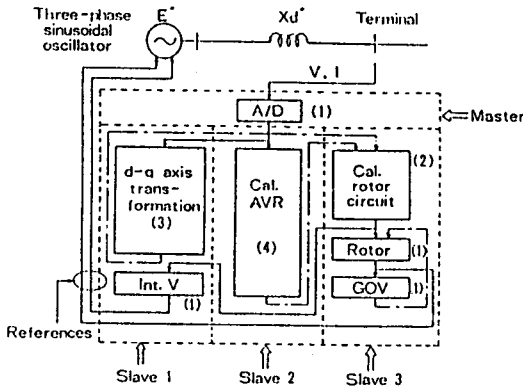


그림 7. 4개의 프로세서를 이용한 병렬처리

시스템의 구조는 위 그림에서와 같이 주프로세서(master processor)가 세개의 종프로세서(slave processor)를 제어하고, 또한 주 전산시스템과의 통신기능을 담당하고 있으며, 세개의 종 프로세서는 각각 그림 7에 표시된 바와 같은 역할을 분할 수행하게 되는데, 미분방정식의 풀이는 속도와 수렴성을 고려하여 "trapezoidal method"를 사용하였다.

회전자로는 대칭형(symetric rotor)만을 가정하였으며, 각 부분의 미분방정식은 파크의 기본식에 근거한 정밀모형을 사용하였다.

3.2.5 송전선 모델

APSA에서는 송전선 모델의 공간적인 크기의 제약성을 감안하여 소형철심 리액터를 사용하였으며, 이 경우에 시뮬레이션의 정도를 높이기 위하여 설정한 설계상의 기술과제는 다음 표 1와 같다.

표 1. 송전선 모형의 목표기능 및 기술과제

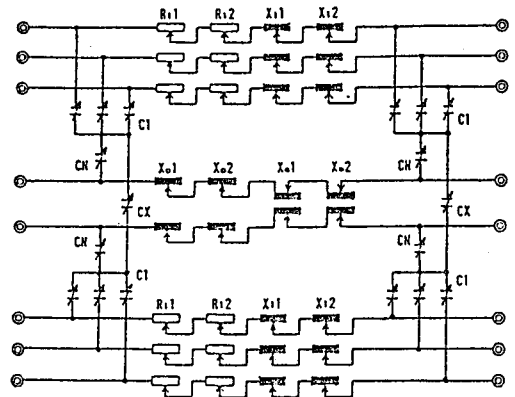
목표 기능	기술 과 제
각종계통 구성에 대한 적용성	. 2 회선 모의회로 방식 검토 . 500[KV]송전선 6.6[KV]배전선 영역을 적용 범위로 한 선로정수 설정방식 검토
고성능 실현	. 저손실 (L/R > 30) 실현 . 전류(1000[%]= 5[A], 2.5[A])까지 전류-임피던스 특성 및 100[%]직류분 (시정수 100[ms])에 대한 비포화 특성 실현 . 전압(600[%]=30[V])까지 대전압강도의 실현 . 사용상한 주파수 목표 3 KHz 실현
소형화, 경량화	. 대전류, 소형 리액터 개발

실제의 송전선로는 전기적으로 R, L, C 분포회로나 시뮬레이터에서는 등가회로의 모델링을 채택하고 있다.

송전선 유니트는 평형형과 불평형형의 두가지를 설계한 것이 특징이라고 할 수 있는데, 평형형 송전선 모의회로 유니트는 선로정수 설정의 용이성과 소형화에 주안점을 두었으며, 불평형 유니트는 500[kV] 비연가 송전선의 자세한 모의를 위하여 상배치의 구성변경이 쉽도록 스위칭 기능을 행할 수 있도록 하였다.

그림 8은 평형형 송전선 유니트의 회로구성도이다.

송전선 모델링에 사용되는 리액터는 소형화가 가능하며, 앞 표에 제시된 기술과제를 만족시킬 수 있는가를 검토하여 규소강판 코어 리액터를 사용하였으며, 사용된 규소강판 코어 리액터나 저항, 콘덴서는 모두 가변으로서 60[Hz]에서 L/R > 30으로 조정하여 손실율 500[kV] 810 [mm²] # 4 와 동가화 할 수 있도록 하였고, 인덕턴스의 선형오차는 1 [kHz]에서 1 [%] 이하가 되게 하였다.



- R₁ R₂ : 정상 회로저항(2 회선 6 상 일괄설정)
- X₁ X₂ : 정상 리액턴스(2 회선 6 상 일괄설정)
- X₀₁ X₀₂ : 영상 자기 리액턴스(2 회선 일괄설정)
- X_{m1} X_{m2} : 영상 상호 리액턴스(2 회선 일괄설정)
- C₁, C_N : 정상, 영상 커패시턴스(2 회선 일괄설정)
- CX : 영상 회선간 캐패시턴스(2 회선 일괄설정)

그림 8. 평형형 2 회선 송전선 유니트 회로도

3.3 디지털 시뮬레이터의 구조 및 특성분석 : RTDS 시스템

3.3.1 개요

RTDS(Real-Time Digital Simulator)는 캐나다의 Manitoba hydro 사에서 개발한 시스템으로서 전력계통의 실시간 시뮬레이션을 위한 전용의 병렬처리형 하드웨어 및 컴파일러와 운영체제를 갖추고 있으며, 주로 HVDC 시스템의 각종 제어장치를 연구하기 위한 도구로서 이용되었다.

이 시스템의 가장 큰 특징은 EMTP수준에서의 정밀한 시뮬레이션을 실시간으로 수행할 수 있다는 점이며, 즉 하이브리드형에서는 모의가 불가능한 진행파 송전선 모형을 채용하였다는 점이다. 또한 발표된 자료로 보면 시뮬레이터의 주파수 응답특성이 거의 5[KHz] 이상의 수준으로 이는 아날로그형 발전기의 특성을 훨씬 상회하는 수준이다.

3.3.2 시스템의 구조

시스템의 구조는 그림 9에 나타난 바와 같이 제어용 워크스테이션 및 수 개의 RACK으로 구성되는 하나의 커다란 컴퓨터 시스템으로 이루어져 있다.

그림에 나타난 바와 같이 하나의 RACK은 수개의 TPC(Tandem processor card) 및 워크스테이션과의 인터페이스 장치로 구성되어지고 하나의 TPC는 다시 2개의 독립 또는 병렬 처리가 가능한 구조의 DSP CPU로 구성되어 있다.

RTDS에서 채용된 CPU는 최대 44MFLOPS 의 성능(병렬처리시)을 가지고 있으며, 각각의 DSP는 그림과 같이 아날로그 및 디지털 입출력 포트를 가지고 있다. 따라서 새로운 기기를 시험한다거나 또는 외부시스템과의 하드웨어적 연결이 필요할 경우에는 GUI(Graphic User Interface)에서 사용자가 요구한 형태로 컴파일러가 이를 활용할 수 있도록 지정하게 되어있다

3.3.3 계통 구성모형

이 시스템에서 현재 지원되고 있는 전력계통의 구성모형은 다음과 같으며 전체 계통의 시뮬레이션은 1 스텝당 50[us] - 100 [us] 정도로 수행된다.

- . Passive R-L-C branches, filters, sources
- . 1/2 circuit T/L
- . 2/3 Winding transformer
- . Breakers & Fault switches
- . Sync. machine, Exciter, Governor, Turbine, Multi-mass
- . CT, CVT, PTs
- . HVDC valve groups

RACK #1	TPC (Tandem Processor Cards) #1
RACK #2	⋮
RACK #3	TPC (Tandem Processor Cards) #1
RACK #4	IRC (Inteflack Communication card)
Control System	WIC (Workstation Interface Card)

19" CUBICLE

RACK

DSP CPU #1	4 Analog output ports (scalable)
	12 bit A/D input port
	16 bit Digital Input port
	16 bit Digital Input port
DSP CPU #2	

Tandem Processor Card

Terminal workstation	Terminal workstation
----------------------	----------------------

그림 9. RTDS의 구조

상기한 모형은 모두 디지털 방식으로 처리되므로 소프트웨어의 라이브러리 형태로서 표현이 된다. 그러나 이러한 모형은 병렬처리가 되는 이유로 하드웨어와 밀접한 연관이 있으며 저급의 언어로서 구성된다. 따라서 현재 사용자 정의의 모형이 지원되고 있지않을 것은 자명한 일이다.

4. 국내 개발시의 방법론 검토

앞에서 논의한 바와 같이 가장 효율적인 시뮬레이터의 구조는 다음의 두 가지 방법론으로 귀결하였다.

- 1) 디지털형 발전기와 기타의 구성성분을 모듈별로 개발하여 종합하는 방식(하이브리드형)
- 2) 특수 병렬처리형 프로세서를 이용한 전력계통의 일괄 시뮬레이션 방식(디지털형)

우선 1)의 경우는 APSA시스템에서 사용되는 방식인데, 이는 전술한 바와 같이 4개의 80286/287 CPU/FPU 세트를 조합하여 발전기부를 병렬처리한 것으로서 현재 360[Hz]까지의 주파수 특성을 갖는다.

이에 대해서는 이미 기술한 바와 같이, 최근의 저가형 DSP를 사용함으로써 성능의 향상이 보장된다 하였는데, 2)항에 언급한 시스템은 MANITOBA HYDRO사의 순수 디지털형 시뮬레이터로서 각 모듈의 구현을 DSP를 사용함으로써 계산 성능이 비약적으로 향상된 것을 보면 알 수 있다.

따라서 발전기 모형의 구현에는 전술한 두가지 형태 공히 DSP를 채용하는 것이 타당하겠으며 MANITOBA HYDRO의 RTDS 시스템에서는 두개의 DSP를 채용하여 44MFOLPS의 성능을 구현하였다.

그러나 이 분야의 발전속도가 지수함수적으로 신장하고 있는 관계로 가장 최근에 개발된 RTDS시스템에 비해서도 현재는 두개의 DSP를 기본형으로 채용할 경우 66MFLOPS-120MFLOPS까지의 성능이 보장되는 시대에 있다. 그러므로 시뮬레이터를 가장 최근에 발주하는 우리나라의 입장에서는 세계 최고의 성능을 가지는 시뮬레이터를 보유할 수 있는 극히 정당한 권리가 있다고 판단된다.

위에 언급한 두가지 시스템의 차이점은 단지 송전망의 구현 방법론에 관계된 문제인데, 하이브리드형은 이를 아날로그 소자로서 구현한 것으로서 소자 자체의 제작상에 약간의 난점이 예상되나 전체적인 시스템의 인티그레이션에는 특별한 문제가 없으므로 국내에서의 제작시에는 일단 가장 용이한 방식이라고 하겠으며, 시스템의 완성시 일본의 APSA에 비하여 발전기와 부하의 경우는 최소한 3-5 배의 연산능력 향상이 확실시된다.

이와는 달리 2)항의 경우는 송전망의 특성까지도 (RTDS의 경우 진행파모형을 사용하였음) 디지털 연산방식으로 구현한 것으로서 NETWORK간의 정보교환을 고속의 통신방식으로 처리한 시스템이다. 이 방식은 1)항의 HYBRID형에 비하여 공간적 측면과 유지보수의 측면에서 절대적으로 유리하며, 미래에 궁극적으로 발전되어 나아갈 형태라 하겠다.

그러나 이 방식은 분산처리를 관장하는 운영체계(operating system)의 개발에 상당한 어려움이 따르리라 보여지며, 또한 기 개발된 상용의 통신 프로토콜로서는 보다 상세한 연구가 선행되어야 하겠지만 여러가지 제약이 있을 것으로 예측된다.

5. 결론

이상에서 전력계통 시뮬레이터의 전반적인 기술내역을 간략히 살펴보았으며, 국내 개발시의 경우에 대비한 각 방법론들의 장단점을 비교, 분석하였다. 분석결과를 요약하면 다음과 같다.

1) 하이브리드형 시뮬레이터를 선택할 경우

이 시스템에서의 디지털 발전기는 286/287 CPU/FPU 의 4 개 유니트를 병렬처리하였음에도 불구하고 360[Hz] 정도의 주파수 특성을 보이고 있다. 그러나 하이브리드형으로 지금부터 개발하는 경우를 가산한다면 저가의 고성능 신호처리 마이크로프로세서를 사용함으로써 계산성능의 비약적 향상이 충분히 가능하다.

또한 개발과정에 있어서도 각 구성성분이 독립적으로 개발할 수 있는 잇점이 있다.

단점으로는 송전선이 축소코일형이 되므로 인하여 송전선에서의 진행파 특성을 반영할 수 없다는 점을 들 수 있고 순수 디지털형에 비하여 비교적 많은 공간과 전력을 소모하며 APSA의 경우와 같이 자동결선장치를 부가하지 않는다면 실제 사용에 있어서 계통의 구성(Configuration)이 변동시 소요되는 작업이 매우 번거로운 것이라는 점이 예상된다.

2) 디지털 시뮬레이터를 선택할 경우

이 시스템은 계통의 구성모형을 모두 디지털 연산방식으로 구현한 것으로서 NETWORK간의 정보교환을 고속의 통신방식으로 처리한 시스템이다. 즉 하이브리드 형과는 달리 송전망의 진행파 특성까지도 고려할 수 있다는 장점이 있으며, 하이브리드형에 비하여 공간적 측면과 유지보수의 측면에서 절대적으로 유리함과 동시에 미래에 궁극적으로 발전되어 나아갈 기술의 조류에도 부합하는 형태라 하겠다.

그러나 이 방식은 기 언급한 바와 같이 분산처리를 관장하는 운영체계(operating system)의 개발에 상당한 고전이 따르리라 보여지며, 또한 보다 상세한 연구가 선행되어야 하겠지만 기 개발된 상용의 통신 프로토콜로서는 병렬처리의 성능을 극대화 하기에는 여러가지 제약이 있을 것으로 예측된다.

국내개발의 경우에 이중 어떤 방식을 선정할 것인가는 확보가능한 인력의 수준과 비용 및 추진방법 등 고려해야 할 수 많은 문제가 있었으나, 시뮬레이터를 가장 최근에 갖추고자 하는 우리의 입장에서는 어떠한 경우이든 간에 세계에서 가장 진보되고 성능이 우수한 시스템을 보유해야 한다는 점이 지극히 당연하고도 기본적인 명제가 되어야 할 것으로 본다.

< 참고 문헌 >

1. H. Doi, M. Goto, T. Kawai, S. Yokokawa, T. Suzuki, "Advanced Power System Analogue Simulator", IEEE Trans. PWRs, Vol. PWRs-5, pp. 962-968, 1990.
2. Manitiba HVDC Research Centre, Real-Time Digital Simulator 설명회 자료, 1993.
3. 한전기술연구원, 전력계통 시뮬레이터 설치를 위한 기본 계획 수립 연구(중간보고서), 1992. 9.