

DSP 칩을 이용한 에뮬레이터 설계

이 대영, 이재학, 김진민, 김현호, 배현덕
충북대학교 전자공학과 ■ 한국 표준과학연구원

Design of Emulator using DSP Chip

Daeyoung Lee, Jae Hak Lee, Jin Min Kim, Hyoun Ho Kim, Hyeon Deok Bae
Dept. of Electronic Eng., Chungbuk National University
* Korea Research Institute of Standards and Science

Abstract

In this research, the digital signal processing PC board which employs TI's TMS320C25 is implemented. The board can perform following functions, spectrum analysis of speech and repetitive signal, digital filters emulation by convolution, signal generation of sinusoidal wave, rectangular wave etc. In this system, communications between PC and DSP board, program down-loading to DSP board and recording and graphic of acquired and processed data in DSP board are executed by PC. Parallel interface and buffer memory are used in communications. Data acquisition and operation are carried out in DSP board. Resultant data are transmitted to PC and output through DAC.

I. 서론

디지털 신호처리분야는 최근 많은 분야에 이용되고 있으며 날로 관심이 증대되고 있다. 디지털 신호처리기술은 아날로그 신호처리기술을 대체할 뿐만 아니라 디지털 신호처리 고유분야에도 많이 사용되고 있다. 그리고 반도체소자의 고집적화, 고성능화에 따라 디지털 신호처리기술은 통신, 제어, 가전 등의 분야에 중요기술로 점차 자리잡아 가고 있다. 1960년도 중반에 발표된 FFT 알고리듬으로 인해 디지털 신호처리분야의 많은 알고리듬에서 획기적인 계산량의 감소를 가져왔다[9].

그러나 반도체 소자의 연산능력으로 인해 실시간 처리문제에 어려움이 남아있었다. 최근 반도체기술의 발달로 고속연산이 가능한 DSP칩이 개발되어 많은 알고리듬들이 하드웨어로 실시간 실현이 가능하게 되었으며 많은 분야에 광범위하게 응용되고 있다. 그리고 DSP칩을 이용 시스템을 하드웨어로 구현할 경우 설계시간의 단축, 시스템의 신뢰성 등의 이유로 에뮬레이션 과정이 필요하게 된다.

본 연구에서는 DSP칩인 TMS320C25를 사용하여 대역폭 150[KHz]까지 스펙트럼을 온라인으로 분석할 수 있고 콘볼루션 연산과 스위프 발진기를 이용 디지털필터특성의 에뮬레이션이 가능하며, 위상이 다른 두 신호를 출력할 수 있는 DSP보드를 실현하였다.

본 논문의 구성은 다음과 같다. II절에서는 실시간 처리를

위한 디지털 신호처리의 구현에 필요한 전반적인 사항을 검토하고 이어서 III절에서는 시스템 구성으로 하드웨어와 소프트웨어 구조에 대해 설명하며, 끝으로 IV절에서는 본 시스템의 성능에 관해 검토한다.

II. 실시간 처리를 위한 DSP 시스템의 구현

디지털 신호처리분야에서는 콘볼루션, FFT, 코릴레이션 등의 연산과 많은 계산량이 요구된다. 이러한 연산이 필요한 시스템을 하드웨어로 실시간 구현시, 표준TTL소자와 LSI, 범용 마이크로프로세서를 사용할 경우 시스템의 규모, 처리속도 등의 많은 문제가 따르게 된다. 이러한 문제점은 신호처리 전용으로 설계된 DSP칩을 사용함으로써 해결가능하며 본 연구에서는 TI사의 TMS320C25를 사용하였다. TMS320C25는 $1.8 \mu\text{m}$ CMOS 기술로 생산된 소자로서, 100[nsec] 명령사이를 시간으로 10MIPS (Million Instruction Per Second)의 연산능력을 지니고 있다.

또한, 544 워드의 내부 메모리를 가지고 있으며 기억장치로 각각 총 64K 워드의 프로그램 메모리와 데이터 메모리를 액세스(access) 할 수 있다. 데이터 메모리로 내부에 블록 B0, B1, B2를 보유하고 있으며 B0는 메모리 맵을 변환시키는 기능이 있어 온칩(on-chip) 메모리를 이용하여 프로그램 할 때에 아주 용이하다[1]. 그리고 B10 pin은 A/D 변환기의 변환중(busy) 단자와 연결되어 B10Z명령으로 변환 완료 신호를 검색한다.

이러한 성능을 가진 TMS320C25는 빠른 처리속도를 인해 액세스시간이 빠른 고속의 메모리가 필요하며, PC와의 인터페이스에 버퍼메모리가 요구된다.

III. 시스템 개요

1. 하드웨어 구성

시스템의 하드웨어는 IBM-PC와 DSP시스템을 연결하는 인터페이스부, DSP시스템부, 아날로그(A/D, D/A)부의 세 부분으로 구성되며 그림1과 같다[1]. 그리고 구현된 시스템에서는 버퍼메모리를 매개로하여 통신하므로 PC나 DSP시스템중 어느 한 쪽에서 일련의 연산을 수행할 때는 상대측은 다른 일을 처리할 수 있도록 하였다. 즉 DSP시스템과 PC사이에 상호 데이터전송이 없을 때는 완전 독립적인 동작이 가능하다.

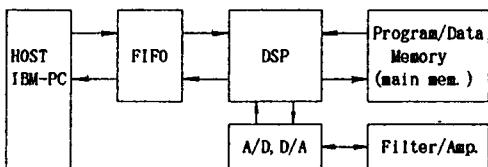


그림 1. 시스템 하드웨어 구성도

Fig. 1. Block Diagram of System Hardware

(1) 인터페이스부

인터페이스부에는 범용으로 널리 사용하는 8255 PPI(Programmable Peripheral Interface)를 채택하여 PC의 I/O 맵 상에서 현재 사용하지 않는 어드레스영역인 2E0H~2E3H를 할당하였다.

여기서는 DSP보드와 PC간에 통신시 FIFO의 플래그 상태 검색 데이터의 입력역, 그리고 버퍼메모리의 제어신호 전송을 위한 포트를 제공한다. 각 포트의 어드레스와 I/O어드레스에 할당된 기능은 표1과 같다[5].

표 1. 인터페이스부의 I/O 어드레스 맵

Table 1. I/O Address Map of Interface Part

I/O 번지 (HEX)	기 능	Access 종류
2E0	A port	8bit 입력
2E1	B port	8bit 출력
2E2	C port	4bit(1) 4bit(0)
2E3	Control Word	Mode set

PPI의 A 포트는 FIFO로부터 8비트 데이터를 받고, B 포트는 FIFO로 커맨드 및 데이터를 출력한다. 그리고 C 포트의 하위 4비트는 FIFO의 플래그를 검색하기 위하여 상태를 읽어들이고 상위 4비트는 FIFO에 쓰기(write), 읽기(read), 로드(load), 리셋(reset) 등의 제어신호를 출력하는 포트이다.

(2) DSP 시스템부

DSP 시스템부는 TMS32C25를 구동하기 위한 40MHz 클럭 발진부와 TMS320C25칩, 메모리, 버퍼메모리(FIFO)로 이루어져 있다. 여기서 TMS320C25는 대단히 빠른 처리 속도(10MIPS)를 가지기 때문에 그에 부속되는 메모리 소자도 엑세스속도가 극히 빨라야 한다. 그렇지 않으면 기다림(wait)회로를 추가해야 한다. 보통 TMS320C25가 최고속도로 동작하기 위해서는 45[ns]이하의 고속 메모리가 요구되며, 어드레스 디코더, 버퍼 등의 TTL 소자에서 발생하는 지연시간을 고려하면 실제로는 30[ns]이하에 엑세스되는 메모리소자가 필요하다[1]. 그러므로 본 시스템에서 ROM은 45[ns]를 채택하여 1기다림(wait)만을 걸어 사용하고 RAM은 25[ns]의 고속 메모리소자로 엑세스시에 기다림이 필요없다. RAM과 ROM은 32K × 8 비트의 구조의 소자를 사용하였다. ROM 2개를 병렬로 하여 24K 워드의 프로그램 메모리로 하고 사용자 프로그램을 처리하기 위해 32K 워드의 RAM영역은 데이터 메모리와 프로그램 메모리를 공유한다.

2. 시스템 프로그램 (System Program)

(1) 주프로그램 (Main Program)

PC와 DSP시스템과의 서로 통신을 요하는데 주프로그램은 DSP시스템에 커맨드와 다운로딩시에 사용자 프로그램 또는 데이터를 전송하도록 되어 있고 DSP시스템에서 보내오는 메세지 및 연산 결과를 받아 수 있고 때에 따라서 결과를 그래픽할 수 있게 Turbo C를 이용하여 풀다운 메뉴방식으로 작성하였다.

프로그램의 수행을 알아보면 맨 처음 인터페이스 카드를 초기화시키고 PC의 키보드가 눌렸는가 계속 검색하고 키가 눌리면 어떤 커맨드인가를 판단한 다음 그 커맨드를 DSP보드로 전송하고 그 다음 해당 루틴을 수행한다. 그리고 DSP보드에서 보내오는 어떤 메세지를 받기 위해서 FIFO의 EF(Empty Flag)를 검색하여 액티브(HIGH) 이면 유효한 메세지이므로 PC는 이 메세지를 받아 PC의 모니터상에 표시하게 된다. 여기서 EF가 LOW 이면 HIGH 가 될 때까지 검색을 반복한다.

그리고 여러 가지 기능중에 필요에 따라서 현재 그래픽 데이터를 순간 순간 연속저장이 가능하여 저장된 데이터 파일을 불러 다시 그래픽할 수 있다. DSP보드에서 수신되는 데이터를 연속으로 그래픽 처리하므로 연속 저장기능은 직접 그래픽을 보면 서 저장가능하므로 원하는 데이터를 쉽게 조작할 수 있다.

(2) 모니터 프로그램 (DSP monitor Program)

모니터 프로그램은 DSP 보드를 운영하기 위한 기본 입출력과 여러가지 기능을 가능하도록 하는 프로그램으로 모니터 프로그램은 TMS320C25 어셈블리어로 작성하여 어셈블링한 다음 odd와 even로 변환하여 ROM에 써넣는다.

모니터 프로그램의 구성은 크게 나누어 DSP보드의 초기화, 주프로그램, 그 밖의 서브루틴으로 구성되며 주프로그램부분은 PC에서 전송된 커맨드를 파악하여 해당하는 서브루틴을 처리하도록 분기시키며 처리가 완료되면 커맨드 대기하도록 한다.

모니터 프로그램에서 각각의 서브루틴은 문자열입출력, 데이터/프로그램 메모리 딥프, 송/수신 데이터, 다운로딩등을 위한 부프로그램등으로 되어 있다.

IV. 에뮬레이터 실험 및 성능 분석 검토

앞의 II, III절에서 설명한 DSP보드의 성능을 분석하기 위하여 먼저 주기신호, 음성 신호를 아날로그 신호원으로 하여 스펙트럼 분석하였다. 스펙트럼 분석은 TMS320C25 어셈블리어를 이용하여 FFT 프로그램을 작성하여 에뮬레이터 보드로 다운로딩한다. 다음 보드에 실행 명령에 의해 샘플링이 이루어지고 연산이 이루어지며, 연산결과를 PC에서 받아 신호와 스펙트럼을 모니터상에 그래픽으로 나타내게 된다.

실험결과 최대 샘플링 주파수가 300[KHz]이고 스펙트럼을 관찰할 수 있는 범위는 0[Hz] ~ 150[KHz]정도까지였고 스펙트럼 아날라이저와 마찬가지로 실시간 연속관측이 가능하였다. 그림 2는 주기적인 구형파에 대한 스펙트럼이며 그림 3은 음성 신호에 대한 스펙트럼을 나타낸다.

다음으로 기존의 디지털필터의 설계기법인 창문(window)기법으로 설계된 필터계수를 근거로 콘볼루션연산하여 디지털 필터에 플레이션을 수행하였다. 입력은 정현파를 스위프하여 사용하였으며, 출력은 연산된 결과를 DAC를 통하여 얻었다.

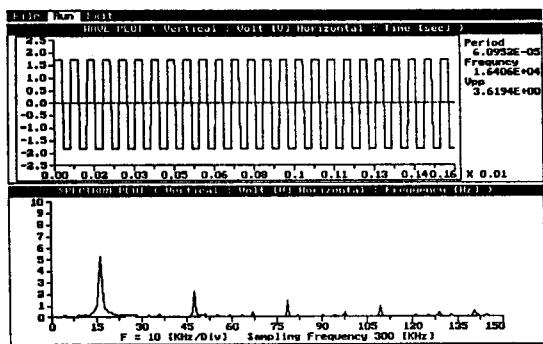


그림 2. 주기적인 구형파 및 스펙트럼

Fig. 2. Periodic rectangular wave and Spectrum

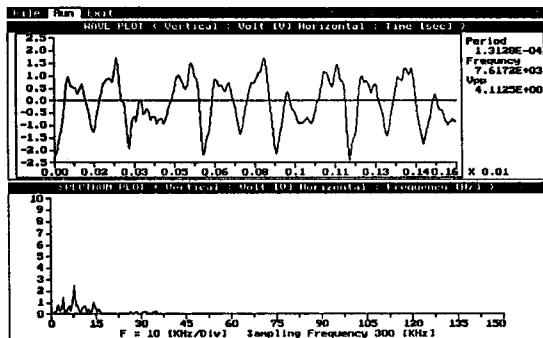
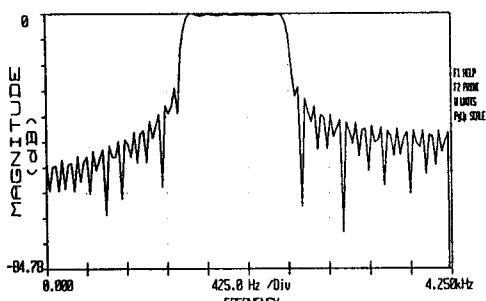
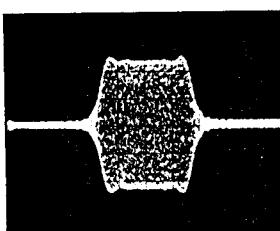


그림 3. 음성신호 및 스펙트럼

Fig. 3. Speech signal of "ah" and Spectrum



(a)



(b)

그림 4. a) 대역통과 필터 스펙트럼

b) 대역통과 필터 에뮬레이션 결과

Fig. 4. a) Spectrum of band pass filter

b) Emulator result of band pass filter

그림 4는 설계사양 Order 97차, Center freq. 2000[Hz], Bandwidth 1000[Hz], Transition Bandwidth 100[Hz], Attenuation -25[dB], Ripple 1[dB]인 대역통과 필터의 스펙트럼과 에뮬레이션 결과이다.

신호발생기는 발생하고자 하는 함수의 데이터를 프로그램 메모리에 저장시키고 이를 순차적으로 불러내어 DAC 통해 출력함으로써 실현이 가능하다. 여기서는 정현, 여현파 발생기를 실현하였으며 결과는 그림5와 같다. 함수표에 의해 신호의 발생이 가능하므로 정확한 위상차를 얻을 수 있다.

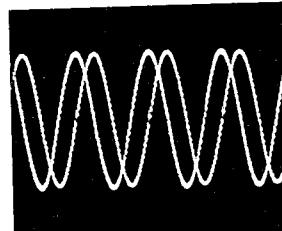


그림 5. 신호발생기의 출력

Fig 5. Out of signal generator

V. 결 론

본 연구에서는 DSP칩을 이용하여 음성신호와 주기신호의 스펙트럼을 분석하며, 콘볼루션을 통한 디지털필터 에뮬레이션이 가능하며, 발생함수표를 연속, 주기적으로 출력함으로써 위상차가 정확한 그 채널 신호를 출력할 수 있는 DSP보드를 실시간으로 실현하였다. 빠른 속도 ADC의 채택으로 보다 높은 주파수 신호의 스펙트럼분석이 가능하며, 모니터 프로그램에 싱글스텝기능을 추가함으로써 필터에뮬레이션이 보다 원활하리라 생각한다. 그리고 DSP보드상에서 수행되는 실시간 처리 프로그램이 PC에서 제어가능하므로 다른 신호처리 알고리듬의 에뮬레이션에도 이용 가능하겠다.

参 考 文 献

- [1] Texas Instrument, TMS320C25 User's Guide Digital signal Processor Products, 1986
- [2] T. W. Parks and C. S. Burrus, Digital Filter Design, John Wiley & sons, 1987
- [3] Texas Instrument, Theory, Algorithms, and implementations, Texas Instrument, 1989
- [4] L. R. Rabiner and W. Schafer, Digital Processing of Speech Signal, Prentice-Hall, 1978
- [5] IBM. Technical Reference Personal Computer AT. International Business Machine Corporation, 1986
- [6] Texas Instrument, Digital signal Processing Application with the TMS320 Family, Texas Instrument Incorporated, 1986
- [7] B.Williams and Fred J. Taylor, Electronic Filter Design Handbook, McGraw-Hill, 1988
- [8] Chris Rowden, Speech Processing, McGraw-Hill, 1992
- [9] Douglas F. Elliott, Handbook of Digital Signal Processing Engineering Applications, Academic Press, 1986