

# 용융접합된 규소 기판쌍에 있어서 접합 계면에 발생하는 제 현상들의 고찰

방 준호<sup>o</sup>, 주 병권<sup>\*</sup>, 오 명환<sup>\*</sup>, 박 중완<sup>\*</sup>  
한양대학교 금속공학과, <sup>\*</sup>KIST 응용전자연구실

Consideration on the various phenomena appeared at  
bonding interface in fusion-bonded silicon wafer pairs

J. H. Bhang<sup>o</sup>, B. K. Ju<sup>\*</sup>, M. H. Oh<sup>\*</sup> and J. W. Park<sup>\*</sup>  
(Dept. of Metallurgical Engineering, Hanyang Univ.,  
<sup>\*</sup>Applied Electronics Lab., KIST)

## Abstract

Some interested phenomena, which were appeared near the bonding interface, were investigated by angle lapping and delineation method, SEM, and TEM observations. Voids, defects, material continuity, and interfacial oxide stability were observed and discussed in the fusion-bonded Si-Si or Si-SiO<sub>2</sub>/Si wafer pairs.

## I. 서 론

접착 매개물이나 강한 전기장을 인가하지 않고 간단한 화학처리와 후 열처리를 통해 전기적 및 재료적인 연속성을 갖도록 규소 기판을 접착시키는 용융접합(fusion bonding), 혹은 직접접합(silicon direct bonding: SDB) 방법은 1985년 J. B. Lasky 등에 의해 최초로 보고된 이래(1), 최근에는 ZMR, SIMOX 등과 함께 상업화가 가능한 핵심적인 SOI(silicon-on-insulator) 기술의 하나로 떠오르고 있다(2).

전위층의 결함이 없는 우수한 결정성의 규소 층을 얻을 수 있고, 절연층의 선택사양(재료, 두께, 질 등)이 자유로우며, 제조 가격이 저렴하다는 등의 장점을 바탕으로 이는 규소기판을 이용한 초소형 기계구조 및 센서 분야에서도 그 응용 분야가 급속히 확대되고 있다(3). 이러한 SDB 방법에 있어서 반드시 해결하여야 할 난점은 비결합 영역(void or gap)이 없는 완전한 구조적 접합과 접합 후 규소 기판의 박편화(thinning tech.)에 달려있으며 이는 최근의 제 연구들이 지향하고 있는 공통적 목표이기도 하다(4).

본 연구에서는 접합된 Si-Si, Si-SiO<sub>2</sub>/Si 기판쌍들에 대해 다양한 관찰 방법을 적용하여

voids, 계면 결함 및 형상, 그리고 계면 산화막의 안정성등을 조사함으로써 SDB 기술의 응용에 대한 효과적인 자료를 제시하고자 한다.

## II. 실험방법

이 실험에 적용된 접합방법은 기 발표된 바 있다(5). 즉, 사용된 규소기판은 4인치,  $\rho = 4.5 \sim 5.5 \Omega \text{cm}$ , p형, (100)으로 이를 1.5x1.5cm의 크기로 잘라 사용하였다. 규소 시편들은 RCA 방법에 의해 세정된 뒤 60°C, 6H<sub>2</sub>O+1H<sub>2</sub>O<sub>2</sub>+4NH<sub>4</sub>OH 용액내에 3분간 담궈 표면에 다량의 OH기들을 형성(hydrophilizing)한 뒤 두 개의 시편을 한 쌍으로 하여 상온에서 Van der Waals 접합하였다. 비교적 약하게 접합된 시편들은 1100°C 고온의 질소 분위기에서 보다 강한 접합을 형성하기 위해 열처리되었다. 각 시편에 따른 접합 조건을 요약하면 표 1과 같다.

표 1. 사용된 시편들의 명세.

시 편 명	명 세
BS1	Si - Si 열처리: 질소-1100°C-30분
BS2	Si - Si 열처리: 질소-1100°C-120분
BSR1	Si - Si 열처리: 질소-1100°C-60분 3.5° misalignment(rotated)
BSR2	Si - Si 열처리: 질소-1100°C-180분 5° misalignment(rotated)
BO1	Si - 950nm SiO <sub>2</sub> on Si 열처리: 질소-1100°C-180분

### III. 관찰결과 및 토의

#### III-1. 경사연마 및 묘사 방법

접합된 기판 쌍에서 한쪽 기판을 10 $\mu$ m만 남도록 기계적으로 연마한 뒤 이를 다시 수평에 대해 2°52'의 각도를 갖도록 경사연마하였다. 그림 1은 경사연마에 따른 기계적 충격에 의해 발생하는 파괴현상으로 이는 void가 형성되어 있던 부분이 떨어져 나간 것으로 생각된다. 이 void의 지름은 약 170 $\mu$ m, 폭은 대략 1 $\mu$ m내외에 이르는 것으로 관찰되며 그 지름은 5 $\mu$ m에서부터 수백 $\mu$ m 정도까지 다양하였으나 폭은 대부분 1 $\mu$ m내외였다.

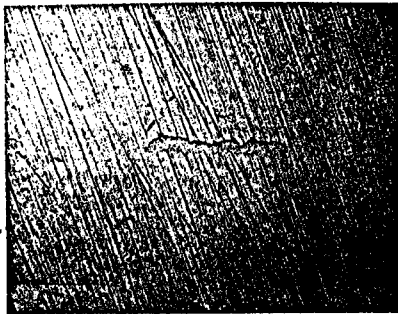


그림 1. 경사연마시 void의 파괴현상

경사연마된 시편을 경면 polishing한 뒤 Wright 용액(6)내에 2분간 담겨 계면 결합을 묘사하여 보았다. 그림 2(a)와 (b)는 각각 시편 BS1과 BO1에 대한 결과로 BS1의 경우 박판화된 규소 기판층의 약 2.1 $\mu$ m 정도까지 스트레스에 의한 결정 결함들이 분포되어 있음을 알 수 있다. 시편 BO1의 경우에는 뚜렷한 결함들은 관찰되지 않는 반면 산화막 성장시의 오염에 의해 micro-void들이 몇몇 존재하고 있다.

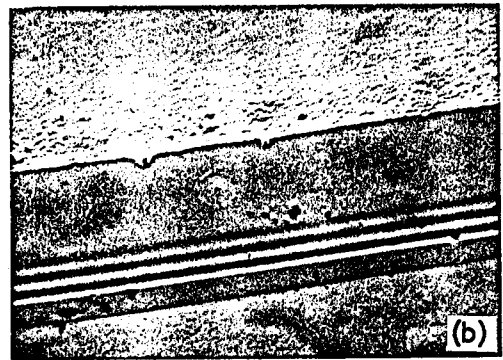


그림 2. (a) Si-Si 접합 (BS1, X1000)  
(b) Si-SiO<sub>2</sub> 접합(BO1, X1000)

#### III-2. 비등방성 식각된 계면의 관찰

K. Mitani 등은 KOH 용액으로 접합계면을 식각한 뒤 void 및 접합강도등을 평가한 바 있다(7). 본 실험에서는 식각될 접합계면이 (100)면과 (110)면이 되도록 접합된 기판쌍을 cutting한 뒤, 이를 90 $\pm$ 1°C의 KOH 수용액(44gr KOH in 100ml water)내에서 4분간 식각하였다. 그림 3(a)는 시편 BSR1에 있어서 식각된 (100)면으로, 모든 부분이 균일하게 식각된 형태를 띄고 있는 반면, 그림 3(b)의 (110)면의 경우 계면의 native 산화막을 식각 마스크로 하여 (111)면이 식각 barrier로 작용하고 있음을 알 수 있다.

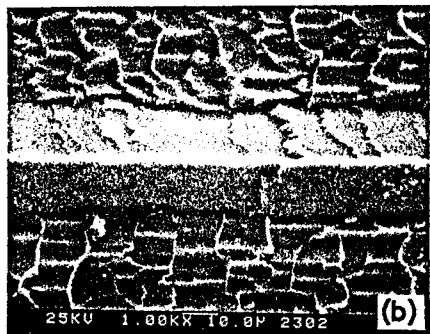


그림 3. (a) (100)면, (b) (110)면

### III-3. 접합계면의 TEM 관찰

그림 4(a)는 시편 BSR1의 TEM 사진을 보인 것이다. 접합계면에 일정두께의 계면층이 매우 균일하게 존재하고 있음을 알 수 있다. 이 시편의 회전각(rotational angle)은 약 3.5°로 이는 K.-Y. Ahn 등이 설정한 계면 산화막이 안정하게 유지되는 범위인 임계각 이상이 됨을 추정할 수 있다(8). 그림 4(b)는 이의 HR-TEM 사진으로 계면 산화막의 두께는 약 3~4nm 정도가 됨을 관찰할 수 있다.

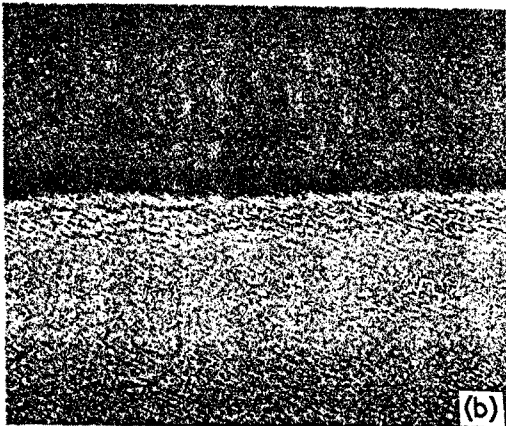
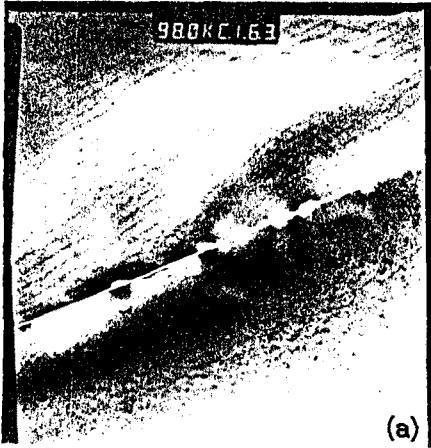


그림 4. 3.5° 회전된 Si-Si 접합계면에 있어서,  
(a) TEM (X98K),  
(b) HR-TEM (X2, 800K) 사진.

이와 같은 계면 산화막은 두 장의 기판을 misalignment 없이 정렬하여 접합한 뒤 장시간 동안 고온 열처리를 거치면 disintegration-spheroidization 과정을 거쳐 소멸되는데 이에 관한 연구는 뒤이어 발표될 것이다.

그림 5는 시편 BO1의 TEM 사진으로 접합된 Si-SiO<sub>2</sub> 계면과 일반적인 Si/SiO<sub>2</sub> 계면을 함께 나타내고 있다. 2,000K 정도의 HR-TEM 관찰을 통해서도 두 계면간에 별다른 차이는 관찰되지 않았다.

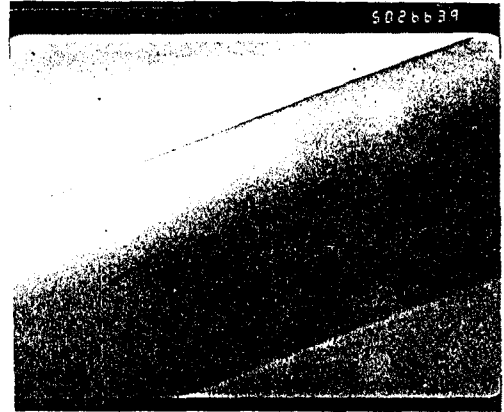


그림 5. Si-SiO<sub>2</sub>-Si 구조의 TEM 사진(X50K).

### IV. 결 론

본 논문에서는 접합된 규소 기판상에 있어서 접합계면에 발생하는 현상들과 이들을 관찰하는 방법들에 대해 다루어 보았다. 접합 계면에는 void 이외에도 계면 결합, 계면 산화막에 의한 불연속성 등이 존재하고 있으며 SOI 구조나 센서용 구조로서 SDB 방법이 이용될 때 상술한 불안전성들이 어떠한 문제점으로 작용하는가에 대해서는 보다 광범위한 연구가 수행되어야 한다. 본 고에서는 단지 계면 현상들에 관해서만 고찰하였으나 보완적인 연구를 통하여 단계적인 고찰을 수행할 예정이다. 지면관계상 수록하지 못한 내용들은 구두 발표를 통해 설명될 것이다.

감사의 글: 실험과정을 통해 많은 도움을 준 이윤희 연구원께 감사드립니다.

### 참 고 문 헌

- [1] J.B. Lasky et al., IEDM 85, p. 684, 1985.
- [2] J.-P. Colinge, Silicon-on-Insulator Technology, Kluwer Academic Pub., Netherlands, 1991.
- [3] P.W. Barth, Sensors and Actuators, vol. A21-A23, p. 919, 1990.
- [4] W.P. Maszara, J. Electrochem. Soc., vol. 138, no. 1, p. 341, 1991.
- [5] B.K. Ju et al., J. Materials Science, vol. 28, p. 1168, 1993.
- [6] M.W. Jenkins, J. Electrochem. Soc., vol. 124, no. 5, p. 757, 1977.
- [7] K. Mitani et al., Jpn. J. Appl. Phys., vol. 31, part 1, no. 4, p. 969, 1992.
- [8] K.-Y. Ahn et al., J. Appl. Phys., vol. 65, no. 2, p. 561, 1988.