

Co⁶⁰- γ ray을 조사시킨 MOS 구조에서의 I-V특성의 방사선 조사 효과.

Radiation effects of I-V characteristics in MOS structure irradiated under Co⁶⁰- γ ray.

권순석*, 정수현, 임기조
류부형
김봉흡

충북대 전기공학과
안전 기술원
한양대 전기공학과

S.S.Kwon*, S.H.Jeong, K.J.Lim
B.H.Ryu
B.H.Kim

Dept. of Electrical Eng., Chungbuk Nat'l Univ.
KINS.
Dept. of Electrical Eng., Hanyang Univ.

ABSTRACT

When MOS devices is exposed to radation, radiation effects of P-type MOS capacitor can cause modulation and/or degradation in devices characteristics and its operating life.

The oxide layer is grown in O₂+T.C.E. and its thickness ranges from 40 to 80 nm. Irradiations on MOS capacitor were performed by Cobalt-60 gamma ray source and total dose ranges from 10⁴ to 10⁸ rads.

The radiation effect on electrical conduction characteristics(I-V) in MOS capacitor was measured as a function of gate oxide thickness and total dose.

From the experimental result, I-V characteristics is found to be influenced strongly by total dose in irradiated P-type MOS capacitors. The ohmic current is dependant on of total dose in irradiated P-type MOS capacitors. This results are explained using surface states at interface radiation-induced traps.

요 약

MOS 커패시터가 이온화 방사선에 노출되었을 경우, MOS 커패시터의 방사선 조사 효과는 소자의 전기적 특성 및 동작 수명에 심각한 영향을 일으킬 수 있다.

MOS 커패시터는 (100)방향의 P-type Si wafer 위에 산화막층을 O₂+T.C.E. 분위기에서 성장하였으며, 그 두께는 40~80 nm 로 만들었다. MOS 커패시터에 대한 방사선 조사는 Co⁶⁰- γ 선을 사용하였고, 조사선량은 10⁴~10⁸ 으로 조사하였다.

MOS 커패시터에서 전기적 전도 특성의 방사선 조사 효과는 산화막 두께와 조사선량을 변화하면서 측정하 실험 결과로부터, I-V특성은 방사선이 조사된 P-type MOS 커패시터는 조사선량에 의해서 강하게 영향을 받는다는 것과 저전계 영역에서의 Ohmic 전류가 전체 선량에 의존한다는 것을 알았다.

이 결과는 방사선 조사에 의해 산화막 트랩전하와 산화막-반도체(SiO₂-Si)계면 트랩전하에 의해서 설명할 수 있다.

I. 서론

열성장시킨 산화막은 절연층으로서 MIS (Metal-insulator-semiconductor) 소자의 반도체 표면보호층으로 사용되어져 왔다. 그러나 MOS (Metal-oxide-semiconductor) 트랜지스터와 같은 MIS 소자에서는, 절연막이 소자에서 가장 중요한 역할을 하고 있다.

MIS 소자가 이온화 방사선에 노출되었을 경우, 반도체 소자는 방사선에 의해 소자의 전기적 특성과 동작 수명에 치명적인 영향을 받을 수 있다.

MOSFET 가 이온화 방사선 환경하에 노출되어 생기는 효과는 Hughes와 Giroux에 의해 처음으로 발표된 후¹⁾ Snow, Grove 등은 방사선 조사 때 MOS 커패시터에서 절연막으로 사용하는 산화막(SiO₂) 내에 생기는 공간전하 및 산화막(SiO₂)-반도체(Si) 계면에 생기는 새로운 계면상태에 대하여 이론적으로 제시하였다.²⁾

또한 Zaininger는 산화막내 공간전하 형성에 대하여 양자역학적인 설명을 위한 간단한 모델을 제시하기도 하였다.³⁾

그리고 Mitchell은 MOS 구조를 갖는 반도체 소자가 이온화 방사선에 노출되면 산화막내 공간전하 형성에 의해 바이폴라 트랜지스터에서 hFE저하 및 유니폴라 트랜지스터에서 turn-on전압의 이동과 같은 소자의 전기적특성에 영향을 미친다고 보고하고 있다.^{4), 6)}

양호한 MOS 커패시터가 이온화 방사선에 노출되면 MOS 커패시터의 전기적 특성에 변화를 일으키는 다음과 같은 2가지의 상태가 발생한다. 첫째는 산화막내에 정의 공간전하의 형성이며, 두번째로는 산화막-반도체 계면에 donor-like와 acceptor-like와 같은 계면상태이다.^{7), 8)} 대략 8 [eV] 이상의 에너지를 갖는 이온화 방사선에 노출되면 산화막내에는 전자-정공쌍이 발생된다. 그러나 전자의 이동도는 정공의 이동도에 비해 대단히 빠르기 때문에 전자는 게이트 전극쪽으로 빠져나가고 정공은 산화막내에 트랩전하로 남게되며, SiO₂-Si계면에도 새로운 계면상태가 발생되어 MOS 커패시터의 전기적 특성에 영향을 미친다.

본 논문에서는 직류전압을 절연파괴 직전까지 인가하여 Co⁶⁰- γ 선이 조사된 MOS 커패시터에서의 조사선량에 따른 직류전도 특성을 관찰·검토하고자 한다

II. 실험

1. MOS 커패시터의 제작.

MOS 커패시터를 제작하기 위하여 Si 웨이퍼를 표준

MOS 공정에 따라 가공하였고, MOS 커패시터 제조공정의 주요 단계별 가공 상태는 먼저, 1100°C의 산소 분위기에서 습식 산화에 의해 0.6 μ m의 field 산화막을 형성한 후, 1050°C의 질소 분위기에서 40분간 붕소(BN-1100sources를 사용)를 확산시키고 1000°C의 산소 분위기에서 30분간 drive-in하여 p⁺ 확산층인 가드링을 형성하였다.

습식식각 방법으로 게이트 산화막 형성을 위한 부분을 식각하고 0.6%의 TCE(tri-chloroethylene)가 포함된 1000°C의 산소 분위기에서 각각 40, 60, 80 nm의 산화막을 형성한 후 산화막 고정 전하의 감소를 위해 1000°C의 질소분위기에서 30분간 annealing 행하였다. 이때, 성장시킨 게이트의 크기는 200 \times 200 μ m이며 산화시키는 시간을 조절하여 산화막의 두께를 조절하였다.

p⁺ 확산층과 금속전극의 접속을 위해 'contact opening' 마스크를 사용하여 p⁺ 확산 부분을 식각한 후 웨이퍼에 99.99%의 Al을 전자-빔 증착기로 증착하였으며, Al막막의 두께는 0.5 μ m로 하였다.

Al이 증착된 웨이퍼에서 'metal patterning' 마스크를 사용하여 불필요한 금속 부분을 제거 Al 에칭액 및 A-40 수용액을 사용한 후, 금속전극과 Si 및 SiO₂의 접합을 양호하게 하기 위해 10%의 H₂가 포함된 질소 분위기에서 425°C로 20분간 alloying 하였다.

이상과 같이 하여 산화막 두께가 각각 40, 60, 80 nm인 MOS 커패시터를 제작하였다.

2. 방사선 조사.

시편의 방사선 조사는 10,000 Ci의 Co⁶⁰- γ 선원(한국원자력 연구소 대단위 조사시설)을 이용하였다.

시편에 조사한 선량은 시편에 따라 $9.9 \times 10^3 \sim 1 \times 10^8$ rad의 범위가 되도록 조사시간을 변화시켰으며, 조사시의 주위온도는 15 ~ 20°C로 유지하였다.

3. 실험장치 및 방법.

MOS 커패시터의 직류전도 특성을 평가하기 위한 측정 시스템은 그림 2.1과 같이 구성하였다. 직류전압 발생장치(ramp voltage generator, KEITHLEY Model 228A), 미세 전류측정을 위한 electrometer(KEITHLEY, Model 617), 전압계(KEITHLEY, Model 195 A)와 X-Y plotter(SECONIC, SPL-450)와 항온조로 구성하였으며 이들을 PC와 연결 자동제어되도록 하였다.

MOS 커패시터의 산화막(SiO₂)를 흐르는 전도 전류를 측정하기 위해 직류전압을 절연파괴 전까지 정·부의

곡성으로 나누어 인가하였다. ramp rate 는 0.05~0.1 V/sec로 하였다. 측정온도는 5°C 로 유지하였다.

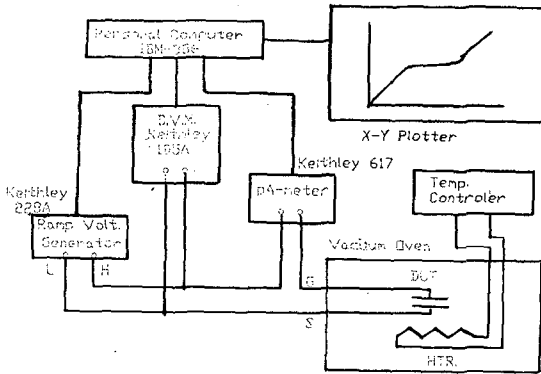


Fig. 2.1 Blockdiagram for I-V_g measurement in MOS structure

III. 실험결과 및 고찰

1. 부(-)의 전압을 인가한 경우.

그림 3.1, 3.2, 3.3 은 게이트 전극에 부(-)의 전압을 인가하였을 경우, 40, 60, 80[nm]의 산화막 두께를 갖는 P-Substrate로 된 MOS 커패시터에서의 I-V_g 직류 전도 특성곡선이다. 방사선 조사시 인가전압은 +6[V]이며 조사선량을 10⁴ 으로부터 10⁸ 까지 변화시키면서 측정할 결과이다.

그림 3.1, 3.2, 3.3 의 특성곡선에서 조사선량이 증가할수록 산화막을 통한 전도전류는 증가하는 것을 볼 수 있으며, 절연파괴전계는 대략 7 [MV/cm] 정도임을 알 수 있다. 그림 3.4 는 위의 그림들을 좀더 자세히 고찰하기 위해 I 영역과 II 영역으로 나누어 나타낸 것이다. 그림 3.4 에서 I 영역은 Ohmic 전류로 보이고 II 영역에서는 대략 2의 기울기를 갖고 증가하는 경향을 보이는데 이는 식 (3-1)에 의하여 공간전하제한전류라 볼 수 있다.⁵⁾

$$J = \frac{q}{8} \mu \epsilon \frac{V^2}{d^3} \quad (3-1)$$

여기서 J는 전류밀도, μ 는 이동도, ϵ 는 유전율이며 V는 전압, d는 두께이다.

그림에서 알 수 있듯이 Ohmic 전류는 조사선량에 강하게 의존하는데 조사선량이 높을수록 전류도 증가함을 알 수 있다. 이러한 경향은 산화막내 정(+)의 공간 전하에 의해 음극과 산화막내의 전계가 높아진것에 기인된 것으로 생각된다. 즉, 조사선량이 증가되면 산화막과 반도체 계면에 생성되는 중간전하량이 증가

하고 이들 전하에 의한 전계는 음극과 산화막의 인가 전계를 강화시키게 작용한다.

그리고 Ohmic한 영역에서 공간전하제한전류로 전이하는 전압은 조사선량이 증가할수록 증가하는 것도 보여주고 있다.

이러한 경향은 Co⁶⁰- γ ray의 조사에 의해서 산화막내에 형성된 정의 공간전하와 SiO₂-Si계면에 새로운 계면상태의 생성에 의한 것이라 사료된다.

2. 정(+)의 전압을 인가한 경우.

그림 3.5, 3.6, 3.7 은 게이트 전극에 정(+)의 전압을 인가한 경우의 I-V 특성 곡선이다. 그림 3.5, 3.6, 3.7 에서는 부의 전압을 인가한 경우와 마찬가지로 I 영역 및 II 영역으로 구분할 수 있으며 I 영역은 아주 적은 Ohmic 전류로 볼 수 있고 조사선량이 증가함에 따라서 Ohmic 전류는 점점 감소함을 볼 수 있다. 이러한 경향은 부(-)의 전압을 인가한 경우와는 반대로 산화막과 양극의 전계가 방사선조사에 의해 산화막내에 형성된 정의 공간전하와 SiO₂-Si 계면에 새로이 발생된 계면상태에 의해 낮아진 것으로 볼 수 있다. 따라서 산화막층을 통한 전도전류는 조사선량이 증가함에 따라 감소한다. II 영역은 전류의 증가가 급격히 증가하고 있는데 그림 3.8 은 게이트에 정의 전압을 인가하였을 때의 I-V 특성을 ln J vs. E^{1/2} 의 Schottky plot를 한 것이다. II 영역은 직선관계를 보이며 이는 식 (3-2)의 Schottky 전류로 볼 수 있다.

$$J = AT^2 \exp\left(\frac{\beta_0 E^{1/2} - \phi_b}{kT}\right) \quad (3-2)$$

여기서 A는 상수, T는 절대온도, β_0 는 기울기, E는 전계, ϕ_b 는 실효일함수, k는 볼츠만 상수이다.

한편, Ohmic 한 전류에서 Schottky 전류로 이행하는 전압은 조사선량이 증가함에 따라 감소함을 알 수 있다. 이러한 경향은 SiO₂-Si 계면의 유효 전위장벽의 감소로 설명할 수 있다. 즉 유효 전위장벽은 방사선 조사에 의해 형성된 계면 트랩전하에 의해 낮아져서 조사선량이 증가 될수록 보다 낮은 전압에서 Schottky 전류로 이행하는 것으로 보여진다.

IV. 결론

방사선 조사 효과를 조사하기 위해서 MOS 커패시터에서 전기전도 특성을 측정 토론하였다. 직류 전도 특성 실험을 통하여 다음과 같은 결론을 얻었다.

① 게이트 전압을 부(-)의 전압으로 하였을 경우는 저전계에서 Ohmic 전류, 고전계에서는 공간전하제한

전류가 흐름을 알 수 있었다. Ohm성 전류의 선량 의존성은 방사선 조사에 의해 발생한 산화막내 정(+)의 공간전하효과에 의해 설명할 수 있다.

Ohm성 전류에서 공간전하제한전류로 이행하는 전압 V_{tr} 은 조사선량이 증가함에 따라 증가한다. 이 경향은 방사선 조사에 의해 산화막내에 발생된 트랩 전하에 기인하는 것이라 사료된다.

② 게이트 인가전압을 (+)의 전압으로 인가하였을 경우, 저전계에서는 Ohm성 전류, 고전계에서는 Schottky 전류임을 알았다. 또 Ohmic전류로부터 Schottky 전류로 이행하는 전압 V_{tr} 은 조사선량이 증가함에 따라 감소함을 알 수 있었다. 이 결과는 Si-SiO₂ 계면에 방사선 조사에 의해 새로이 형성된 트랩전하에 의해서 유효전위장벽이 낮아지는 것으로 설명할 수 있다.

참 고 문 헌

1. H.L. Hughes and r. Giroux", "Space Radiation Affects MOSFET's", *Electronics.*, (1964)
2. E.H. Snow et. al., "Effet of Ionizing Radiation on Oxidized Silicon Surfaces and Planner Devices", *Proc. IEEE*, 55, 1168, (1967).
3. K. H. Zaininger and A. G. Holmes-Siedle, "A Survey of Radiation Effects in Metal-Insulator-Semiconductor Devices", *RCA Rev.*, 28(2), 208, (1967).
4. J.P. Mitchell and D.K. Wilson, "Surface Effects of Radiation on Semiconductor Devices", *Bell Syst. Tech.*, (1963)
5. 大石壽雄 外, "誘電體 現象論", 電氣學會, 東京. (1985), 120.
6. H.E. Boesch Jr. et.al., "Hole Transport and Charge Relaxation in Irradiated SiO₂ MOS Capacitors", *IEEE Trans. Nucl. Sci.*, NS-22, 2163, (1975).
7. H. E. Boesch, Jr., and J.M.McGratty, "Charge Yield and Dose Effects in MOS Capacitors at 80K", *IEEE Trans. Nucl. Sci.*, NS-23, 1520, (1976).
8. K. F. Galloway, "Simple Model for the Slope Charge of C-V Curves of Irradiated MOS Capacitors", *Appl. Phys.*, (1974).

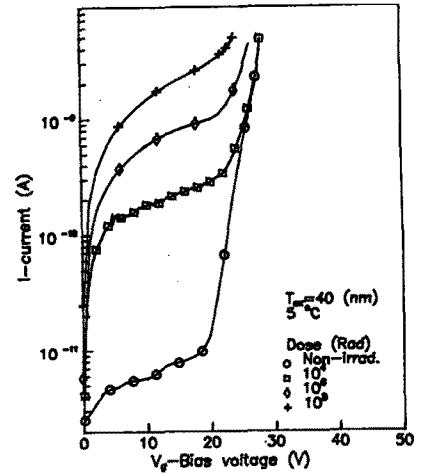


Fig. 3.1 I-V characteristics of MOS Capacitor in case of negative bias.(40 nm)

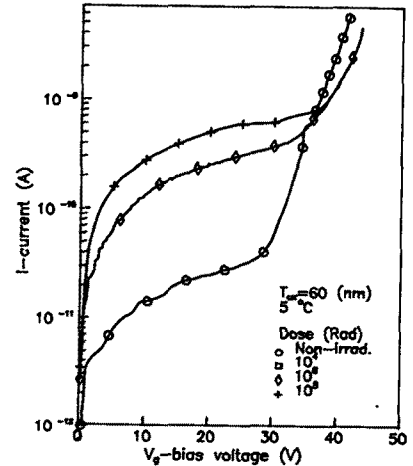


Fig. 3.2 I-V characteristics of MOS Capacitor in case of negative bias.(60 nm)

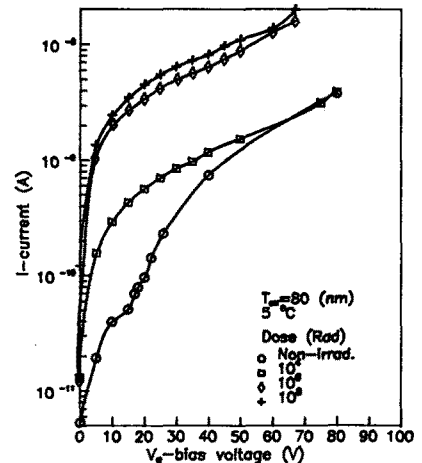


Fig. 3.3 I-V characteristics of MOS Capacitor in case of negative bias.(80 nm)

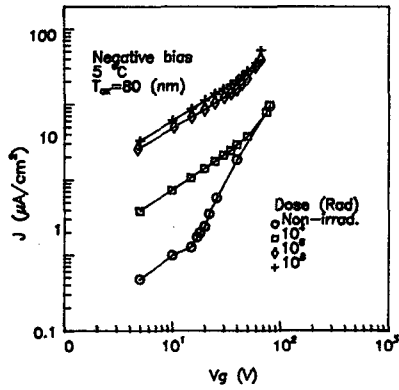


Fig. 3.4 J-V characteristics of MOS structures derived from Fig. 3.3

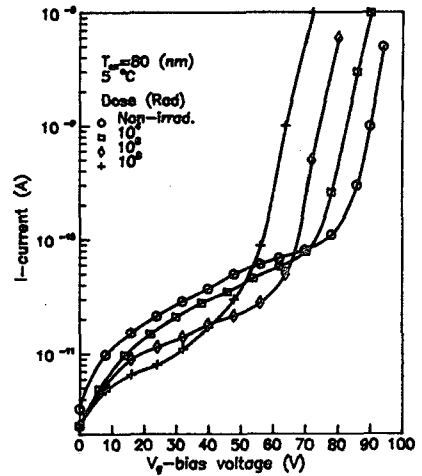


Fig. 3.7 I-V characteristics of MOS Capacitor in case of positive bias.(80 nm)

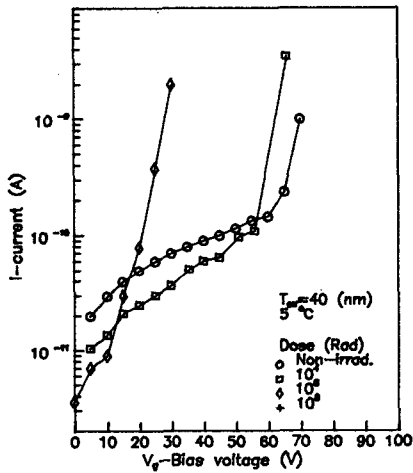


Fig. 3.5 I-V characteristics of MOS Capacitor in case of positive bias.(40 nm)

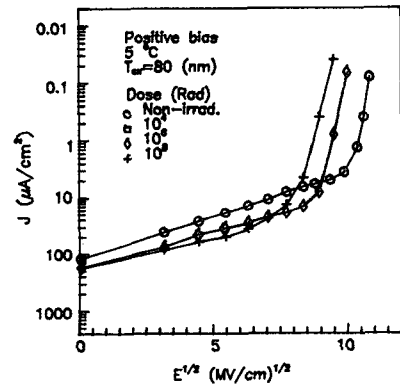


Fig. 3.8 Schottky plot derived Fig. 3.7 in case of negative bias.(80 nm)

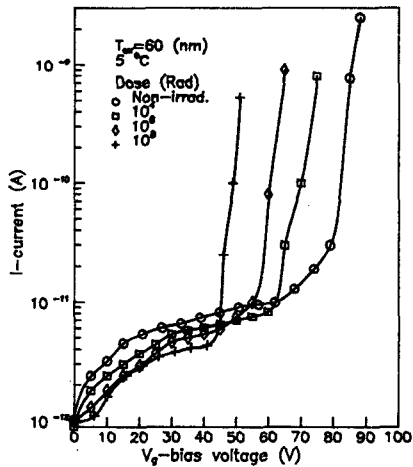


Fig. 3.6 I-V characteristics of MOS Capacitor in case of positive bias.(60 nm)