

# TiSi<sub>2</sub> 박막의 Agglomration 거동에 미치는 Si 기판 의존성 (The Effect of Si Substrate on the Agglomeration Behavior of TiSi<sub>2</sub> Thin Film)

삼성전자 반도체 연구소 김일권, 고종우, 이내인, 김영옥, 이문용, 이종길

## 1. 서론

반도체 소자의 고집적화로 gate poly-si 의 저항과 contact 및 diffusion 영역의 series 저항의 증가로 저항이 낮은 Ti-silicide 의 적용이 필요하다. 그러나, sputter 방식으로 Si 기판위에 Ti 을 증착하여 고상반응에 의해 형성시키는 TiSi<sub>2</sub> 막의 경우, 900 C 전후의 후속열처리에 의해 표면 roughness 가 증가하는 소위 agglomeration (응집) 현상이 발생한다. 이는 저항의 급격한 증가를 유발하여 TiSi<sub>2</sub> 의 본래 목적에 부합치 못하므로 반도체 소자 제조 공정에 적용시키기 위해서는 agglomeration 현상을 최소로 억제시킬 필요가 있다. 지금까지 agglomeration 에 대해서는 주로 capping 효과 1), N<sub>2</sub>, O<sub>2</sub> 등의 불순물 첨가효과 2), 등이 보고되고 있으며 아직 확인되어야 할 부분이 많다. 본 연구에서는 TiSi<sub>2</sub> 의 하부물질인 Si 의 기판이 다결정인 경우와 비정질인 경우에 대해 grain size 를 변화시킴으로써 agglomeration 현상을 조사하였다.

## 2. 실험 방법

Si (100) 기판위에 gate 산화막 1000Å 을 성장시킨 후 LPCVD 방식에 의해 poly-si 및 비정질 실리콘을 각각 2500Å deposition 하였다. 각 실리콘의 grain size 를 변화시키기 위해서 furnace 에서 850, 900, 950 C 30분 열처리를 N<sub>2</sub> 분위기 하에서 진행하였다. 자연산화막을 100 : 1 HF 로 제거한 후 Titanium 300Å 을 sputtering 하여 deposition 하고 RTP 열처리 850C 20초 에 의해 반응시켜 TiSi<sub>2</sub> 를 형성하였다. silicide 의 산화를 방지하기 위해 산화막 1500Å 을 capping 시키고 900C 열처리를 반복하여 면저항 및 stress 를 관찰하였다.

## 3. 결과

- 1) poly-si 을 고온에서 열처리하여 grain size 를 증가시킬수록 TiSi<sub>2</sub> 의 agglomeration 은 억제되었다.
- 2) amorphous Si 의 경우는 이를 결정화시킨 후 Ti 와 반응시켜 TiSi<sub>2</sub> 를 형성시키면 agglomeration 이 더욱 현저해졌다.
- 3) TiSi<sub>2</sub> 형성직후의 TiSi<sub>2</sub> 의 morphology 는 poly-Si 의 경우보다 amorphous Si 의 경우가 매끄러우나 후속열처리에 의해 roughness 가 현저히 불량해졌다.

## REFERENCE

- 1) Rama K. Shilka and Jagir S. Multani, V-MIC Conference, p.470, 1987
- 2) S. Ogawa, T. Yoshida, T. Kouzki and K. Tsukamoto, Applied Surface Science 41/42 p.290, 1989