

IGBT를 이용한 탑재형 인버터 설계

°김인수°, 김성신°, 이경석°, 황용하°

*국방과학연구소, **이화전기

The design of on-board inverter using IGBT

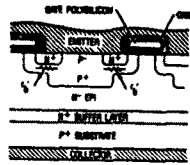
°In-Soo Kim°, Seong-Shin Kim°, Kyung-Seok Lee**, Yong-Ha Hwang**

*Agency for Defense Development, **E-HWA Electric Co.

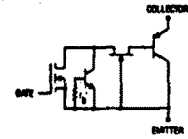
Abstract

The object of this study is the design of 3 phase on-board inverter. The key point in the inverter design is the selection of switching device, and its performance effects that of total system. In this study, six-step square wave inverter was designed using IGBT (Insulated Gate Bipolar Transistor) which has the advantages of MOSFET and bipolar transistor as switching device. The condition of being small and light which is the one of requirements for on-board equipment was accomplished by using IGBT module and optimising the snubber circuit, and the reliability was increased. It is confirmed that the designed inverter satisfies the required performance through the performance and environment test.

Conductivity modulation의 특성을 갖지 못한 power MOSFET에서, 전도 손실의 대부분이 이 N- 영역에서 발생한다 (500V 소자에서 일반적으로 70%). 그림 1-1의 등가회로에 나타냈듯이, IGBT는 pseudo-Darlington 형상의 N-channel MOSFET에 의해 구동되는 PNP로 구성된다.



(a) Device structure



(b) Equivalent circuit

그림 1-1. IGBT의 구조 및 등가회로

Figure 1-1. The structure of IGBT and equivalent circuit (IGBT의 collector는 실질적으로 PNP의 emitter)

1. 서론

본 연구에서는, Bipolar 소자의 우수한 전도 특성 및 power MOSFET의 peak current capability, 구동의 용이성, 넓은 SOA (Safe Operation Area) 및 ruggedness등의 특성들을 채택함으로써 저 주파수대의 스위칭 소자중 가장 이상적인 소자로 평가받고 있는 IGBT를 이용한 탑재형 인버터의 설계에 대하여 논하였다.

탑재장비로서 요구되는 소형, 경량화를 이룩하기 위한 방법과 장비의 운용 신뢰성에 목표를 두고, 스위칭 소자 선정과 snubber 회로 설계방법등을 제시하였다. 마지막으로 성능시험 및 환경 시험을 통하여 설계된 인버터의 성능을 입증하였다.

2. IGBT의 특성

P+ 기판을 제외하면 IGBT의 구조는 실질적으로 power MOSFET와 같다. (1) 두 소자는 유사한 polysilicon gate 구조와 N+ source 접촉층 갖는 P well 구조를 갖는다. 두 소지에서 P well 구조 아래 N-type material은 소자의 내압을 유지하기 위한 두께와 저항성을 갖게 만들어 진다.

많은 유사성에도 불구하고, IGBT의 동작은 power MOSFET 보다 는 bipolar transistor에 가깝다. 이것은 P+ 기판에 원인이 있는데, 이 P+ 기판은 N- 영역으로 minority carrier를 주입하게 하여 conductivity modulation의 결과를 갖게 한다.

3. 3상 인버터 회로구성

3상 인버터 회로는 그림 3-1에 나타난 바와 같이 3상 용 IGBT 모듈, Snubber 회로 및 변압기등으로 구성된다. 제어회로 및 DC 컨버터회로등이 포함되나 본 논문에서는 다루지 않았다.

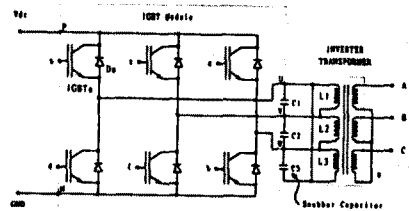


그림 3-1. 3상 인버터 회로

Figure 3-1. Circuit of 3 phase inverter

3상 인버터 회로는 전류를 스위칭하여 120°의 위상차를 갖는 교류전원을 발생시킨다. 본 연구에서서는 소형화를 위하여 보호 회로(과전류, 단락등) 및 환류용 다이오드 등이 포함된 3상용

IGBT 모듈을 이용하였다. Δ -Y 결선의 출력 선간전압에 포함된 고조파 성분은 Fourier Series에 의하여 식 (1), (2), (3) 등으로 나타난다.

$$V_{AB} = \frac{6nV_{dc}}{\pi} \left[\sin(\omega t + 60^\circ) + \frac{\sin 5(\omega t + 60^\circ)}{5} + \frac{\sin 7(\omega t + 60^\circ)}{7} + \dots \right] \quad (1)$$

$$V_{BC} = \frac{6nV_{dc}}{\pi} \left[\sin(\omega t - 60^\circ) + \frac{\sin 5(\omega t - 60^\circ)}{5} + \frac{\sin 7(\omega t - 60^\circ)}{7} + \dots \right] \quad (2)$$

$$V_{CA} = \frac{6nV_{dc}}{\pi} \left[\sin(\omega t - 180^\circ) + \frac{\sin 5(\omega t - 180^\circ)}{5} + \frac{\sin 7(\omega t - 180^\circ)}{7} + \dots \right] \quad (3)$$

윗 식으로부터 출력전압은 $6n \pm 1$ 의 odd harmonics를 가지며 six step 구형파를 형성한다. 3상 출력전압의 기본파와 고조파들은 balanced 되어있고, 상호 120° 의 위상차를 갖는다.

탑재형 인버터의 부하인 유도 전동기 (nom. 107 Watt)에서, 기동전류는 정상전류에 비하여 약 4배의 값을 갖기 때문에, 스위칭 소자의 선택 및 snubber 회로 설계에 있어 이점을 고려하여야 한다. 본 연구에서는 내압 600V, 정상상태 전류 20A, Peak 전류 40A의 특성을 갖는 IGBT 모듈(PM20CEA060, Mitsubishi Semiconductor)을 선정하였다.[4]

4. Snubber 회로 설계

반도체 소자들의 switching시 on 이나 off 상태에서의 전력소모는 비교적 적으나, 전환시는 높은 전류와 전압이 동시에 걸리게 됨으로서 그렇지 않게 된다. 이때 소자의 안전 동작을 위하여, 전환시 소자의 전압 및 전류를 제한 또는 제어할 필요가 있다. 첫째는 전압과 전류를 안전 동작영역에 묶어두는데 있다. 둘째는 전환시 정확한 동작을 보장하기 위하여, 소자의 전압과 전류의 변화율을 낮게 유지하기 위함이다. 셋째는 전환시 소자에서 발생하는 전력소모를 제한하는데 있다. 마지막으로 제어소자의 switching은 종종 diode의 상태변화에 의하여 이루어지는 경우가 있는데, 이때 diode의 순방향 회복전압과 역방향 회복전류를 유지시키도록 급격한 전환을 피하는 것이 중요하다.

위의 사항들을 만족시켜 주기 위하여, switching 전환시 소자의 전압 및 전류를 제한할 목적으로 전력회로에 별도의 소자가 추가 되는데, 이것을 snubber 회로로 부르게 되며, [2] 3상 인버터 회로에서는 turn-off snubber의 역할이 중요하므로, 이때의 회로동작을 분석해 보겠다. 그림 2-6에 snubber 적용전 동기회로와 예상 동작파형을 나타냈다.

그림 4-1에서 IGBT 양단의 전압이 V_{dc} 에 도달될때 까지 (한류용 diode turn-on 전) I_{c1} 에 흐르던 전류 (I_L)를 계속 유지하여야 한다. 이러한 현상은 전환시 IGBT에 과도한 전력소모를 발생시킨다. 이 전력은 종종 IGBT의 SOA영역을 벗어나는 경우를 발생시킨다. 그리고 IGBT의 구조 (P-N-P-N)상 latch-up 현상이 발생할 수도 있게 된다. 이러한 현상을 방지하기 위하여 snubber 회로의 필요성이 대두되며, 그림 3-1의 C1, C2, C3가

snubber 회로가 적용되었으며, IGBT의 turn-off시 동기회로와 동작파형을 그림 4-2에 나타냈다.

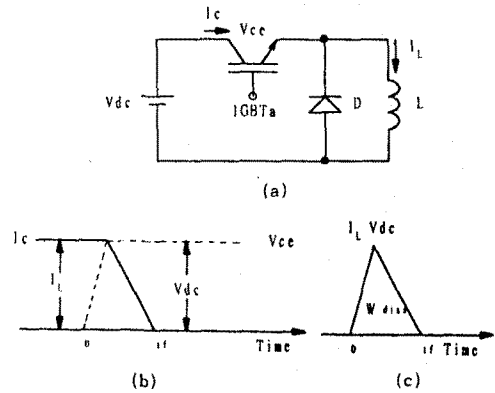


그림 4-1. Snubber 적용전 Turn-off시 IGBT의 (a) 동기회로 (b) 전압 및 전류파형 (c) 전력소모
Figure 4-1. (a) Equivalent circuit (b) Voltage and current waveform (c) Power dissipation of IGBT without snubber during turn-off

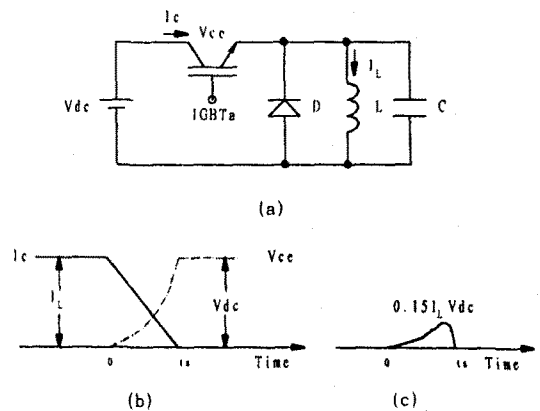


그림 4-2. Snubber 적용시 Turn-off시 IGBT의 (a) 동기회로 (b) 전압 및 전류파형 (c) 전력소모
Figure 4-2. (a) Equivalent circuit (b) Voltage and current waveform (c) Power dissipation of IGBT with snubber during turn-off

일반적으로 turn-off snubber 회로는 스위칭 소자에 병렬로 붙이게 되나, 3상 인버터 회로에서는 중복성 및 캐패시턴스의 크기를 줄이기 위하여 그림 3-1의 방법을 사용하였다.

그림 4-2의 (a)에서 snubber 캐패시터 C는 인덕터 L로 흐르던 전류 I_L 이 흐를 수 있는 Path를 제공한다. 이것은 IGBT 양단의 전압이 V_{dc} 에 도달될때 까지 (한류용 다이오드 turn-on 전) I_c 가 L에 흐르던 전류 (I_L)를 계속 유지하여야 할 필요성을 없게하여, IGBT 본래의 turn-off 특성을 유지하게 한다. 이렇게 됨으로서 그림 4-2의 (c)에서 볼 수 있듯이 전환시 IGBT에 걸리는 과도한 전력을 억제시키고, IGBT의 동작을 SOA 영역내에 있게 한다. 캐패시터 값의 선정은 전체 시스템 손실에 영향을 주게 된다.

시스템 최소 손실은 transistor 손실이 snubber 적용전 손실의 1/3이 되게 캐패시터 값을 선정하게 되면 된다. [3]

3상 인버터의 부하를 고려한 정상상태에서 요구되는, 최적의 C 값은 식 (4)에서 얻은값(normal:이 값은 William McMurray에 의해 정의된 값으로 t_s 에서 소자 양단전압이 V_{dc} 를 갖게 하는 snubber 값을 의미함)의 약 4/9에 해당되는 값으로, 이값은 유도전동기 기동시의 큰 전류성분을 고려할때 적절하지 못하게 된다. 기동시 소자의 동작을 SOA 내에 묶어 두면서, latch-up 현상을 피할 수 있도록 보다 큰 C 값이 요구된다. 그리고 그림 4-3의 snubber 크기에 따른 load line의 변화[5]에서 볼수 있듯이, 소자의 안전동작을 위해서는 small 보다는 normal snubber의 선택이 더욱 적당하다. 그림 4-4에 제시된듯이 최적값과 "normal" 값 사이의 전체 시스템 손실이 크게 의미를 갖지 않으므로, 본 연구에서는 유도전동기의 기동조건 및 신뢰성등을 고려하여 "normal" 값을 식 (4)에 의하여 선정 하였다 (0.22 μ F).

$$C = \frac{I_o t_s}{2 V_{dc}} \quad (4)$$

I_o : turn-off 전 IGBT_a를 흐르던 전류

t_s : turn-off 시 IGBT_a의 전류가 0이 되는데 걸리는 시간

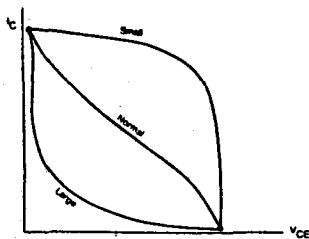


그림 4-3. snubber 크기에 따른 load line의 변화

Figure 4-3. Variation of load line vs. snubber size

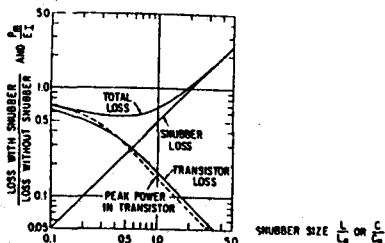


그림 4-4. snubber 크기에 따른 상대적 스위칭 손실 및 transistor 전력소모

Figure 4-4. Relative switching losses and peak transistor power dissipation vs. snubber size

5. 실험

설계된 인버터의 동작을 입증하기 위하여, 성능시험, 환경시험 및 전자파 간섭시험을 수행하였다. 환경시험은 MIL-STD-810E 규격에 의하여 저온(-20°C), 고온(71°C), 습도, 진동 및 충격시험 등을 수행하여 양호한 결과를 얻었다.

그림 5-1에 snubber 회로의 동작을 입증하기 위하여, turn-off 시 IGBT_a의 전압과 I_u 를 흐르는 전류 파형(t_s 이후의 I_u 전류는 다이오드를 통한 전류)을 실었으며, 그림 5-2에 출력 전압 및 전류 파형을 실었다. 이때 부하는 3상 유도전동기를 사용하였다.

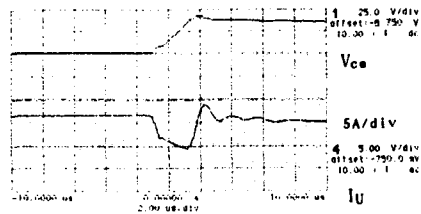


그림 5-1. turn-off시 IGBT_a의 양단전압 과 I_u 전류파형
Figure 5-1. Waveform of voltage across IGBT_a and I_u current during turn-off

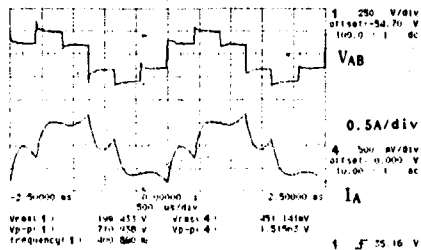


그림 5-2. 출력전압 및 전류파형
Figure 5-2. Waveform of output voltage and current

6. 결론

태형 인버터의 설계에는 장비의 소형화와 비행시 Ram air의 영향과 자체 발열에 의하여 주위 온도가 정상상태보다 훨씬 높게 나타난다는 점(이론적으로 약 30°C 증가) 때문에 고온에서의 동작에 대한 안정성이 요구된다. 본 연구에서는 구동회로가 간단하고, On 상태에서 전압강하가 적은 IGBT를 스위칭 소자로 사용하여 소형화 및 고온에서의 양호한 동작성능을 구현시켰다.

설계 제작된 인버터에 대하여 성능시험 및 환경시험을 수행하였으며, 주변 장비들을 포함한 종합성능시험을 수행하였다. 이러한 시험 수행 결과, 인버터의 성능이 설계요구조건을 만족함을 확인할 수 있었다.

참고문헌

- [1] S. Clemente, A. Dubhashi and B. Pelly, "IGBT characteristics and application," International Rectifier Application Notes, AN-983, pp 1-14, 1990.
- [2] J. G. Kassakian, M. F. Schlecht and G. C. Verghese, "Principles of Power Electronics," pp 671-689, 1991.
- [3] William McMurray, "Selection of snubber and clamps to optimize the design of transistor switching converters," in Conf. Rec. 1979 IEEE Power Elec. Spec. Conf., pp. 62-74.
- [4] Mitsubishi Semiconductor, " '91 Mitsubishi Semiconductor Data Book, Vol. 2", pp 3-1 - 3-38, 1990.
- [5] Angelo Ferraro, "An Overview of Low-loss Snubber Technology for Transistor Converter," in Conf. Rec. 1982 IEEE Power Elec. Spec. Conf., pp. 466-477.