

오버샘플링 시그마-델타 변환기의 설계와 응용

신종한 박승배

한국과학기술원 전기 및 전자공학과

The Design and Application of Oversampling Sigma-Delta Converters

Jong-Han Shin, and Song-Bai Park

Dept of E.E., Korea Advanced Institute of Science and Technology

Abstract

Sigma delta modulation has been the preferred technique for oversampling conversion. In this paper we present the basic principles of oversampled sigma-delta Converters. Basic operation and theory behind sigma-delta modulation is reviewed. The different structures of the sigma-delta converters are described and the concepts of designing modulators and digital filters are discussed. The latest designs are also reviewed.

1. 서론

최근에 시그마-델타 변환을 이용한 아날로그/디지털 변환과 디지털/아날로그 변환 방식이 큰 관심을 끌고 있다.[1-4] 시그마-델타 변환은 입력신호를 나이퀴스트 주파수보다 훨씬 많이 오버샘플링하여, 이를 1비트들로 이루어진 펄스밀도 신호로 변환하는 것이다. 이때 출력된 PDM신호의 잡음주파수 스펙트럼을 살펴보면, 나이퀴스트 주파수범위의 저주파잡음성분이 고주파 대역으로 밀려나는 현상을 보인다. 따라서 아날로그/디지털 변환은 PDM신호를 디지털 대역에이션 필터를 이용하여, 고정밀 디지털 신호를 얻을 수 있다. 한편 디지털/아날로그 변환은 보간법에 의해 디지털 데이터를 오버샘플링한 후, 이를 디지털 시그마-델타 변환기를 이용하여 1비트의 데이터로 만든 후, 이를 1차나 2차 정도의 아날로그 저역필터를 통과시켜 고정밀 아날로그 신호를 얻는다.

본 논문에서는 시그마-델타 변환과 관련한 기본원리와 이론을 고찰하고, 시그마-델타변환기의 다른 여러가지 구조를 서술하며, 디지털 필터를 설계하기 위한 방법을 제시한다. 또한 CD, DAT, ISDN-U interface, 단일 칩 모듈, DSP를 이용한 CODEC등 많은 응용분야를 가지고 있는 시그마-델타 변환기술의 기술동향을 소개하고자 한다.

2. 기본적인 Σ - Δ 변조기의 구조

단일 루프, 비동기 시그마-델타 변조기에서, 높이 A의 입력펄스가 아날로그 적분기 출력이 0보다 크거나 같을 때 발생한다(그림. 1a). 이 펄스는 적분기 입력으로 피드백되어 입력신호를 감소시킨다. 크기 $X(X < A)$ 인 직류 입력신호에 대해서 그 출력은 기울기 $1/X$ 의 톱니파형이다(그림. 1b). 출력펄스는 매 A/X 초마다 발생되고, 어떤 시간구간(이를 들면, 나이퀴스트 주파수에 해당하는 시간구간) 동안에 생성된 펄스갯수의 평균은 직류 입력신호의 값에 비례한다. 동기식 변조기 (이는 스위칭 키패시터 회로에 의해 용이하게 구현 될 수 있다)에서는, 외부클럭 C가 액티브일 때만 출력펄스가 출력되도록 트리거 할 수 있다(그림 2). 이때 양의 전위 전압을 넘이 쉽수 있다. 각 클럭펄스 이후의 직분기 출력은 동기 변조기와 비동기 변조기에서 같다. 그러나 출력펄스는 동기 변조기의 경우 시간에 따라 균일하게 분포하지 않는다. 그러나 일정한 구간동안 그들의 평균은 비동기 변조기와 같고, 그 수는 직류 입력신호에 비례한다.

신호 Z (그림. 2b)는 출력신호의 스펙트럼에서도 존재하는 많은수의 고주파 성분을 포함하고 있다. A/D 변환기 Y_0 의 값은 평균(averaging)에 의해 발생한다. 나이퀴스트 주파수보다 128배 높은 클럭주파수에 대해서, 변환기의 출력은 아래와 같다.

$$Y_0(n) = Y(n) + Y(n-1) + \dots + Y(n-127)$$

이출력은 변조기로 부터 나오는 출력에서 매 128 클럭주기마다 생성된다(대시메이션, 즉 '샘플링 비의 감소'는 평균과 동시에 수행된다). 출력값의 범위는 0에서 128이다. 비록 변조기의 출력이 단일 비트의 흐름이지만, A/D 변환기는 7비트가 약간 넘는 정도의 분해능을 갖는다(잡음성분이 적으면 실제적으로(이론만이 아닌) 얻을 수 있다). 이것이 오버샘플링 방식의 핵심이다. 즉 수비트의 분해능을 가진 데이터 샘플들을 단일 비트의 오버샘플링 데이터들로부터 얻을 수 있다. 만일 입력이 랜덤 신호라면, 작은 시간 구간에 대해서는 일정하다고 생각할 수 있다. 왜냐하면 샘플링 주파수가 나이퀴스트 주파수보다 훨씬 더 크기때문이다. 아날로그 적분기의 출력은 그림. 2b의 Z와 같다. 그리고 시간이 지남에 따라 입력신호의 전압에 따라 천천히 변화한다. 디지털 저역통과필터의 출력은 입력신호의 디지털 PCM출력이다. 단일 루프 시그마-델타 변조기의 전형적인 구현방식은 케한 루프에 지연소자를 갖는 덧셈기를 갖고 아날로그 적분을 수행한다(그림. 3a). 이것은 스위칭 커패시터 회로 구현방식과 일치한다. 출력펄스는 클럭에 동기된 비교기, 즉 단일 비트 양자화기에 의해 생성된다. 같은 구조가 D/A 변환에 대해서도 사용될 수 있다. 입력 $X(n)$ 이 샘플 데이터일 때, 적분기는 디지털 덧셈과 출력 구조로 구현된다. 단일 비트 데이터의 흐름에 포함된 고주파 잡음을 연속적으로 아날로그 필터에 의해 제거하여 연속 출력신호를 얻는다.

이중 루프 시그마-델타 변조기는 입력신호와 출력 비트의 흐름사이의 차의 이중 적분을 수행하여 더 좋은 성능을 제공한다(그림. 3b). 그림에서 점선으로 표시된 케한 루프는 $\Sigma\Delta$ 변조기의 안정도를 개선시킨다. 양자화기 입력 $q(n)$ 은 더이상 단순한 톱니형 파형이 아니다; 그것에는 포물선형의 요소가 포함된다. 제한된 구간에서의 펄스들의 평균수는 여전히 입력신호를 따라간다. 그러나 고주파 잡음 스펙트럼은 다른 모양을 갖는다.

3. 성능분석

$\Sigma\Delta$ 변조기의 성능을 분석하는 좋은 방법은 단일 비트 양자화기를 백색 잡음원으로 대체하는 것이다(입력신호는 그 잡음원이 어떤 단일 비트 양자화기를 잘 나타낼 수 있도록 충분히 큰 불규칙 성분을 갖는다). 만일 q 가 양자화 잔차이려면 잡음원의 전역은

$$\sigma^2 = \frac{q^2}{12} \tag{1}$$

으로서 주파수 구간 $(0, f_s)$ 에 아래와 같은 잡음 스펙트럼 밀도를 갖고 균일하게 분포되어 있다.

$$E(f) = \frac{q^2}{12f_s} \quad (2)$$

샘플링 주파수를 두배로 하면, 잡음원의 전력은 $(0, f_0)$ 의 신호구간에서 3dB 만큼 감소한다. 이것은 어떤 양자화기에 대해서도 성립한다. 만일 $X(Z)$, $E(Z)$ 가 각각 입력신호와 잡음원의 Z-변환을 이라하면 단일 루프 변조기에 대해서 아래와 같이 표현할 수 있다.

$$Q(Z) = Z^{-1} \frac{X(Z) - Y_1(Z)}{1 - Z^{-1}} \quad (3a)$$

$$Y_1 = O(Z) + E(Z)$$

$$Y_1(Z) = Z^{-1}X(Z) + E(Z)(1 - Z^{-1})$$

비슷하게 이중 루프 변조기의 출력은 아래식으로 표현된다.

$$Y_2(Z) = Z^{-1}X(Z) + E(Z)(1 - Z^{-1})^2 \quad (3b)$$

(3a)와 (3b)의 첫번째 항은 지연된 입력이고, 두번째 항은 출력잡음이다. 그의 스펙트럼 밀도는 $Z = \exp(j\frac{2\pi f}{f_s})$ 를 대입함으로써 구할 수 있다.

$$E_1(f) = 2E(f) \sin(\frac{\pi f}{f_s}) \quad (4)$$

이중 루프 변조기의 잡음 스펙트럼 밀도는 단일 루프 변조기보다 직류 근처 주파수에서의 값이 더 낮다. 이 결과가 그림. 4에 제시되어 있다. 고주파대역에서는 단일 루프보다 이중 루프가 더 큰 잡음을 갖는다. 그 결과 신호밴드 밖에서 더 많은 잡음을 제거해야 한다. 만일 샘플링 주파수가 두배가 되면 최대 신호주파수 f_0 는 $f_s/2$ 만큼 줄어든다(그림. 4의 f_0'). 신호대역안의 전체 잡음전력은 감소할 것이고, 그 감소는 이중 루프 변조기에서 더 심하다. 고분해능(high resolution)은 신호대역 밖의 잡음을 필터링 한 후에 얻을 수 있고, 단일 루프보다 이중 루프 변조기에서 더 높은 분해능을 얻을 수 있다. 단일 루프(N1)와 이중 루프(N2)에 대한 전체 잡음전력은 각각 밴드 $(0, f_0)$ 에서 (4)식에 적절한 잡음밀도를 더하여 구할 수 있다.

$$N_1 = \frac{\pi^2 \pi^2}{3} \left(\frac{2f_0}{f_s}\right)^3$$

$$N_2 = \frac{\pi^2 \pi^4}{5} \left(\frac{2f_0}{f_s}\right)^5 \quad (5)$$

샘플링 주파수를 두배로 함에 따라, 단일 루프에서는 9dB, 이중 루프에서는 15dB의 잡음전력이 감소한다. 양쪽의 경우에서 3dB 감소는 오버샘플링에 기인한 효과이고, 나머지는 신호밴드 밖으로 잡음의 대다수를 밀어내는 noise-shaping에 기인한다. 결과적으로, 이중 루프 변조기는 같은 SN 비율 얻기 위해 단일 루프 변조기보다 더 적은 샘플링 주파수에서 동작할 수 있다. 오버샘플링 주파수는 Mcgahertz 범위이고, 아날로그 CMOS 회로의 속도가 이들 변환기의 SN 비율 제한하는 요소들 중에 하나이기 때문에 그 특성은 중요한 장점이다. 이 장점으로 인해 그 구조가 단일 루프보다 복잡함에도 불구하고 이중 루프를 많이 사용한다.

단일 비트 양자화기와 케환루프를 사용한 $\Sigma\Delta$ 변조기는 회로의 불완전성과 잡음에 강한 특성을 가진다. 수학적 모델에 기초한 컴퓨터 시뮬레이션 결과에 의하면, 이중 루프 변조기에 대하여 적분기 이득의 10~15%의 변화가 변환기 성능에 주목할만한 감쇄를 야기하지 않음을 알 수 있다. 그 제한은 단일 루프 구조에 대해서는 더 여유가 있다.

등가회로에 기초한 또는 순수한 수학적 모델에 기초한 더 상세한 이론이 단일 루프 구조에 대하여 잘 정립되어 왔다. 이중 루프 구조에 대해서는 여기에서 언급한 것외에는 더 좋은 이론적인 모델이 없기 때문에 컴퓨터 시뮬레이션이 디자인시 중요한 역할을 담당한다. 여기서 설명한 모델과 이상적인 모델을 이용한 컴퓨터 시뮬레이션 사이의 가장 중요한 차이는 입력이 직류 값일때 시그마-델타 변조기의 예상된 특성이다. 단일 루프 변조기의 단일 비트 출력들은 주기적이거나 다음과 같은 조건하에서 준주기적이다. 즉, 그것의 스펙트럼은 연속적이지 않고, 이산적이다. 이중 루프 변조기는 어떤 직류 입력 레벨에 대해 비슷한 특성을 보인다. idle voice channel 둘에 대하여 이들 limit cycle 들은 음성으로 생각되며, 이는 $\Sigma\Delta$ 변조기의 잡음특성 또는 백색잡음보다 훨씬 작은 레벨에서 특히 두드러진다. 몇가지 기법들이 이 효과를 줄이기 위해 사용된다. 그 기법들은 그

사이클의 이산 스펙트럼을 랜덤하게 하는 "dithering"과 신호밴드에서 기본 주파수를 밀어내어 연속된 필터링에 의해 감쇄 될 수 있도록 하기 위해 직류 음성을 도입하는 방법들이다. 이중 루프 변조기에서 큰 신호입력에 대해 SN 비가 나빠진다. 시뮬레이션에 의하면 양자화기 입력신호의 크기는 직류 입력전위가 양자화 간격의 크기에 접근함에 따라 더 커진다는 것을 알 수 있다. 양자화 간격과 같은 크기의 직류 입력에 대해서 양자화기 입력은 무한값이 될 수 있다. 최근에 관심을 끌고 있는 일은 더 큰 분해능(resolution)을 얻을 수 있는 고차의 변조기 구조를 연구하는 일이다. 삼중 루프 변조기는 안정하지 않기 때문에 다른 두가지 구조가 제안되었다. 한가지 방식은 "multi-stage noise shaping(MASH)"인데, 이를 구현하는 방법은 3개의 단일 루프 변조기를 사용하여 3차 noise-shaping을 얻는 것이다(그림. 5). 첫단의 양자화기 입력 $\Delta_1(Z)$ 는 두번째 단 변조기의 입력으로 사용한다. 출력 $Y(Z)$ 는 Z변환 웨이트 함수 $W_1(Z)$, $W_2(Z)$, $W_3(Z)$ 가 곱해진 3개의 변조기들의 출력의 합으로 표현된다. $Y(Z)$ 는 더이상 단일 비트 데이터의 흐름이 아니다.

두번째 양자화기에서의 잡음 $E_2(Z)$ 는 출력신호에서 두번 나타난다. 첫번째는 두번째 변조기 출력 $Y_2(Z)$ 에서의 양자화 잡음으로서, 두번째는 세번째 변조기 출력 $Y_3(Z)$ 에서의 신호 $\Delta_2(Z)$ 의 잡음성분으로 나타난다. Z변환 웨이트 함수 $W_2(Z)$ 와 $W_3(Z)$ 는 두번째 변조기에서 나오는 두 잡음 성분이 서로 상쇄될 수 있게 선택한다. 웨이팅 함수 $W_1(Z)$ 는 첫번째 변조기의 잡음을 제거하기 위해 선택된다. 그러므로 출력은 입력성분과 Z변환 웨이트 요소 $W_3(Z)$ 가 곱해진 3번째 변조기에서의 잡음 $E_3(Z)$ 로 구성되어 있다.

$$Y(Z) = Z^{-3}X(Z) + (1 - Z^{-1})^3 E_3(Z) \quad (6a)$$

비슷한 결과가 이중 루프 변조기에 대해서 유도되었다. 따라서 이 결과는 더 높은 차수의 noise shaping에 대해 일반화 시킬 수 있다. 이 방법이 다른 경로를 통해서 처음 두 변조기에서 나온 잡음을 제거하는 방식에 기초하므로, 변조기 이득에 변화가 불완전한 잡음제거를 가져올 수 있다. 그 결과 남아있는 잡음은 1차 또는 2차 양자화 잡음으로서 출력에 나타날 것이다. 이를 극복하기 위해서 다른 경로의 이득차가 1퍼센트 이내로 조정되어야 한다. 그런데 이 조건이 이중 루프 변조기에 대해서는 10% 이내이다.

N차 오버샘플링 변조기를 구현하기 위한 또다른 방법은 계수 A_i ($i=1,2,\dots,N$)인 feed forward 구조와 계수 B_i 인 케환구조를 함께 가진 구조로 되어있다(그림. 6). 두 구조의 전달함수인 $H_A(Z)$, $H_B(Z)$ 는 계수 A_i 와 B_i 를 가진 $1 - Z^{-1}$ 형태의 다항식이다. ADC와 DAC는 항상 단일 비트로 줄어든다. 양자화기를 잡음원 $E(Z)$ 로 대체하면 아래와 같은 식으로 정리된다.

$$Y(Z) = \frac{H_A(Z)}{H_A(Z) + 1 - H_B(Z)} X(Z) + \frac{1 - H_B(Z)}{H_A(Z) + 1 - H_B(Z)} E(Z) \quad (6b)$$

영점을 갖는 밴드 제거 필터의 특성을 갖도록 설계하는 것이다(그림. 7). 나머지 잡음은 연결된 디지털 필터에서 제거된다.

$H_A(Z)$ 는 안정을 위해 선택해야 한다. 신호밴드는 대개 샘플링 주파수의 배분의 일 정도이기 때문에, 계수 B_i 의 이득값의 작은 변화가 전달함수 $1 - H_B(Z)$ 의 영점의 위치를 심각하게 변화시켜, 변조기의 잡음성능을 변화시킨다. 따라서 고차 noise-shaping을 위한 구조에서 이득은 매우 정확하게 조정해야만 한다.

4. A/D 변환기를 위한 신호처리

전형적인 오버샘플링 아날로그/디지털 변환기에서 엔터-알리아싱 필터는 $\frac{f_s}{2}$ 이상의 주파수 성분을 감쇠시킨다(그림. 8). 그것의 차단 주파수는 신호대역의 끝보다도 훨씬 더 높다. 따라서 신호대역 주파수는 온도와 공정변화에 기인한 차단 주파수의 변화에 영향을 받지 않는다. 엔터-알리아싱 필터가 RC 회로로 구현되고, MOS 기술에서 저함량의 정정이 쉽지 않기 때문에, 이것이 오버샘플링 기법의 중요한 장점이다. PCM 샘플들이 변조기의 출력을 필터링하고, 신호를

나이퀴스트 샘플링 주파수로 출입으로써 출력된다(그림. 9). 이 대시메이션 기능을 FIR 필터를 사용하는 것이 좋는데 그 이유는 그것이 곱셈 동작을 덧셈으로 간편하게 수행할 수 있게 하기 때문이다(필터의 입력이 단일 루프와 이중 루프 변조기의 경우 단지 1bit의 길이 때문이다). 큰 오버샘플링 주파수에 대하여 필터계수의 길이가 펄스 수와 같은 실제적인 사항을 고려하면 샘플링 주파수보다 훨씬 적은 차단 주파수를 가진 저역통과 FIR 필터를 구현하는 것이 비경제적이다. 이것 때문에 보통 대시메이션을 2단으로 수행한다(그림. 8). 첫번째 단은 변조기 출력을 중간주파수 f_I 로 대시메이션시킨다. 단순한 FIR 필터는 주파수 f_I 의 정수배에서 영점을 갖는데, 그 이유는 이들 주파수 근처에서 잡음이 신호대역으로 알리아스되기 때문이다(그림. 9). 이러한 종류의 필터는 아래와 같은 전달함수를 갖는다.

$$H(Z) = \frac{1}{N_I^K} \left(\frac{1-Z^{-N_I}}{1-Z^{-1}} \right)^K \quad (7a)$$

그리고 진폭응답은 아래와 같다.

$$H(W) = \frac{1}{N_I^K} \left(\frac{\sin N_I W T}{\sin W T} \right)^K \quad (7b)$$

여기서 $N_I = f_s/f_I$, $T = 1/f_s$

전달영점들은 DC에 대해 알리아스될 것이다. 그래서 신호대역에 알리아스된 대다수의 잡음은 고주파측 f_N 을 향해 집중된다. $K=1$ 에 대해 이 필터는 앞에서 서술한 바와 같은 평 균을 수행한다. 이 필터 주파수 특성의 포락선은 저주파 영역에서 육각파당 6dB씩 감소한다(그림 9의 점선참조). 이것은 단일 루프 $\Sigma\Delta$ 변조기의 잡음밀도 함수의 증가를 보상한다(그림 9). 이 필터의 출력의 잡음스펙트럼의 포락선은 거의 평평하다(그림. 10). 이때 알리아싱 주파수의 크기에서 신호대역의 고주파 영역으로 알리아스되는 잡음이 신호대역내의 잡음보다 크고, 따라서 A/D 변환기의 성능을 떨어뜨린다. 단일 루프 변조기에 대해서 신호대역으로 알리아스된 잡음은 그 포락선이 필터의 다중영점때문에 육각파당 12dB의 기울기를 가지는 sinc square filter ($k=2$)를 사용하여 제거할 수 있다. 신호대역으로 알리아스되는 고주파 잡음성분을 작게 하기 위해 전송영점들(k)의 다중도는 변조기의 차수보다 더 커야한다. 이는 단일 루프 변조기에 대해 삼각형의 임펄스 응답을 가진 sinc square function ($k=2$)가 필요함을 알려주며, 이중 루프 변조기에 대해서는 parabolic impulse response를 갖는 sinc cube function ($k=3$)이 필요함을 알게 해준다. 이들 기능은 accumulate 와 dump 구조나 필터계수를 계산하여 구현될 수 있다. 두번째 대시메이션단은 대시메이션비 $N_F = f_I/2f_N$ (f_N 은 나이퀴스트 주파수이다.) 만일 선형위상 특성이 요구되지 않으면 이 단은 남아있는 잡음(그림. 9)을 제거하고, 첫단 대시메이션에 의해 생긴 고주파성분의 감쇄를 보상하기 위해 IIR 필터를 사용할 수 있다.

중간주파수 f_I 는 설계요소이다. 신호대역에 알리아스된 잡음의 전력은 미소하므로, f_I 는 가능한 한 작은 값이어야 한다. 이것이 f_I 에 비례하는 저역 통과 IIR 필터단의 계산의 복잡도를 감소시킬 것이다.

5. D/A 변환을 위한 신호처리

D/A 변환기는 디지털과 아날로그 부분이 서로 역할을 바꾸어 $\Sigma\Delta$ 변조기법을 사용한다(그림. 8). 단일 비트 출력들은 디지털 $\Sigma\Delta$ 변조기에 의해 발생되고, 잡음의 필터링은 아날로그 부분에서 수행된다. 이 역할의 차이가 어떤 의미있는 차이를 만들어낸다. 특히 샘플링 주파수를 늘리는 과정은 입력스펙트럼의 영상을 발생시킨다. 먼저 샘플링 주파수가 각 입력샘플을 N_F 번 반복하여 중간주파수 f_R 로 만든다 ($N_F = f_R/2f_N$) 이것은 다음식에 의해 주어진 sinc function (그림. 12) 에 의해 영상들을 감쇄시키는 것과 같다.

$$S(f) = \frac{1}{N_F} \frac{\sin(N_F \pi \frac{f}{f_R})}{\sin(\pi \frac{f}{f_R})} \quad (8a)$$

(0, f_R) 대역에서 입력신호 영상의 제거는 저역 통과 IIR 필터에 의해 제거할 수 있다. 그 출력신호는 $N_R = f_s/f_R$ 번 만큼 반복하여 디지털 시그마-델타 변조기에 공급한다. 입력신호 스펙트럼의 영상들이 f_R 의 정수배마다 생성된다. 이들은 sinc function 에 의해 감쇄된다. (그림. 12b)

$$S(f) = \frac{1}{N_R} \frac{\sin(N_F \frac{\pi f}{f_s})}{\sin(\pi \frac{f}{f_s})} \quad (8b)$$

아날로그 부분의 역할은 영상의 제거를 제거하고 디지털 $\Sigma\Delta$ 변조기에 의해 생긴 신호대역 밖의 잡음을 제거하는 것이다.

6. 결론

오버샘플링 기법을 이용한 변환기는 MOS 공정에 적합하고 아날로그 부분의 변칙과 복잡도는 최소로 줄어든다. 높은 샘플링 주파수때문에 샘플/홀드 회로가 필요없고 엔티-알리아싱 필터를 설계하는 것이 용이하다. 작은 신호레벨에 왜곡을 가져오는 차동 비선형성이 존재하지 않는다. 또한 다소 큰 온도와 공정의 변화가 변환기의 성능에 영향을 미치지 않는다.

대부분의 신호처리가 디지털 영역에서 이루어지기 때문에 주파수 특성을 매우 쉽게 조정할 수 있다. 더구나, 디지털 회로는 아날로그 회로보다 더 잘 스케일링된다. 따라서 1.5 μ 보다 작은 공정에서는 오버샘플링 기법을 사용한 변환기가 기존의 "전하재분포 A/D 변환기" 보다 작은 면적을 필요로 한다.

$\Sigma\Delta$ 변환기의 전력소모는 큰 오버샘플링 때문에 전하 재분포 변환기보다 더 크다. 같은 이유로, $\Sigma\Delta$ 변환기는 음성대역과 ISDN 같은 저주파수 영역(0~100KHz)으로 그 응용이 제한된다. 아날로그 부분의 기능이 감소되어, 채널간의 간섭이 적다. 따라서, 몇개의 변환기를 집적시킬 수가 있다. 다른 응용분야는 변환기를 포함하는 DSP 이다. 여기서 변환에 필요한 디지털 필터 동작은 반향제거 나 음성압축같은 더 복잡한 기능과 함께 프로그램이 가능하다. submicron CMOS 기술에서는, 디지털 영역에서 IIR 이나 FIR 필터를 구현하기 위해 필요한 면적이 스위칭 커패시터 회로의 경우보다 작다. 이런 이유로 인하여, 저주파 대역의 아날로그 신호처리기를 오버샘플링 ADC, DAC, DSP로 구성된 구조로 대체할 수가 있다. 이 디지털 방식의 프로그램할 수 있는 장점으로 인해 현재 아날로그 설계에서 필요한 설계기간보다 더 짧은 기간에 구현할 수 있다.

참고문헌

[1] G.C. Temes, J.C. Candy, "The Oversampling Method for A/D and D/A Conversion", Proc. Int. Circuit and System Sympo., p.910-913, May, 1990.
 [2] T. Ritoniemi, V. Erola, T. Karcma, and H. Tenhunen, "Oversampled A/D and D/A Converters for VLSI System Integration", Proc. Int. Custom Integrated Circuit Conf., p.8/7.1-8/7.12, June, 1990.
 [3] V. Friedman, "Oversampled Data Conversion Techniques", IEEE Circuit and Devices Magazine., p.39-45, Nov, 1990.
 [4] "Oversampling delta-sigma data converters", IEEE Press, New York, 1991.

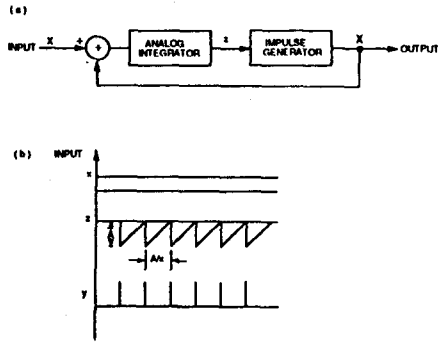


그림. 1 비동기 단일루프 시그마-델타 변조기

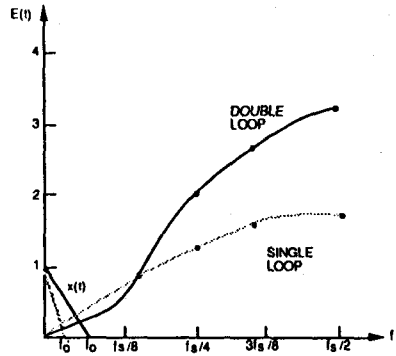


그림. 4 $\Sigma\Delta$ 변조기의 잡음 스펙트럼

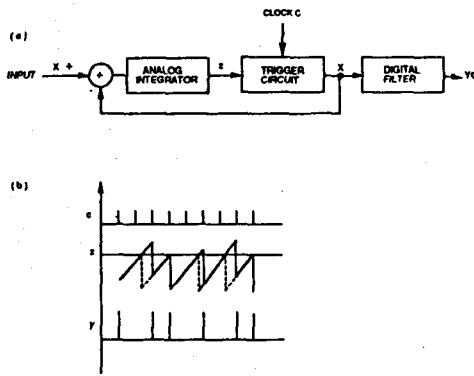


그림. 2 동기 단일루프 시그마-델타 변조기

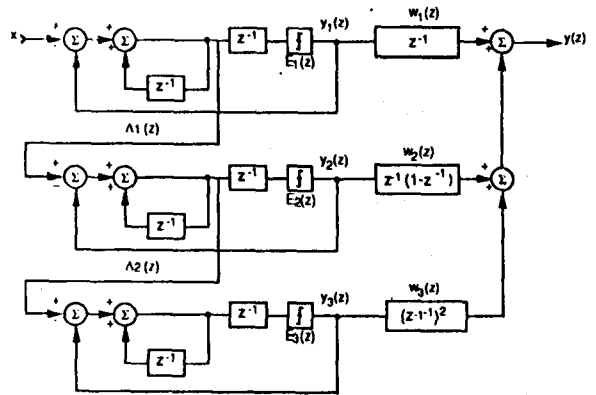


그림. 5 3차 noise-shaping 을 위한 MASH 구조

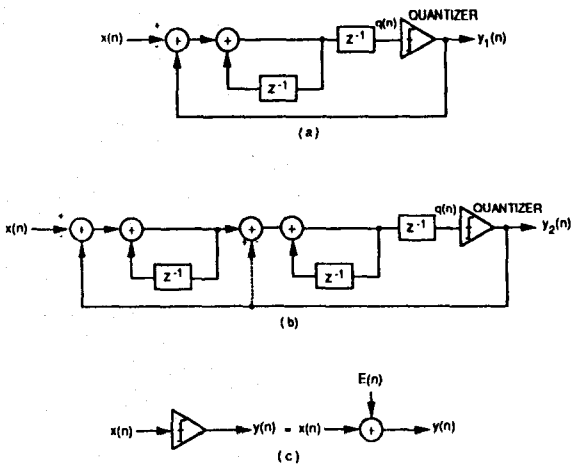


그림. 3 (a) 단일루프 (b) 이중루프 시그마-델타 변조기의 구조 (c) 양자화기 동작모델

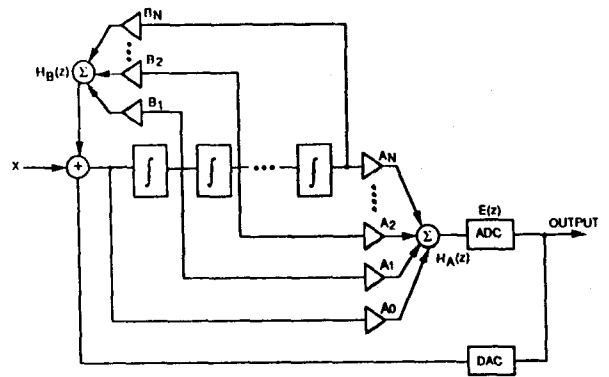


그림. 6 N차 interpolative 변조기의 구조

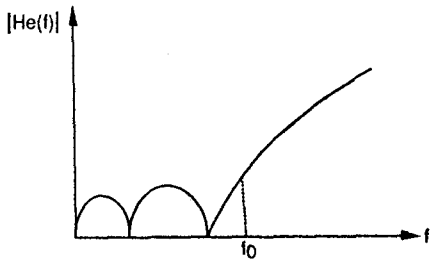


그림. 7 N차 interpolative 변조기의 잡음 스펙트럼



그림. 10 Averaging FIR 필터 출력의 잡음 밀도

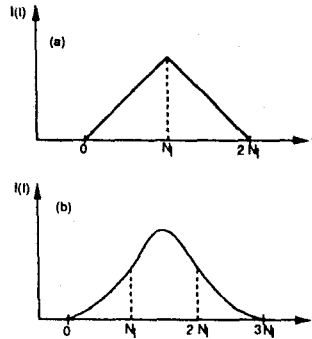
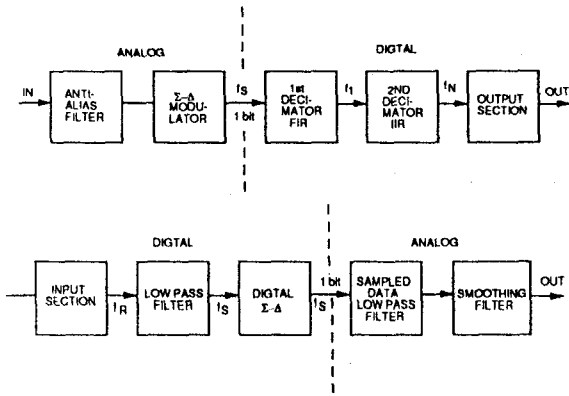


그림. 11 (a) sinc square filter 와 (b) sinc cube filter 의 임펄스 응답

그림. 8 오버샘플링 (a) ADC 와 (b) DAC 의 블럭도

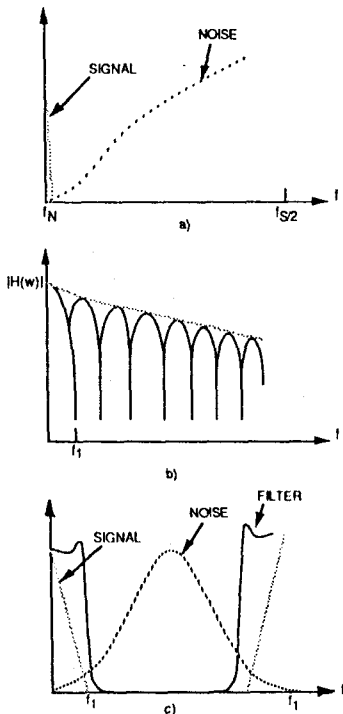


그림. 9 인코더 신호처리

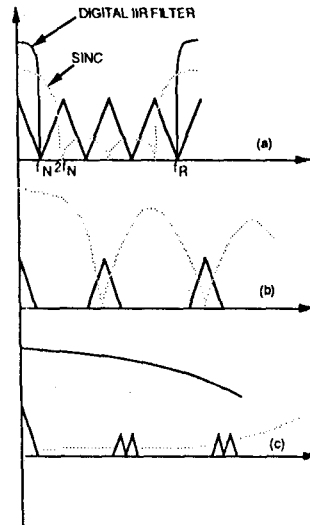


그림. 12 디코더 신호처리