

Poly-Si의 성장 기구와 제특성

김 상욱, 박 종욱, 천 영일, 이 철진, 성 영권
고려대학교 전기 공학과

the Deposition Mechanism & Characteristics for the Poly-Si Film

Kim Sang Wook, Park Jong Wook, Chun Young Il, Lee Chul Jin, Sung Young Kwon
Dept. of Electrical Eng., Korea University

Abstract

the poly silicon film was deposited by APCVD, and then the deposition mechanism and electrical characteristics was investigated for that film.

The grain phase, the deposition rate, and the etch characteristics were evaluated according to the deposition conditions.

The criteria temperature of surface morphology state was 730°C - 780°C between the mirror phase grain and the powder phase grain.

1. 서론

高濃도의 不純物을 포함한 Poly Si은 MOS LSI의 gate 전극배선이나 bipolar IC의 emitter 확산원으로서 중요한 재료이다.^{(1),(2)} 즉, Poly Si은 전극배선 및 저항에 사용되고 아울러 EPROM 등에서는 그것의 산화막이 gate 산화막으로서 활용되고 있다. 따라서 ULSI의 高集積化가 진행됨에 따라 Poly-Si 및 그 산화막의 중요성은 더욱 확대에 나갈 것으로 예상된다.

이와같은 Poly-Si의 製法으로서 LPCVD나⁽³⁾ Plasma CVD법⁽⁴⁾, 常壓 CVD법⁽⁵⁾ 등이 있으나, 그 실용적 영역에서의 Poly Si의 이론과 실험과의 비교는 거의 이루어지지 않고 있는 실정이다.

본 연구에서는 SiH₄-H₂계에 의한 常壓 CVD성장기구와 Poly-Si의 전기적 특성에 대해 실험적으로 고찰하여 Poly-Si으로서 특성을 명확히 하고자 하는 것이다.

2. CVD에 의한 Poly-Si의 성장

微細 LSI 제조 프로세스에 있어서 Poly-Si의 堆積溫度는 Poly-Si의 結晶粒徑을 고려하여 600-800°C의 범위에서 행해지고 있다. 이 온도영역에서는 Poly-Si의 堆積과정을 살펴보기로 한다. 일반적으로 CVD 반응에 의한 薄膜의 堆積과정은 원료가스의 氣相내에서의 수송속도와 표면에서의 反應속도의 어느것인가에 좌우된다.^{(5),(6)}

SiH₄ - H₂ 계의 경우 最適溫度 700°C 부근에서는 最適速度는 가스 유속에 의존하지 않으므로 表面 反應이 律速過程이 된다.

그러나 成長 條件에 따라 Poly-Si 표면은 鏡面 또는 粉末狀의 성장을 한다.⁽⁷⁾ 粉末狀面은 SiH₄가 氣相에서 분해하여 基板에 堆積된 成長이다. 따라서 鏡面 成長은 氣相分解가 생기지 않는 성장조건에서 성장시켜야 한다. 즉, 高流速, 低濃度 및 低溫下에서 성장시켜야 한다. 그러나 高流速은 系の 가스 공급 능력에 제한을 받게 되고 低濃度로 하면 막두께의 均一性이 현저하게 저하하며 低溫에서는 Poly-Si 성장속도가 너무 작아져 현

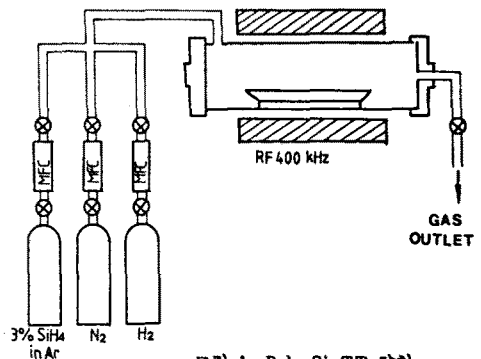


그림 1. Poly-Si CVD 장치

실적이 아니다. 여기서는 우선 Poly-Si 成長膜 表面의 鏡面 또는 粉末狀의 限界 溫度를 알아보기 위하여 그림 1에 나타난 Poly-Si CVD 장치를 이용하여 成長 溫度, SiH₄ mole 比를 parameter로 한 Poly-Si 막의 표면 상태를 체크한 바 그림 2에 나타난 바와 같이 鏡面과 粉末狀 성장의 경계가 730°C - 780°C 부근에 존재함을 알 수

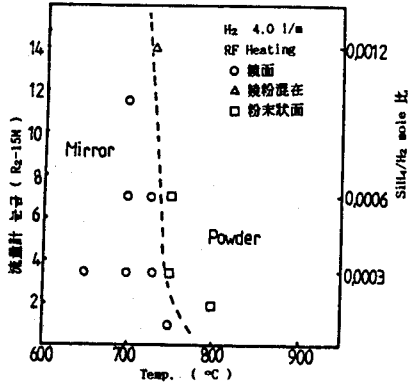


그림 2. Poly-Si 형성 표면막의 온도 의존성

있다. 粉末狀 성장면은 육안으로 명확하게 凹凸이 현저하게 보이며 따라서 device의 信頼性을 열화시키며 pattern 가공의 경우 resist의 密着性이 나빠 微細加工이 불가능하여 용량소자외에는 Poly-Si의 성장은 鏡面 성장을 하여야 한다. 이들의 Poly-Si 막에 대해 Auger 분석을 행한 전형적인 Auger Signal은 그림 3에 나타난 바와 같이 Poly-Si 막 表面에 汚染에 기인하는 C와 자연 산화막에 기인하는 O의 peak가 엮보이며 이들의 peak는 sputtering etch를 180 Å 정도도 행하면 pure Si만의 peak로 된다.

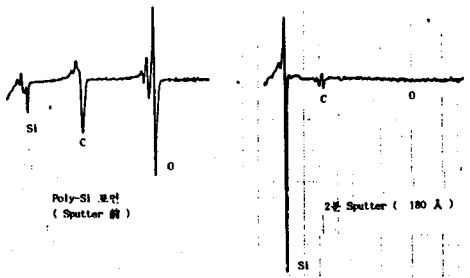


그림 3. Poly-Si 형성 표면막의 Auger 분석

본 실험에서의 Poly-Si 成長率의 溫度 依存性和 SiH₄의 分壓 依存性은 그림 4, 5에 나타난 바와 같이 成長 溫度가 높고 SiH₄ 分壓이 높을수록 Poly-Si의 成長率이 커지나

그림 5에 나타난 바와 같이 SiH₄의 농도가 낮은 것이 온도의 의존성이 현저하게 크다. (8)

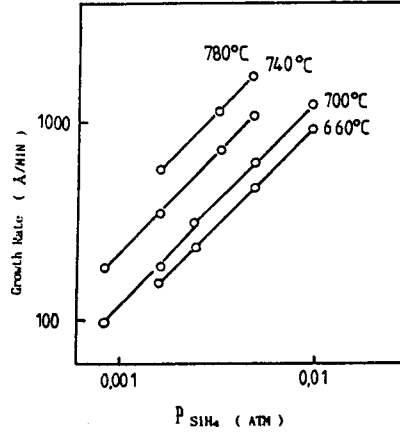


그림 4. Poly-Si 퇴적 속도의 SiH₄ 가스 분압 의존성

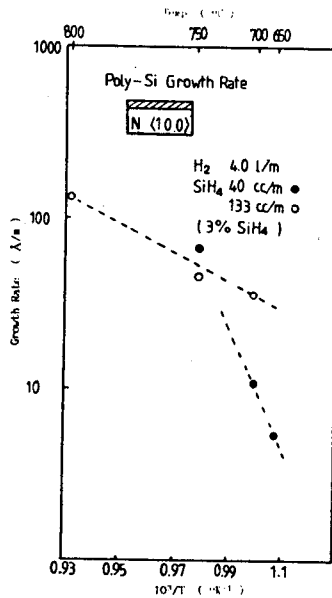


그림 5. Poly-Si 퇴적 속도의 온도 의존성

Poly-Si의 成長率이 SiH₄분압에 비례한다는 것은 SiH₄의 表面反應이 Poly-Si 표면의 dangling bond로서 구성되고 있는 吸着面에서 進行되고 있음을 示唆하고 있는 듯하다.

한편, 그림 4로부터 활성화와 에너지를 도출한 바, 1.55eV로 기존의 여러 논문에서 보고된 data와 비슷하였다.

이들 Poly-Si 成長膜의 wet etching 특성과 CF₄ plasma etching 특성은 그림 6, 7과 같다. 그림 6에서 알 수 있는 바와 같이 wet etching의 경우 Poly-Si 표면이

粉狀상태인 경우는 Poly-Si 膜에 resist의 附着力이 대단히 약해 side etch 가 커져서 side etch 比 4-8 (side etch 치수/膜두께)에 달하여 微細加工은 거의 불가능해진다. 이에 반해 鏡面 Poly-Si 의 경우는 side etch 가 적어 微細加工이 가능함을 나타내고 있다.

한편 CF₄ gas 를 사용한 plasma etch 는 그림 6에 나타낸 바와 같이 wet etch 에 비해 etch line 이 깨끗하거나 resist (AZ 1350J) 耐性이 나빠 resist 膜 두께, 얼 처리법등의 검토가 요한다. (9)

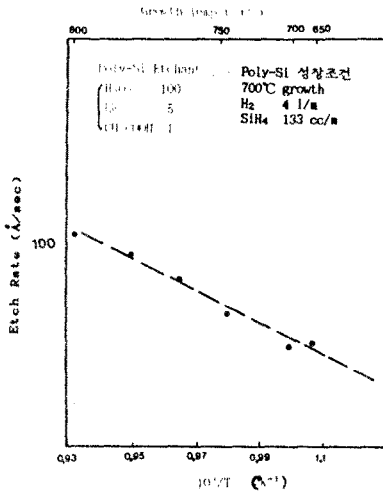


그림 6. Poly-Si Wet etching 의 온도 의존성

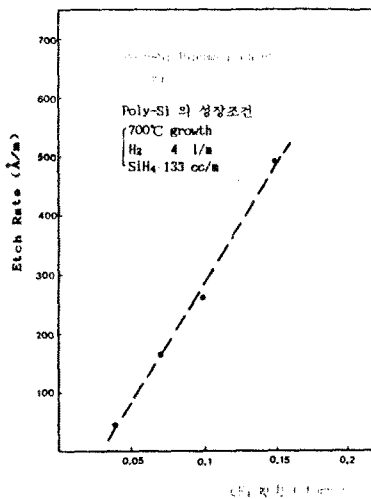


그림 7. Poly-Si CF₄ plasma etching 의 온도 의존성

이들 Poly-Si 은 일반적으로 單結晶 Si 에 비해 比抵抗이 높고 carrier 濃도가 낮으나 그 원인으로서 粒界에서의 carrier trap 과 不純物의 偏析이 제안되고 있다.

그림 8은 Poly-Si에 B를 Depo & Drive in을 행한 경우의 resistivity의 성장온도의존성을 나타낸 것으로

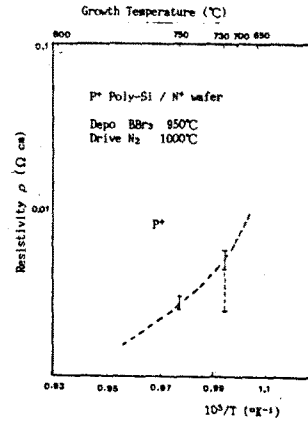


그림 8. B를 Doping한 경우의 Poly-Si 비저항의 온도 의존성

Poly-Si 성장 온도가 상승함에 따라 resistivity가 하강해 간다. 이들의 mechanism에 대해서는 현재 高濃度로 P와 As 을 doping한 Poly-Si 의 比抵抗, carrier 濃度 및 結晶 粒徑등을 조사하여 比抵抗과 粒界와 아울러 전기적 특성과의 關聯성을 밝히고자 실험중이니 추후 종합적으로 검토하여 발표하겠다.

Reference

- 1) H.N.Yu, et al, IEEE Trans. Electron Devices, ED-26, 318 (1979)
- 2) W.Kern, Semiconductor International, 8 (7), 122 (1985)
- 3) P.Singer, Semiconductor International, p 72, May (1984)
- 4) W.L.Johnson, solid state technol., 191, Apr (1983)
- 5) M.Hammond, solid state technol.,p61, Dec (1979)
- 6) W.Kern and V.Ban, Thin Film process, p257-331, Academic, New York (1987)
- 7) T.I.Kamins, J. Electrochem. Soc., 127, 686, March (1980)
- 8) G.Harbecke, et al, J. Electrochem. Soc., 131,675, March (1984)
- 9) M.L.Walker and N.E.Miller, Semiconductor International, 7(5), 90, May(1984)