공진형 인버터에 있어서 RF Noise 저감을 위한 Snubber 최적 회로 설계에 관한 연구

김은수 유동욱 오성철 이종무
(한국전기연구소 전력전자연구실)

Optimal Snubber Design Strategy for the Resonant Inverter to Reduce RF Noise

Eun-Soo Kim, Dong-Wook Yoo, Sung-Chul Oh, Jong-Moo Lee
(Korea Electrotechnology Research Institute Power Electronics Research LAB)

Abstract

When the MOSFET is applied as a switching device for the resonant inverter, a damped oscillating noise is appeared at specific frequency band.

This damped Oscillation is caused by the series and parallel resonance due to distributed circuit parameter of snubber and main circuit

This paper describes the frequency-impedance characteristic of the resonant inverter and optimal snubber design strategy to reduce the RF noise.

1. 서 론

공진형 인버터의 보급에 따라 그 사용 장소가 산업기기로써 공장등에서 사용되고 있을 뿐만 아니라 상업지역에서의 사용도 증가하고 있다. 이것 때문에 Radio 전파로의 방해에 따라 Radio의 난청 문제등이 발생 한다.

또한, 공장에 있어서도 CIM, FA화에 따라 계산기, 각종 계장기기등과 근접하여 설치되는 경우가 많고, 이에 따라 기기의 동작에 방해가 나타나지 않도록 할 필요가 있다.

공진형 인버터에 있어서 Noise 발생원은 MOSFET Switching 동작에 따른 것으로 Noise를 저감 시키기 위해 Snubber 회로를 최적으로 설계 할 필요가 있다.

하지만, 공진형 인버터에 있어 Snubber 회로는 주회로 부품 및 회로에 함유되어 있는 인덕턴스, 캐패시턴스, 저항의 분포 정수를 갖고 있기 때문에 파악하기가 곤란하므로 설계 단계에서 적절한 정수 결정을 하는데에 어려움이 있다.

본 연구에서는 공진형 인버터에 있어서 MOSFET를 사용하여 회로를 단속할때 특정 주파수에 해당하는 감쇄 진동의 Noise를 관찰 할수 있고, 이러한 감쇄 진동은 Snubber 회로 및 전체 회로의 분포 정수에 따른 직·병렬 공진에 해당한다는 것을 추측 할 수 있다.

따라서 전체 회로에 대한 f - z 특성을 조사하여 MOSFET Snubber 회로 설계 및 감쇄 진동을 저감시키는 기술을 논하고자 한다.

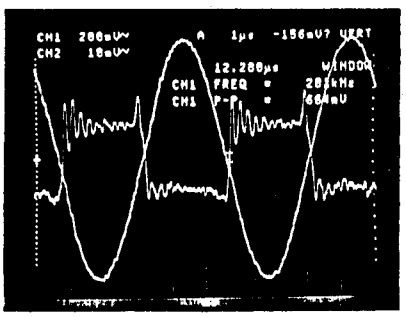


그림 1. 공진형 인버터 전압-전류 출력 파형

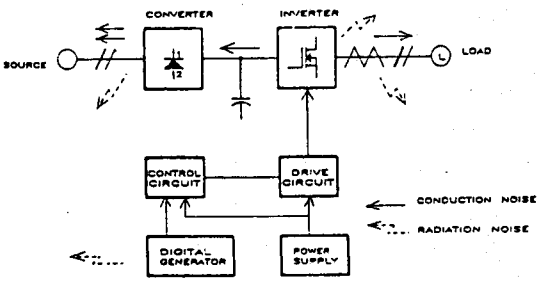


그림 2. 공진형 인버터 회로 구성의 Block도와 Noise 전반

2. 감쇄 진동

펄스 전류가 병렬 또는 직렬로 구성된 LCR 회로에 흐른다면 과도 현상이 발생되고 감쇄 진동이 발생한다.

2.1 병렬 회로에서의 L1, C1, R1

그림 3) 에서 처럼 L, C, R이 병렬 접속되어 있는 회로에서 콘덴서 C1에 E 되는 전압을 가하고, 스위치 S를 닫는다면 방전 전류가 흐른다.

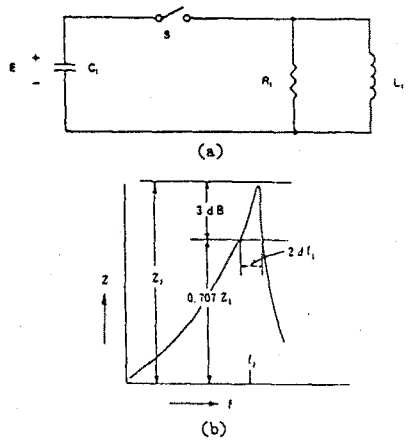


그림 3) 병렬 공진에 따른 Z-F 특성

이 경우 감쇄 진동은 다음식에 나타낸 조건에서 일어난다.

$$\alpha 1 < \frac{1}{\sqrt{L1\ C1}} \quad \cdots\cdots (1)$$

여기서, $\alpha 1 = \frac{1}{2C1\ R1}$ ..... (2)

이 경우, 식3)에서 주파수 f1은 $\frac{1}{2\pi\sqrt{L1\ C1}}$ 과 거의 같고

$$\omega 1 = \frac{1}{\sqrt{L1\ C1}} \quad \cdots\cdots (3)$$

공진 상태에서 다음식 4), 5)를 얻을수 있다.

$$X1 = \omega 1\ L1 = \frac{1}{\omega 1\ C1} = \sqrt{\frac{L1}{C1}} \quad \cdots\cdots (4)$$

$$S1 = \frac{R1}{X1} \quad \cdots\cdots (5)$$

라 두면

식 1), 2), 3), 4), 5)로 부터 $\alpha 1 = \frac{\omega 1}{2S1} = \frac{\pi f1}{S1}$ 이고

진동조건은 $S1 > \frac{1}{2}$ ..... (6)

일때이다.

감쇄 진동 전압의 최대치는 Eo 이고 크기가 4.3%로 되는 진동수 N은 $N1 = S1 + 1$ ..... (7)

로 되고 전 기간 T1은

$$T1 = \frac{S1}{f1} \quad \cdots\cdots (8)$$

이다.

여기에서, Switching에 따른 Noise 발생은 Matching Transformer에 존재하는 부유 용량 및 선로 부유 리액턴스등과 같은 분포 정수회로에 따른 것이므로 회로 정수를 파악하여 구하는 것은 곤란하다.

이 경우는 f - z 특성을 측정하여 S를 구 할수 있다. 병렬 공진 회로의 f - z 특성을 구하면 그림 3처럼 되고, 공진 주파수 f1의 임피던스 z1에서 3dB 낮은 0.707 z1의 점 좌, 우 파수 차 2 Δf1 을 구하면 S1은

$$S1 = \frac{f1}{2\Delta f1} \quad \cdots\cdots (9)$$

에 따라 계산 할수 있다. (1) (2) (5) (6)

여기서 회로의 모든 상수를 구할수 있고 S1을 ½ 보다 적게 설계 하여 병렬 공진에 따른 감쇄 진동의 크기 및 진동수를 줄일 수 있다.

2.2) 직렬 회로에서의 L2, C2, R2

콘덴서 C2가 전압 Eo로 충전되고, 스위치가 닫혀져 감쇄진동이 일어나면 다음식과 같은 상태가 만족된다.

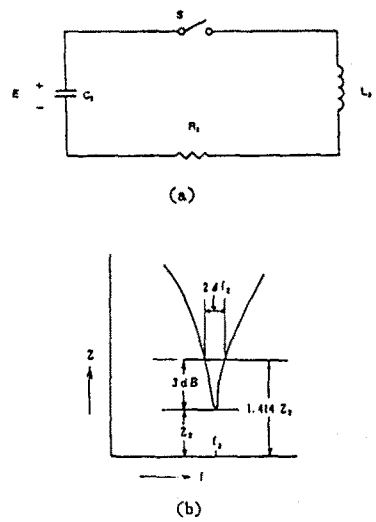


그림4) 직렬 공진에 따른 Z-f 특성

$$\alpha 2 < \frac{1}{L2\ C2} \quad \cdots\cdots (10)$$

$$\alpha 2 < \frac{R2}{2\ L2} \quad \cdots\cdots (11)$$

주파수 f2는 $\frac{1}{2\pi\ L2\ C2}$ 과 같고

$$\omega 2 = \frac{1}{L2\ C2} \quad \cdots\cdots (12)$$

이 경우 공진 상태가 만족되고 식 13)이 얻어진다.

$$X2 = \omega 2\ L2 = \frac{1}{\omega 2\ C2} = \frac{L2}{C2} \quad \cdots\cdots (13)$$

$$S2 = \frac{X2}{R2} \quad \cdots\cdots (14)$$

라 두면

회로에 흐르는 전류 I2는

$$I2 = \frac{Eo}{\omega 2\ L2} e^{-\alpha t} \sin\omega_2 t \quad \cdots\cdots (15)$$

식 16)은 식 11), 12), 13)으로 부터 구할수 있다.

$$\alpha 2 = \frac{\omega 2}{2S2} = \frac{\pi f2}{S2} \quad \cdots\cdots (16)$$

앞전 감쇄 진동 조건으로 부터 S2가 ½ 보다 크다면 감쇄 진동이 발생한다.

또한, 그림 4)의 직렬회로의 f - z 특성 곡선으로 부터

$$S2 = \frac{f2}{2\triangle f2} \quad \cdots\cdots (17)$$

에 따라 계산 할수 있고, 여기서 회로의 모든 상수를 알 수 있다.

3. 실험 회로

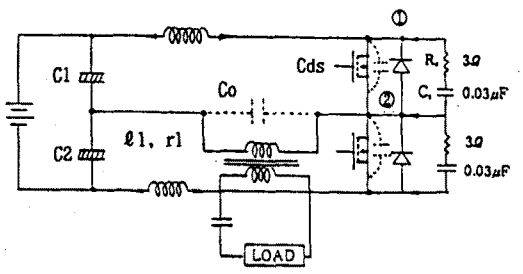


그림5. 실험 회로

표 1. 실험에 있어 각부의 정수

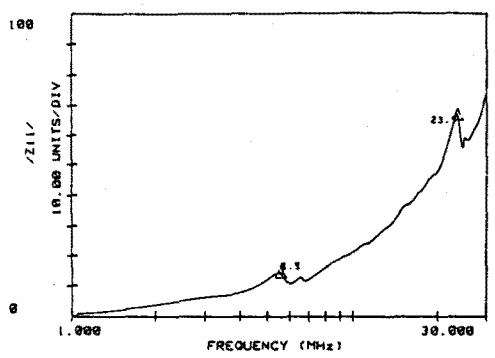
항 목	실 측 값	비 고
C1, C2	2200 μF	H.F Condensor
Co	18.35nF	Matching Transformer의 1차측 부유용량 f = 150KHz
Cds	9.24nF (13nF)	MOSFET Drain-Source간 부유용량 (VDs = 10V, VGs = 0, f = 1MHz)
ℓ1	61.6 μH	Matching Transfermer의 1차측 Reactance f = 150 KHz
r1	34Ω	Matching Transformer의 1차측 Resistance f = 150KHz
Rs	3Ω	
Cs	0.03 μF	

그림5의 회로에서 선로 부유 리액턴스와 주회로의 분포 정수에 따라 MOSFET를 Switching 할때 공진 현상에 따른 감쇄 진동이 일어난다. MOSFET의 부유용량과 배선 방법에 따른 영향, 전원 인가시 측정한 결과 값들에 대한 차이를 비교 검토할 필요가 있다.

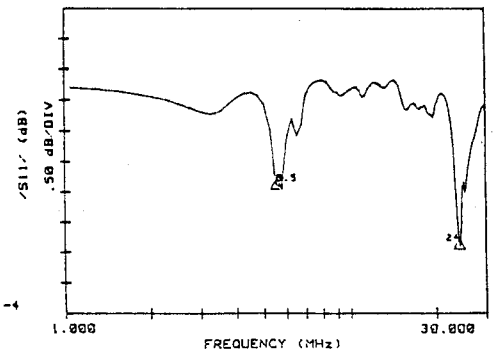
4. f-z 특성

공진회로의 f-z 특성을 해석할 경우는 MOSFET를 Switching 않은 상태에서 MOSFET단자 ①,②사이에 측정한다. MOSFET, 전원 모두 임피던스를 갖고 있고, 이것을 제거하여 측정하면 관측 파형과의 비교에 차이가 발생한다.

그림 6) 은 ①과 ② 사이에 Cs, Rs를 접속하여 f-z 및 dB-f 특성을 측정한 그림이다. 그림에서 두개의 병렬 공진 임피던스가 나타나 있고, 일차 병렬 공진점은 병렬 공진 임피던스



a) f - z 특성



b) dB - f 특성

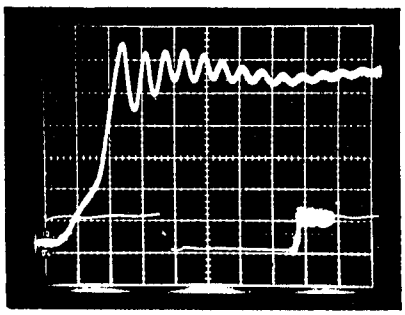
그림 6. Cs Rs 접속시 f-z, dB-f 특성

로 부터 3 dB 점에서 2△f1를 측정시 $S = \frac{f1}{2\triangle f1}$의 조건에 부합되고, 2차 병렬 공진 (23.5MHz) 점에서는 S = 11.2 이므로, 진폭이 4.3%로 될때 까지의 전동수 (N = S + 1)는 12 이고, 0.48μS의 시간을 요한다.

MOSFET Off시 발생하는 실측파형에서도 또한 일차 병렬 공진 주파수는 나타나지 않고 2차 병렬 공진 주파수인 약 20MHz정도의 감쇄 진동파가 발생함을 볼 수 있다.

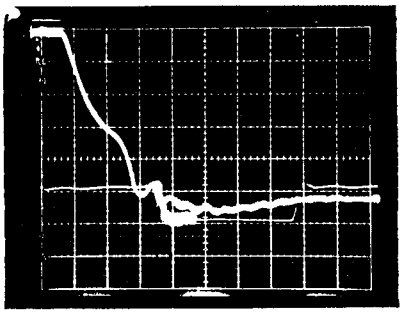
이때 f-z 특성의 이차 병렬 공진 주파 수 23.5MHz와 약간의 차이가 나타남을 볼 수 있고, 이것은 전원 인가시와 Probe의 부유 용량에 따라 공진점이 약간 저주파 쪽으로 이동됨을 예측할 수 있다.

MOSFET ON 시 발생하는 직렬 공진 주파수는 f-z 특성에서와 마찬가지로 실측 파형에서도 두드러진 감쇄 진동 파형이 나타나지 않음을 볼수 있다.



a) MOSFET OFF시 출력 파형

20V/DIV, 0.1μs/DIV



b) MOSFET ON시 출력 파형

20V/DIV, 0.1μs/DIV

그림7. MOSFET ON-OFF시 ①-②단자에 걸리는 전압 파형

4. 결 론

f-z 특성에서 예상했던 감쇄 진동의 Noise가 MOSFET로 회로를 Switching 할때 관찰되었다. 따라서 Noise 발생은 f-z 및 dB-f 특성을 취하여 보아 예측되고, 잡음을 방지하기 위해서는 공진회로의 S를 ½보다 적게 하면 좋다.

그 대책은 f-z 특성에서 용이하게 구할 수 있고, S를 구하는데 있어 다소의 오차는 있지만, Switching시 R.F noise 저감 기술 및 발생 Mechanism의 이해를 깊게 할수 있는 이점이 있다.

참고문헌

1. 오성철, 유동욱, 김은수, "공업 전열용 고출력 고주파 전원장치 개발", 과학기술처 보고서, 1990.
2. 島山鶴雄, "전기 기기에서의 전기 잡음-Noise", 無線技術普及會, 昭和 62年
3. 平城直, 伊藤友降,"인버터 대응 노이즈 필터를 사용하면", 電氣計算 1990年, 3月
4. 加藤正行, "스위칭 전원용 스나버 회로 해석", SPC-89-33
5. Shuichi NITTA, "The Principle of generation Mechanism on R.F. Noise from electromagnetic contactor circuit", IEEE Int'l Symp. on EMC, 1989年
6. TSHIMAYAMA, " Generation Mechanism of R. F. Noise induced in power supply lines", Int'l symp. on EME/C Nagoya, 1989年