

GaAs 광전집적 회로에 대한 연구  
A Study On Implementation of GaAs Optoelectronic Integrated Circuits

권 영 세, 홍 창 희, 유 회 준

한국과학기술원, 전기 및 전자공학과

조 목

GaAs 광전집적회로의 구현을 위해 MBE와 MOCVD system을 이용하여 수직 구조에 알맞은 광소자 및 전자소자를 개발하였으며 이 소자들의 집적화를 시도하였다. 발광소자로서는 Bellcore와 공동으로 MBE를 이용하여 표면 방출형 레이저 다이오드 및 array 구조의 연구가 시도 되었고 수직형 전자소자로서는 selective MOCVD를 이용하여 W이 매몰된 VFET 구현하였다. VFET 위에 LED를 집적시켜 출력단의 수직 광전집적회로를 제안하고 제작하였으며 수신단 광전집적회로에서는 PIN 다이오드와 VJFET를 집적화한 광전집적회로가 현재 연구중에 있다.

1. 서 론

광전집적 회로 (OEIC, Optoelectronic Integrated Circuit)는 광소자와 전자소자를 한 chip상에 집적한 새로운 개념의 기술로 광신호 처리 및 전기신호와 광신호간의 신호변환을 얻기 위한 것이 주를 이룬다. 이러한 집적화는 캘리포니아 공과대학의 A.Yariv에 의해서 처음 시작되었으며, 일본에서는 여러 회사들이 참여하여 최근에는 4채널 OEIC의 제작에 까지 이르렀다[1,2]. 광전집적회로를 통하여 얻을 수 있는 장점으로는 첫째, 광소자와 외부 전자소자간을 연결할 때 생기는 인덕터 성분을 집적결합함으로써 제거할 수

있으므로 속도 및 잡음 특성을 향상시킬 수 있으며, 둘째, 광소자에 복잡한 기능의 전자회로를 첨가하여 광소자의 단순한 기능을 보다 다양한 기능으로 확장시킬 수 있다. 또한 대량 생산기술을 바탕으로 한 집적화는 부품 및 시스템의 조립을 용이하게 하므로 신뢰도를 높일 수 있고 가격면에서도 크게 유리하다[3]. 대체적으로 InP를 이용하여 전기적으로 스위칭 및 신호처리하는 기존의 방법을 광으로 대체하려는 광통신 소자연구가 주를 이룬다. 광통신 이외에 칩상호간 혹은 보드간의 연결을 기존의 전기적 접속에서 광접속으로 바꾸는 광전집적회로의 연구는 세계적으로 개발초기 단계에 있다고 할 수 있다. 이러한 구조의 소자를 집적하는 방법으로는 수평으로 집적하는 방법과 수직으로 집적화하는 방법이 있는데, 본 논문에서는 GaAs를 이용하여 칩상호간 광접속을 위한 광전집적회로를 구현하기 위해 개발된 개별 소자와 이를 바탕으로 수직 구조의 출력단 및 수신단 광전집적 소자에 대해 논하였다.

2. OEIC용 집적소자

레이저 다이오드와 같은 광소자와 FET 등과 같은 전기적 소자를 집적하는 OEIC에는 구조적으로 크게 수평형과 수직형으로 나눌 수가 있다. 그림 1-(a)는 수평집적구조로 반절연기판위에 광소자와 전자소자를 같이 제작하여 금속배선으로 연결한 것인데 평방향으로

전류가 흐르게 된다. 이에 따라 수직구조의 레이저 다이오드층과 수평구조의 FET 표면간에는 수  $\mu\text{m}$ 의 단차가 생기게 되는데, 이를 극복하기 위해서 공정 기술의 고도화가 요구되고 있다. 그러나 반절연기판을 이용하기 때문에 대규모 집적회로에 상당히 유리하고 기생용량이 적어서 고속 동작이 가능한 잇점을 가진다. 이에 반해 그림 1 (b)와 같은 수직형 구조는 도전성 기관위에 레이저 다이오드 및 FET를 같이 수직으로 제작한 것으로 전류가 소자의 표면에서 이면까지 수직방향으로 흐르게 된다. 따라서 구조의 일치성 때문에 에피택시가 쉽고 제작이 용이한 반면에 도전성 기관을 사용하므로 FET 등의 대규모 집적회로 집적화는 어려운 단점이 있다. 그러나, 수직구조를 갖는 HBT나 FET (SIT 혹은 PBT)를 전자소자로 사용하고 그위에 레이저 다이오드의 전류 통로가 공유되고 소자간의 machining이 쉽게 해결 될수 있다. 이때 광소자의 출력이 전자소자에 의해 아주 쉽게 변조 시킬 수가 있다. 또한 소자 간격이 매우 가깝기때문에 광 회판등의 새로운 기능을 갖는 광전집적회로의 구현이 가능할 수도 있다.

## 2.1 발광소자

발광소자로서 레이저 다이오드는 다음과 같은 것이 고려되어야 한다. 레이저 다이오드는 전류 캐리어 제한과 광도파로 형성을 위해 이중 이중 접합층을 갖추어야 하며 공진기 형성을 위해 광도와 방향의 앞, 뒤에 거울면이 필요하다. 보통은 벽계면을 이용하나 OEIC에서는 벽계면을 거울면으로 사용하면 형성된 공진기의 크기가 전체 OEIC의 크기를 결정짓게 되므로 집적도를 높이기 위해서는 벽계면 형성에 의하지 않는 공진기 형성기술이 필요하다. 이러한 목적으로 개발된 기술에는 지붕형 반사기 형성과 같은 식각에 의한 화학 식각 용액방법과 RIBE등의 건식 식각 방법 및 macro-cleavage 방법등이 있다.

최근에는 수직 공진기를 갖는 표면 방출형 레이저 다이오드의 연구가 활발한데 벽계하지 않고 거울면을

만들수 있기때문에 OEIC나 병렬신호처리, 고속 광집속등의 여러분야에 있어서 큰 관심을 보이고 있다. 지금까지 고반사율을 가지는 다층 박막구조와 양자우물 구조의 활성층을 이용해 낮은 발진계시전류를 가지는 표면 방출형 소자가 발표되었는데 이들은 AlAs/GaAs 접합의 다층박막구조로 인해 큰 저항을 가지게되며 활성층이 표면에 노출이 되어 많은 표면 재결합 전류가 흐르게되어 누설전류가 많아지는 단점이 있다. 또한 대부분이 GaAs 파장대인  $0.87\mu\text{m}$  근방에 대하여 행하여 졌기 때문에 기관에서의 흡수를 방지하기 위하여 via-hole을 형성하였는데[4] 이는 어려운 공정인 양면 align 공정과 세밀한 식각공정이 요구된다. 이러한 단점을 해결하게 위해 InGaAs strained quantum well ( $\lambda=0.98\mu\text{m}$ )을 이용하였고 이중이온 주입을 이용하여 활성층이 반절연층으로 쌓여 재결합 전류가 없게하여 효율적인 전류제한 구조를 가지며 전극을 앞면에 설치하여 작은 직렬저항을 갖는 전면 방출형 레이저 다이오드 (Front Surface Emitting Laser Diode : FSELD)를 제작하였다[5]. 그림 2에서 제작된 소자의 단면 구조를 나타내었다. 먼저 MBE를 이용하여  $n^+$ -GaAs 기관위에 하단 AlAs/GaAs 다층 반사막 및 하단 AlGaAs 공진기층, InGaAs strained 양자우물구조의 활성층, 상단 AlGaAs 공진기층, 상단 AlAs/GaAs 다층 반사막을 차례로 성장하였다. FSELD의 발진특성은 상온에서 400ns, 5KHz의 pulse로 측정하였는데 그 결과를 그림 3에 나타내 보았다. 발진계시 전류는 6mA이며 발진파장은 971nm이고 spectral line width는 약  $5\text{\AA}$  이었다. 짧은 cavity length를 가짐으로 인해 높은 전류 level에서도 단일모드로 동작하였다. 이러한 수직 공진구조의 표면 방출형 레이저 다이오드는 작은 체적의 활성층과 DBR mirror를 이용한 공진기로 구성되어 있으며 이러한 구조를 사용해 밀집된 2차원 구조의 배열이 가능하다. 각각의 레이저 다이오드간의 거리가 충분히 작아서 optical coupling이 일어난다면 상호간의 레이저 다이오드로부터 빔 동기성이 기대된다. 이를 구현하기 위해  $25\mu\text{m}$ 의 FSELD 구조에 Focused

Ion Beam 식각에 의해  $1.3\mu\text{m}$  간격으로  $0.1\mu\text{m}$  이하로 분리시키면 하나의 배열 집단인 160개 이상의 레이저 다이오드를 만들었다[6]. 그림 4는 제작된 array의 전체 사진과 전류-광출력 특성이 나타나 있다. 발전개시 전류가 약  $45\text{mA}$ 인데 전체 다이오드 갯수가 160개 이상이므로 개개의 레이저 다이오드의 발전개시전류는  $280\mu\text{A}$ 로서 매우 낮은 발전개시 전류를 의미한다. 이렇게 발전개시 전류가 낮은 이유는 레이저 다이오드 간의 강한 optical coupling으로 인하여 광이득이 증가한 때문이다. 배열형 레이저 다이오드에서 mode의 정확한 갯수를 알기 위해서는 전체 레이저 다이오드에 대한 coupled mode analysis를 하여야 한다. 하지만 간단한 고찰로 부터 단일 lobe beam 패턴을 갖기 위해서는 채널간의 손실을 줄이거나 chirped array, variable spacing array와 같은 레이저 다이오드의 서로 다른 배치물 요한다[7]. 이러한 배열의 구조는 주기적 배열, 원형 배열 동심원형 배열의 3가지로 나누어 볼 수 있다. 그림 5는 각각의 배열형 구조에 대한 사진과 실험결과를 나타내었다. 각각의 레이저 다이오드는  $1\mu\text{m}$  떨어져 있으며 동시에 pumping 하였다. 이 때 동심원형 배열의 경우 가장 원형 형태의 beam을 나타내었다.

## 2.2 전자소자

OEIC에 적합한 전자소자로 평면구조의 MES-FET 및 HEMT와 수직 구조의 HBT, VFET (SIT 또는 PBT) 등이 쓰이고 있다. OEIC용 전자소자로 많이 쓰이는 MESFET는 S.I GaAs 기판에  $1\mu\text{m}$  정도의 undoped GaAs 층이 있고 그 위에  $0.15\mu\text{m}$  두께의 활성층,  $0.05\mu\text{m}$ 의 저항집속 향상층 등의 구조로 이루어진다. 이는 종래의 OEIC가 주로 전기신호, 광신호의 변환 및 전기 신호처리에 고집적의 전자소자가 필요하기 때문이다. 그러나 점점 고속 동작을 요구함에 따라 게이트 길이에 비례해 표면의 단차가 공정상 크게 제한 요소가 된다. 이에 기판 평탄화 공정을 중심으로 하는 기술이 주로 발전되었다. HBT와 수직 JFET는 수직

광전집적회로의 전자소자로 사용 되는데 특히 HBT는 DH 구조를 가지는 유사성때문에 집적화에 많이 연구되고 있다. 본 연구에서는 수직 OEIC 전자소자로서 VFET의 구조를 제안하였으며 이 구조는 반도체 에피택시층 내에 격자 무늬의 금속이 파묻힌 형태 (SMS ; 반도체-금속-반도체)로 selective MOCVD 성장기법을 이용해 구현하였다[8]. 이 때 사용한 금속은 열처리에 비교적 강한 W 박막이며 격자의 주기는  $3\mu\text{m}$ 이며 평탄한 표면을 얻기 위해서 격자 방향을 (100) 기판위에  $\langle 0\bar{1}\bar{1} \rangle$  방향에서  $\langle 0\bar{1}1 \rangle$  방향으로  $10\sim 30^\circ$  기울여서 평탄한 표면의 에피성장을 하였다. 제작된 소자의 단면그림을 그림 6에 나타내었으며 이렇게 제작된 VFET의  $I_{DS}-V_{DS}$  특성곡선은 그림 7에 나타내었다. 금속을 내재시킨 주변 반도체의 doping에 따라 pentode 혹은 triode하게 특성이 나타난다. Pentode하게 측정된 VFET의  $g_m$ 는  $V_g=0\text{V}$ 일 때  $6.5\text{mS}$ 이고  $V_{th}$ 가  $-2.1\text{V}$ 였다. 이 때 소자 면적은  $30\times 30\mu\text{m}^2$  이었다. 이 소자를 OEIC에 사용하기 위해서는 게이트 격자 구조 간의 간격, active 층의 면적 불순물 농도 및 active 층의 면적을 조절함으로써 가능하다.

## 3. 송신단 수직 광전집적회로

앞서 논의한 발광소자와 전자소자를 이용한 수직 광전집적회로를 제안 할수 있는데, 이에 앞선 것으로 수직 JFET와 EBH-LD를 집적하였는데, 이 구조를 구현하기 위해 LPE로 2번의 에피택시를 시도하였는데 JFET형성에 사용된 Zn 확산공정의 열화가 심하게 대두되었다. 이에 보완하는 방법으로 W Schottky를 전극으로 사용한 VFET를 제안하였다. 이렇게 함으로써 전류구동을 크게하고 게이트 영역의 안정된 형성으로 전류 변조 즉 레이저 다이오드의 광출력 제어 능력을 높일 수 있다. 더우기 전자소자와 광소자의 직접결합을 통하여 전류 및 광 상호간의 변환외에 광 출력이 전자소자에 영향을 주어서 얻어지는 광 양안정 및

광스위치 기능등이 기대된다. 따라서 그림 8과 같은 표면 방출 LED와 VFET가 수직 결합된 구조를 제안하고 구현시켰다[10]. 그림 9은 제작된 LED의 광출력과 전류와의 관계를 보여주고 있으며 그림 10은 게이트 전압에 따른 광출력의 변조를 보여주고 있다. 게이트 전압이 -2V 이상에서는 게이트 누설 전류가 심하여 변조특성이 나쁘나 W Schottky의 성질이 개선되면 더욱 좋은 변조특성이 기대된다. 그림 11은 제작된 광전집적회로의 단면을 보여주고 있는데 이와 같은 구조로 LED대신 앞절에서 제안된 수직 공진기를 가지는 표면 방출 레이저 다이오드로 구현한다면 광 접속 및 2차원적으로 광신호 처리를 할 수 있는 보다 용이한 구조가 되리라 기대된다.

#### 4. 수신단 수직 광집적회로

일반적으로 photodetector의 입력 광은 매우 약하므로 photodetector에서 얻어진 photocurrent는 큰 증폭을 하여야만 LD 혹은 LED를 구동할 수 있다. 그러므로 Detector의 뒷단에는 증폭 트랜지스터가 반드시 필요하게 된다. 이것도 구현하는 구조에 따라 수직 및 수평형으로 나뉘게 되는데 수평형에서는 반절연기관 위에 집적하므로 기생용량이 매우 작은 구조를 얻을 수 있어 고속 동작에 유리하나 power를 많이 내기 위해서는 소자의 표면적이 커지게 된다. 그러나 수직형 구조는 소자의 표면적이 크지 않아도 비교적 많은 power를 낼 수 있기 때문에 소자의 종류 선택 및 설계가 잘 이루어지면 매우 큰 power를 내면서 고속 동작이 가능하리라 기대된다. 따라서 본 연구에서는 Vertical JFET 구조를 이용하여 그림 12과 같이 수직으로 PIN diode detector를 집적함으로써 집적도를 높이며 트랜지스터와 광소자간의 광 및 전기적 coupling에 의한 feedback 현상을 얻으려고 하였다. 이때  $p^+$  finger gate는 carrier가 통과하는 채널의 길이가 매우 짧아져서 carrier transit time이 무시되고 Gate에서의 RC 시상수만으로 속도가 결정될 수 있다.

이 구조는 상대적으로 기생용량이 매우 작으며 gate finger를 잘 설계하여주면 gate 저항도 작아져서 수십 mA 정도의 전류를 수백 mS/mm의 gain에서 수십 GHz의 속도로 동작시킬 수 있을 것으로 예상하고 있다. 그림 13에는 제작된 PIN 광수신소자의 특성과 VJFET 특성이 나타나 있다. 아직 연구 중에 있으며 VJFET의 특성을 개선시키면 빛에 의한 VJFET 출력 변조 특성도 얻을 수 있을 것이다.

#### 5. 결 론

GaAs 광전집적회로의 제작을 위해 MBE 및 MOCVD system을 이용하여 수직구조에 알맞는 광소자 및 전자소자를 개발하였고 각각의 소자의 집적화를 시도하였다. Bellcore와 공동 연구로 MBE를 이용하여 다층 DBR mirror를 이용하여 제작된 표면 방출형 LD는 발진개시 전류가 약 6mA이며 작은 직렬저항 값 및 낮은 동작 전류를 얻었다. 이를 이용해 single lobe를 갖는 여러가지 array 구조를 제안하고 구현하였다. 또한 수직형 전자소자로 MOCVD system을 이용하여 W이 매몰된 VFET를 구현하였고 VFET 위에 LED를 집적시켜 전기신호에 의한 광신호 변조를 일으키게 하는 출력단의 수직 광전집적회로를 제작하였다. 수신단 광전집적회로에서는 PIN diode 구조와 VJFET를 집적화한 수신단 OEIC 가 제작중에 있으며 광검출 특성을 얻었다.

#### <참 고 문 헌>

- [1] I.Ury, S.Margalit, M.Yust, and A.Yariv, Appl. Phys. Lett., 34, 430, 1990
- [2] T.Sakurai, O.Wada, and T.Nakagami, Fujitsu Sci. Tech. J., 24, 1, 1987
- [3] O.Wada, T.Sakurai, and T.Nakagami, IEEE J.Quantum Electron., QE-22, 805, 1986

- [4] S.L.McCall, A.C.Gossard, J.H.English, J.L.Jewell, Y.H.Lee, and A.Scherer, Appl. Phys. Lett., 51, 84, 1987
- [5] Hoi-Jun Yoo, J.R.Hayes, N.Andreadakis, E.G.Paek, G.K.Chang, J.P.Haribison, L.T.Florez, and Y.S.Kwon, Appl. Phys. Lett., 56(20), 1942, 1990
- [6] Hoi-Jun Yoo, A.Scherer, J.P.Haribison, L.T.Flores, E.G.Paek, B.P.Vander Geage, J.R.Hayes, A.V.Lehmen, and Y.S.Kwon, Appl. Phys. Lett., 56(13), 1198, 1990
- [7] Hoi-Jun Yoo, J.R.Hayes, E.G.Paek, J.P.Haribison, L.T.Florea and Y.S.Kwon, ICSSDM '90, Sendai, Japan(to be presented)
- [8] C.H. Hong, C.T. Kim, and Y.S. Kwon, J. Electron. Mater. (to be accepted for publication)
- [9] Hoi-Jun Yoo and Y.S. Kwon, Japan, J. Appl. Phys., 27, L431, 1988
- [10] C.H. Hong, C.T. Kim, and Y.S. Kwon, ICSSDM '90, Sendai, Japan(to be presented)

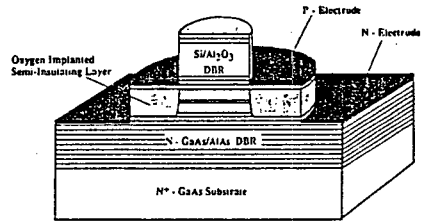


그림 2. 전면방출형 레이저다이오드(FSELD)의 구조

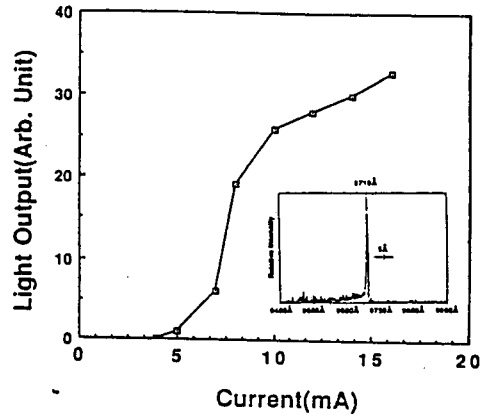
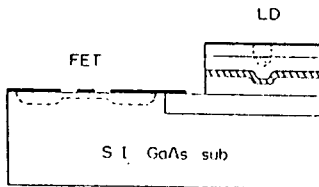
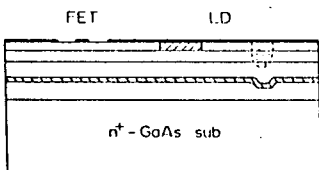


그림 3. 전면방출형 레이저다이오드(FSELD)의 발진특성

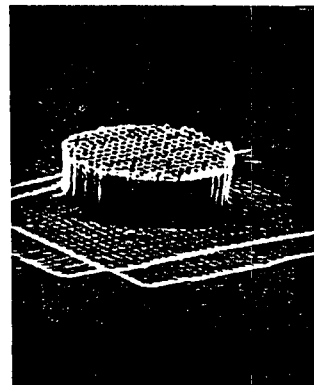


(a) 수평형 광전집적회로



(b) 수직형 광전집적회로

그림 1. 광전집적회로의 구조



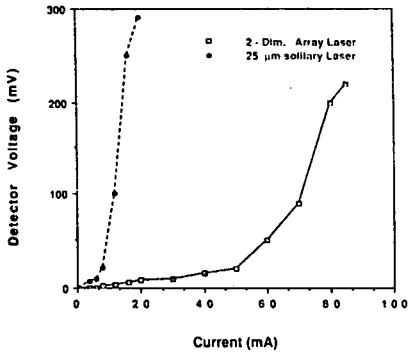


그림 4. FSEL 구조를 이용한 array의 사진과 전류-광출력 특성

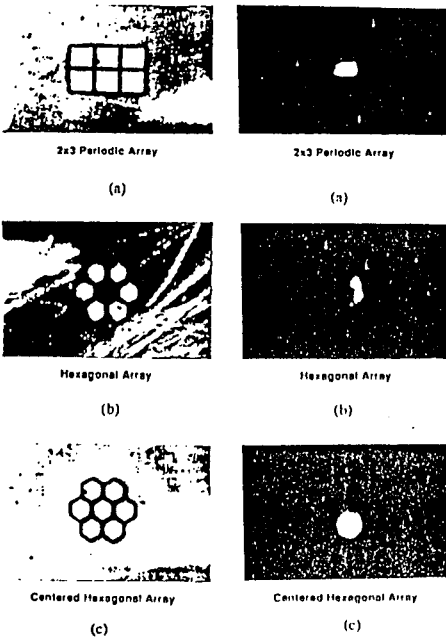


그림 5. 배열형태에 따른 사진과 near field pattern

- (a) 주기적 배열
- (b) 원형 배열
- (c) 중심 원형 배열

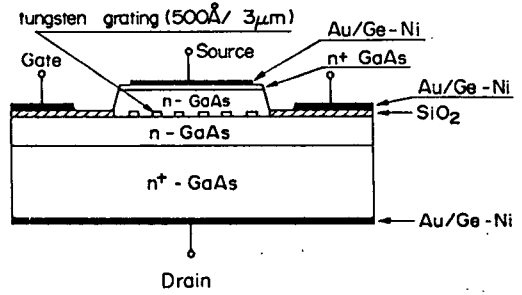


그림 6. SMS 구조를 이용한 전자소자의 모양

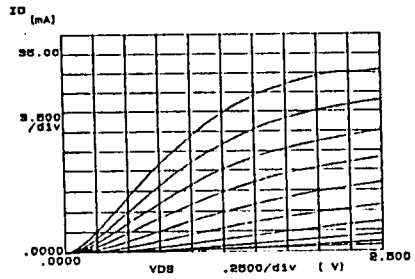


그림 7. 제작된 VFET의  $I_{DS}-V_{DS}$  특성

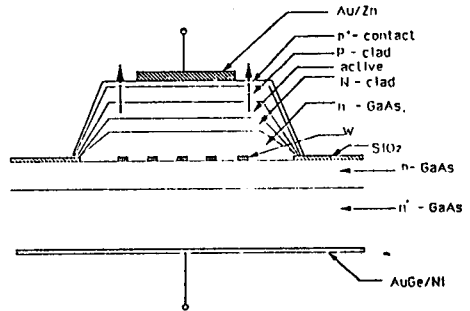


그림 8. 표면방출형 LED와 VFET의 수직집적구조

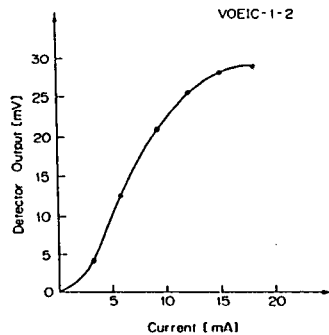


그림 9. 제작된 표면방출형 구조 LED의 전류-광출력 특성

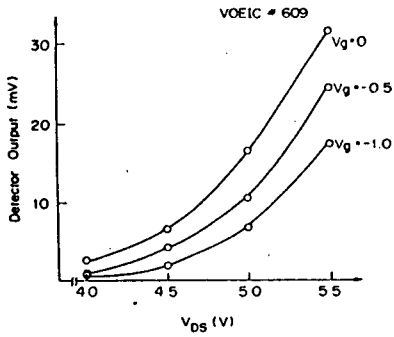


그림 10. Gate 전압에 따른 광출력 변조특성

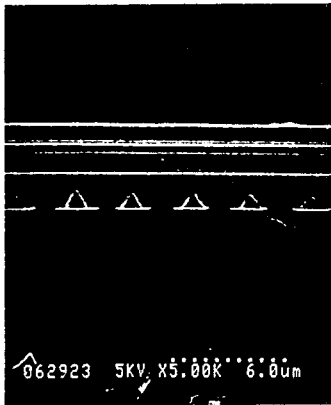


그림 11. 제작된 수직형 광전집적회로의 단면

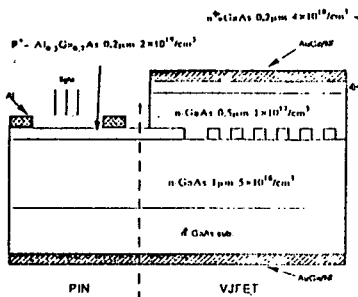
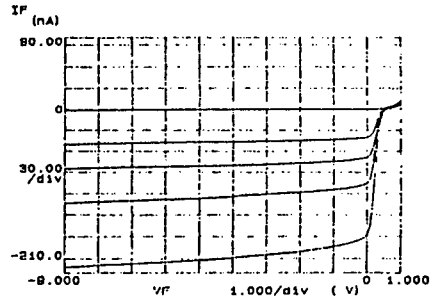
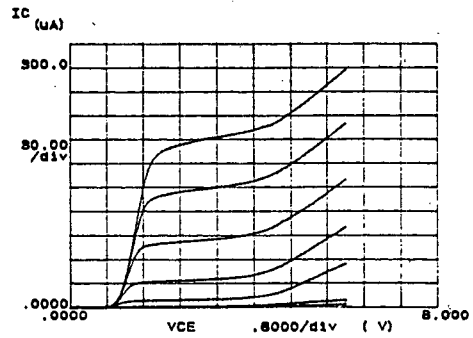


그림 12. VJFET와 PIN detector의 수직집적구조



(a) PIN 광수신소자의 특성



(b) VJFET의 전압-전류 특성

그림 13. PIN 광수신소자와 VJFET의 특성