

스트랩다운 관성항법 시스템을 위한 데이터 취득 시스템의 구성
Design of Data Acquisition System for Strapdown Inertial Navigation System

조현진* 김 용관* 정 연태** 이 만형***

부산대학교 대학원 기계공학과* 대학원 정밀기계과**

부산대학교 공과대학 정밀기계과***

Abstract

This paper is about construction of Data Acquisition System for Gyro-System which obtains the information such as position, velocity, acceleration and attitude etc of Dynamic Vehicle System.

We made up the Data Acquisition System using IBM-PC and in connection with CYBER 180-830 based on rate table, controller and IEEE 488 Interface etc.

1. 서론

공간상을 자유로이 항해하는 항체의 위치, 속도, 자세등을 외부와의 교신없이 자체적으로탐지할 수 있는관성측정 시스템(IMU)중 관성항법 시스템(INS)은 항공기, 미사일, 잠수함, 특수 비행(Vehicle)등의 운동체 시스템 성능과 유용성을 높여주는 정밀계측 장치로서 최신 고급기술이 집약되어 이루어지고 있다. 고가인 이들 정밀계측장치의 중요성이 국내에서도 증가되고 있으나 현재 외국에서 수입되고 있다. 따라서 국내에서 요구되는 수요를 충족시키고 기존설비의 유지 및 보수를 위한 연구들이 수행되므로써 방위산업, 항공산업, 조선공업등에 많은 도움을 줄 수 있으리라 사료된다.

SDINS의 여러 성능시험에 필요한 실험기자재 구입에는 엄청난 경비가 소요되므로 레이트 테이블, Controller, IEEE 488 Interface등을 기본으로하여 이에 필요한 데이터 취득 시스템 설비를 구축코저 함이 주된 연구목적이라 할 수 있다.

SDINS의 여러 성능시험에 필요한 실험장비는 많은 경비가 소요되므로 레이트 테이블, Controller, IEEE 488 Interface등을 기본으로하고, 그에 부수적으로 필요한 데이터 취득 시스템을 IBM PC와 CYBER 180-830으로 구성하였다.

2. 제어및 데이터취득 시스템의 하드웨어 구성

그림 1은 Sample and Holder, 아날로그 멀티플렉서 및 A/D 변환기로 이루어진 SDINS 시험을 위한 데이터 취득 시스템과 D/A, DIO를 이용한 제어시스템이다. IBM PC/AT 와 인터페이스를 효율적으로 구성하기 위해 Slot Extension Card (PCL-753)을 사용하여 컴퓨터 외부로 Connector를 확장시킨후 PCL-714 Lab Card를 사용하여 데이터 취득과 제어를 수행하였다. 그리고 IEEE 488을 사용하여 Plotter를 제어하고 RS 232C를 이용하여 CYBER 180-830과의 커뮤니케이션을 실행을 한다.

2.1 SAMPLE-AND-HOLDER

외부 환경으로 부터 입력 신호들을 받는 동안 인 한 변화가 예상되는 신호들의 값을 일정하게 유지시켜 A/D변환기로 하여금 그 값을 취하게 하는데 필요하다. 본 실험에서는 여러개의 Sample-and-Holder를 상용하여 각 채널의 신호를 동시에 고정하고 아날로그 멀티플렉서에 의해 각각 A/D변환기로 연결되게 된다. Sample-and-Holder는 National Semiconductor사 제품인 LH0023C를 사용하였으며, 구성 회로는 그림 2에 나와 있다. LH0023C의 응답 특성은 그림 3과 같다. 제어 논리가 "High" 즉 "Sample"을 유지하면 어느정도 Settling 시간을 가지고 신호를 추적하며, 논리가 "low" 즉 "Hold"일때 신호를 일정하게 유지한다. 본 실험에서는 Settling 시간을 20 μ sec 정도로 하였다.

2.2 아날로그 멀티플렉서

둘이상의 아날로그 입력 데이터중에서 하나의 데이터를 선택하여 내보내는 일을 한다.

이 때 이 장치에는 외부로 부터 channel선택에 필요한 신호가 가해져야 한다. 보통은 channel선택에 필요한 신호의 갯수를 n이라 할때 선택 가능한 channel수는 2^n 으로 표현된다. 예를 들어 8개의 데이터중에서 하나를 선택할 필요가 있을 경우에는 필요한 channel 선택신호로는 세 개가 있어야 한다.

2.3 아날로그-디지털 변환기

입력 신호가 A/D 변환기를 거쳐 마이크로 프로세서로 입력되기까지의 구성도를 그림 4에 도시하였다. 입력 신호는 보통 100 mV이하의 크기인 경우 low-level 신호라고 하고 100 mV 이상의 신호를 high-level 신호라고 하는데, 스트레인게이지, thermocouple 등에서 얻어지는 신호는 보통 low-level신호이어서 신호 자체의 찌그러짐이 없도록 ground를 적절히 해야 한다. 신호 조절장치는 아날로그 신호가 멀티플렉서에 들어가기전에 멀티플렉서가 받아 들일 수 있도록 적절한 형태로 바꾸어 주는 역할을 하며, 만약 신호가 전압이 아니라면 전압의 형태로 변환해 준다.

본 실험에서는 아날로그-디지털 변환기로 PCL-714 LAB CARD를 사용했다. PCL-714 CARD는 모두 16 채널의 아날로그 입력이 들어올 수 있으며, A/D의 해상도는 14 bit로써 $\pm 5V$ 입력 및 $0 - 8.2V$, $0 - +5V$ 단극 입력도 가능하다. A/D변환 시간은 $40 \mu S$ 이하

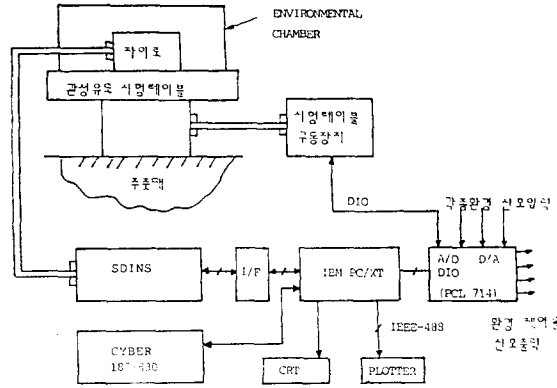


그림 1 SDINS 시험을 위한 시스템 구성도

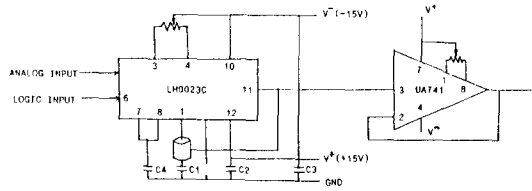


그림 2 SAMPLE AND HOLDER 회로

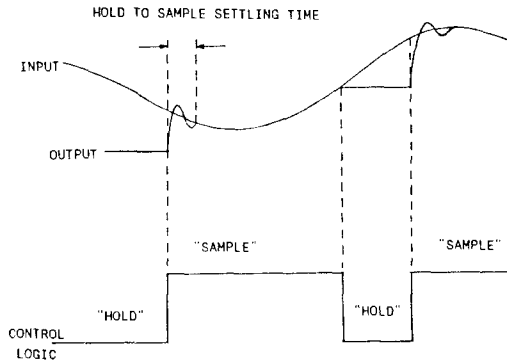


그림 3 RESPONSE OF SAMPLE AND HOLDER

이며, 정확도는 0.3% 이하이다. 또한 PCL-714 CARD에는 16점의 디지털 입.출력 포트가 마련되어 있으며, 이들 포트를 통해서 A/D변환 시작 신호와 Sample-and-Holder 제어신호, 멀티플렉서의 채널 선택 신호로 사용한다.

2.4 디지털-아날로그 변환기

디지털 형태의 데이터를 D/A를 거쳐 아날로그 형태의 신호를 내보내는 장치이다. Output Port는 데이터를 멀티플렉서로 내보내 주는 일을 하게 되고, 멀티플렉서의 역할은 A/D 변환 시스템일 때와 마찬가지로 역할을 한다. 멀티플렉서를 거쳐 나온 신호는 hold circuit를 거쳐게 되는데 이 회로를 통하여 Sample된

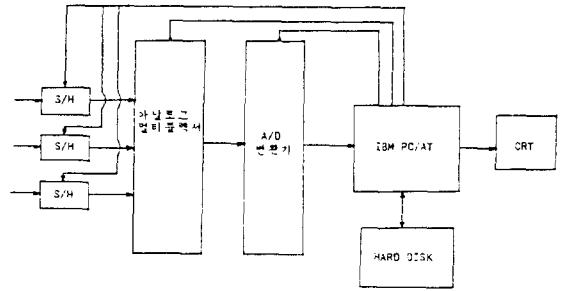


그림 4 DATA ACQUISITION DIAGRAM

신호를 일정시간 동안 유지되게 해주어 그동안 아날로그 형태의 신호로 변환된다. PCL-714 CARD에서는 3개의 D/A 채널을 가지고 있다.

2.5 DMA (Direct Memory Access)

Direct Memory Access 방법은 프로그램에 의해 작동되는 마이크로 프로세서의 레지스터들을 거치지 않고 주변 장치들과 마이크로 컴퓨터의 RAM사이에서 데이터 전달이 하드웨어의 의하여 이루어 지게 함으로, 데이터의 전달이 프로그램에 의한 것 보다 빨리 이루어지며 더 복잡한 인터페이스를 요구한다. 일반적으로 DMA방법에 의한 데이터의 전달을 요구하는 신호를 프로세서에 보내면 프로세서는 그의 활동을 중지하게 되며 DMA 컨트롤러는 마이크로 컴퓨터의 어드레스 버스와 데이터버스를 관장하여 RAM과 주변장치 사이에서 데이터의 교환이 이루어지게 한다.

DMA방법을 응용할 수 있는 마이크로 컴퓨터는 DMA 컨트롤러가 어드레스버스와 데이터 버스를 쓰는 동안 tristate buffer와 같은 장치를 이용하여 어드레스 버스와 데이터 버스에 연결된 다른 장치로부터 그의 사용을 금지시킬 필요가 있다. IBM PC/AT 시스템에 대해 DMA방법을 사용할 경우는 다음과 같다. DMA컨트롤러는 CPU에서 보내온 커맨드 또는 다른 회로에서 보내온 리퀘스트 신호에 의해 동작을 개시한다. 이때 CPU에서 일시적으로 버스를 보관하는 제어를 실행치않으면 DMA 컨트롤러와 CPU사이에서 신호의 충돌이 발생한다. 80286의 경우 HOLD신호와 HLDA신호에 의해 모컬버스의 제어를 실행한다. 예컨대 DMA컨트롤러가 HOLD신호를 High로 했을때 80286은 버스제어에 관계 하는 단자를 하이임피던스 상태로 하고 나서 HLDA단자에 High 신호를 출력한다. 이후 DMA컨트롤러가 80286을 대신하여 버스를 제어한다. 물론 DMA컨트롤러가 일련의 처리를 실행하고 끝났을때 HOLD 신호를 low로 되돌린다. 이때 80286은 HLDA 신호를 Low로 되돌리고 나서 재차 버스 제어를 되찾을 수 있다.

2.6 인터페이싱 IBM PC

1) IBM PC에서 사용가능한 총 1Mbyte의 Memory영역은 System booting을 위한 BIOS ROM 부분을 비롯해서, Device Control용 Memory부분들, DOS가 차지하는 부분, 그리고 User가 사용가능한 부분으로 미리 나뉘어져 있다. User가 사용가능한 부분은 40000H - 9FFFFH까지의 384 Kbyte의 R/W Memory영역은 System Board의 I/O Connector에 장착된 Expansion RAM Board가 차지하는 부분이다. Assembly Language로 프로그램밍

하는 경우 Source Code 및 데이터 등은 User가 사용할 수 있는 부분 (860H - 9FFFFH) 내에서만 사용이 가능하다. 단 Monitor Display 등을 하고자할 경우에는 해당 Memory 영역(B0000H - B3FFFH)에 데이터를 수록함에 의해 원하는 화상을 얻을 수 있다. High Level Language로 Programming 하는 경우에는 모든 Memory 배분을 DOS 가 자동적으로 처리한다.

2) IBM PC에서 Memory와 I/O Device는 같은 Address를 공유할 수 있다. Device Controller에 따라서는 해당 Device의 Access방식을 Memory Map과 I/O Map으로 선택할 수 있는 것도 있다. Memory Map과 I/O Map은 Address Bus를 공유하되 Control Signal (Memory Read/Write, I/O Read/Write)에 따라 둘 중 하나가 선택되게 되어있다. 즉 'In', 'Out' Instruction을 사용하느냐 'MOV' Instruction을 사용하느냐에 따라 CPU는 해당되는 Device Controller에 따라서는 해당 Device Controller를 Memory Map으로 설정하기 위해 해당 Address에 다른 Memory가 없는 것을 확인하여야 하며, 마찬가지로 I/O Map으로 설정할때도 해당 Address에 다른 I/O가 없는 것을 확인하여야 한다. 표 1에서는 PC DOS에 Default로 설정되어 있는 I/O Address Map을 찾아볼 수 있다. 그러므로 DOS 하에서 새로운 I/O Device를 I/O Map으로 장착하고자 할 경우에는 표 1에서 제거된 것 이외의 Address를 사용 하여야만 한다.

표 1 IBM Device I/O Address Map

Hex Range	Usage
000-00F	DMA Chip 8237A-5
000-021	Interrupt 8259A
040-043	Timer 8255 5
060-063	PPI 8255A 5
080-083	DMA Page Registers
0A0-0A3	NMI Mask Register
0C0-0C3	Reserved
0E0-0E3	Reserved
100-10F	Game Control
110-117	Expansion Unit
120-12F	Reserved
178-17F	Reserved
2F0-2F7	Reserved
2F8-2FF	Asynchronous Communications (Secondary)
300-31F	Prototype Card
320-32F	Fixed Disk
378-37F	Printer
380-38C**	SOLC Communications
38C-38F**	Binary Synchronous Communications (Secondary)
3A0-3A9	Binary Synchronous Communications (Primary)
3B0-3BF	IBM Monochrome Display/Printer
3C0-3CF	Reserved
3D0-3DF	Color Graphics
3E0-3E7	Reserved
3F0-3F7	Diskette
3F8-3FF	Asynchronous Communications (Primary)

I/O Map에서는 Address path width를 16으로 사용하므로 $8\text{bit} * 2^{16}$ 개 (64,000개)의 I/O Device가 동시에 사용되어질 수 있다.

3) IO Channel은 Expansion Memory, Pripheral Controller, A/D, D/A 인터페이스등을 IBM PC와 연결시킬 수 있는 통로로써, 8bit bidirectional 데이터 bus, 20bit address bus, 6 levels of interrupt request lines, memory와 I/O의 read/write를 위한 control lines, clock과 timing lines, 3 channel DMA (Direct Memory Access) Control lines 및 5V, 12V dc power lines, ground line등 총 62개의 단자로 이루어져 있다. 이와 같은 I/O Channel은 총 8개가 System board에 부착되어 있어 Monitor, Floppy Disk, Hard Disk, Printer, RS-232C, A/D, D/A 등 주변

장치를 장착할 수 있게 되어 있다.

4) INTEL에서는 Device Controller로서 One chip VLSI들을 개발하여 실제로 Controller를 설계 제작하는 것을 매우 용이하게 하였다. 그 중 대표적인 Controller들을 열거하면 다음과 같다.

- (1) 8237 Programmable DMA Controller
- (2) 8259 Programmable Interrupt Controller
- (3) 8251 Programmable Serial Interface Controller
- (4) 8255 Programmable Parallel Interface Controller
- (5) 8256 Multifunction Universal Asynchronous Receiver Transmitter (MUART): 8251 + 8255 + 8259
- (6) 8275 Programmable CRT Controller
- (7) 8272 Single/Double Density Floppy Disk Controller

5) GP-IB

GP-IB의 규격은 현재 IEEE안과 IEC안이 있다. 이 양자의 규격은 기본적으로 거의 같으며 단지 연결단자(connector)의 형상만이 다르다. IEEE안은 24핀 압폐물 연결단자 형이며 IEC안은 RS232C형으로서 현재 사용하고 있는 GP-IB는 거의 IEEE안을 따르고 있다. 인터페이스로써의 구조는 8개의 데이터 버스라인 (DI0 1-8)과 3개의 전송 버스 (DAV, NRFD, NDAC) 그리고 5개의 인터페이스 관리버스(IFC, ATN, SPQ, REN, EO) 등 모두 16개로 구성되어 있다. 신호라인은 이 16개 만으로 이들 각 기능을 표 2에 나타내었다. 기타 라인 은 어스 또는 실드로써 사용되고 있다. GP-IB의 인터페이스 기능은 5가지의 기본적 기능과 5가지의 보조적 기능으로 성립되어 있으며 이 기능을 사용하여 모든 제어가 되고 있다. 이들의 기능을 지령하는 코드를 코맨드(command)라고 부르며 직접 측정기를 동작시키는 코드(range, function)를 리모트 콘트롤하는 코드)나 그 측정 결과의 코드를 데이터라고 한다.

표 2 GP-IB신호 라인의 기능

버 스	라 인	용 도
데이터 버스	DI01-8	데이터 및 메시지 전송
전송 제어 버스	DAV	데이터의 유효성 표시
	NRFD	수신 준비 완료
	NDAC	수신 완료
인터페이스 제어 버스	ATN	명령/데이터 상태
	IFC	주변 장치 초기화
	REN	원격 상태화
	SRQ	주변 기기 요구
	EOI	데이터 전송 종료

3. IBM PC 와 CYBER 180-830 인터페이스

데이터 취득 시스템을 통하여 IBM PC/AT로 받아들여진 데이터를 RS232C를 이용하여 CYBER 180-830에 데이터를 전달, 중앙 컴퓨터에서 계산 후, 정보를 다시 IBM PC/AT로 보내어져서 원하는 콘트롤을 행한다.

본 실험에서는 제어 컴퓨터로서 16bit IBM PC/AT를 사용하였으며, 그 하드웨어적 구성은 640K 메모리, HARD DISK, 1개의 플로피 디스크 운용 시스템으로

되어 있으며, 중앙 컴퓨터의 통신을 가능케 하는 시리얼 인터페이스로 RS232C 보오드가 추가되어 있다. 시리얼 인터페이스 보오드는 INTEL 8251칩을 사용하여 중앙컴퓨터와는 25핀 D-shell 콘넥터가 붙어 있는 비동기 신호기 보오드이다. 이 시리얼 인터페이스와 중앙 컴퓨터의 모뎀과 연결하여 정보 전달이 이루어지게 된다.

3.1 소프트웨어 구성

소프트웨어 구성은 하드웨어의 자기 진단 프로그램, 데이터 획득 및 저장 프로그램, 중앙 컴퓨터 CYBER 180-830 으로의 데이터 전송 및 수수, 데이터 분석 프로그램으로 이루어져 있다. 사용된 언어는 데이터 취득이나 저장, 중앙 컴퓨터로의 전송 및 수수 등 빠른 속도를 요구하는 프로그램은 어셈블러 언어를 사용하였고, 그의 프로그램은 pascal을 사용하여 언어간에 link를 시켜 사용하였다.

(1) IBM PC/AT와 중앙 컴퓨터와 커뮤니케이션 실행

중앙 컴퓨터 (CYBER 180-830)에서는 IBM PC/AT 로부터 전송되어 오는 전언(Message)을 전달, 수수하는 프로그램과 자이로의 오차분석 및 수정을 관리하는 프로그램으로 이루어진다. 전언을 수수하기 위해서는 실질 기억 보전 장치(Physical disk storage area)을 대신하여 가상 기억영역 (Virtual memory area)을 사용하면 정보의 순수 전달에 있어서 신속성과 불필요한 실질 기억 영역을 절약할 수 있다.

(1) 정보 연결 작업

대화 형태로 컴퓨터 작업이 이루어지는 다중 사용자용 시스템에서 정보 연결 작업을 가능케 하기 위하여는 일반의 사용자와는 단지 일련의 시스템 명령어를 조합하여 수행시키는 CYBER 제어 언어 (CYBER CONTROL LANGUAGE:CCL) 를 사용하여야 하며 다음과 같은 언어가 많이 쓰인다.

- PROC : CCL 과정 (Procedure) 임을 식별하는 문
- REVERT : CCL 과정을 호출한 제어문 다음으로 가계하는 명령어
- GET : 디스크 영역에서 로컬 파일을 가져오는 명령어
- FTN 5 : 포트란 언어로 되어 있는 파일을 컴파일링하는 명령어
- COPY : 임의의 파일을 화면에 디스플레이 하는 명령어으로써 현재 사용하고 있는 단말기에 시리얼로 전송하는 명령어.

정보 연결 작업에서는 각종 환경 변수의 측정치와 자이로의 출력 등 오차 해석을 위한 상황 전송하는 작업과 분석된 결과와 일련의 작업명들을 하향 전송하는 작업으로 크게 대별할 수 있으며 각각의 작동 순서는 다음과 같다.

3.2 하향 전송

- 1) 필요한 프로그램을 실질 기억 보존장치에서 사용자 가상영역으로 옮긴다.
- 2) 프로그램에 블록 시작기호, 종료기호, 블록체크기호를 첨가시키는 포트란 프로그램을 수행하여 새로운 파일을 작성한다.
- 3) 새로운 파일을 시리얼라인을 통해 전송한다.
- 4) 작성된 새로운 파일을 지운다.

3.3 상향 전송

- 1) 제어 컴퓨터로부터 전송되어오는 글자열을 기다리는 프롬프트 스트리밍 보내며 글자열을 받아 해독하는 포트란 프로그램을 실질 기억 장치에서 사용자 가상영역으로 옮긴다.
- 2) 옮겨진 프로그램을 컴파일링하여 수행한다. 이 프로그램은 전송된 글자열에서 부터 블록 시작기호, 종료 기호, 블록 체크 기호를 제거한다.
- 3) 위에서 제거한 상태를 나타내는 글자열을 새로운 파일에 수록한다.
- 4) 과정 3)에서 이전의 상태와 비교하여 변화가 없으면 포트란 프로그램에서 새로운 파일에 수록하는 과정을 생략한다.

(1) IBM PC/AT 프로그램

중앙 컴퓨터와의 정보 전달 및 수수를 가능하게 하기위하여 전체 프로그램은 그림 5 와 같이 메뉴로 작동되는 구성을 이루게 한다. 사용자가 원하는 입력을 주면 그 각각에 따른 프로그램이 수행된다.

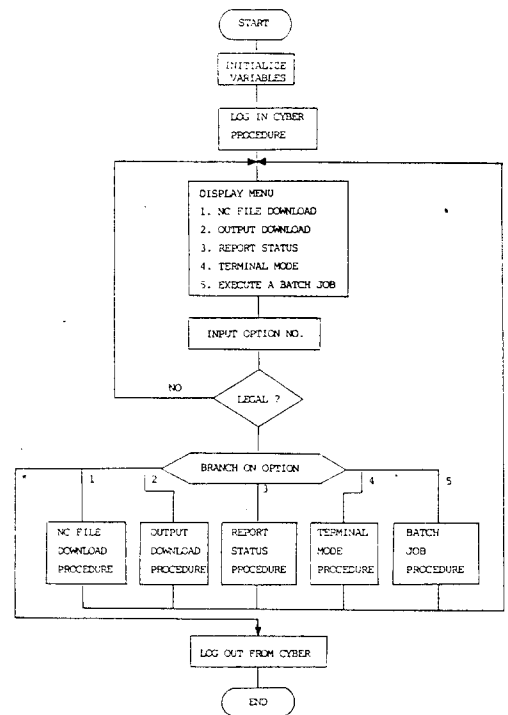


그림 5 제어용 컴퓨터로 쓰이는 IBM 프로그램의 기본 흐름도

(2) A/D 변환기 통한 데이터 획득 프로그램

그림 6 에는 데이터 획득 프로그램 유통도가 나와있다. 데이터의 입력이 시작되며, 입력된 데이터는 플로피 디스크에 데이터 파일로 저장된다. 실험이 시작될 때 하드웨어의 이상유무를 진단하는 프로그램이 작동되어 A/D 변환기의 S/H의 작동 상태를 검사하고, A/D변환기 고정 작업을 실행한다.

3.4 데이터 분석프로그램

취득된 데이터를 분석하기위하여 Mean Value,

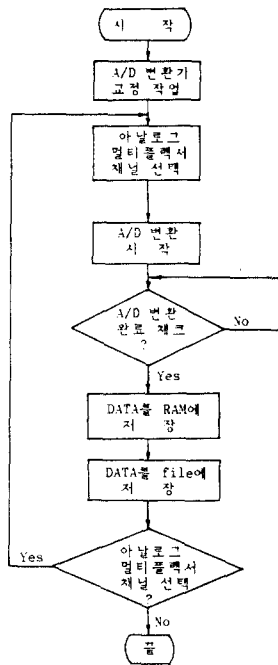


그림 6 DATA ACQUISITION FLOW DIAGRAM

Variance, Moments, Probability Density, FFT를 이용한 Autocorrelation 등을 구한다.

. Mean Value

$$\bar{u} = (1/N) \sum_{i=1}^N u_i$$

. Sample Variance

$$\sigma^2 = \{1/(n-1)\} \sum_{i=1}^N (u_i - \bar{u})^2 = \bar{u}^2$$

. Skedwness

$$S = \{1/(N\sigma^3)\} \sum_{i=1}^N (u_i - \bar{u})^3$$

. Flatness

$$F = \{1/(N\sigma^4)\} \sum_{i=1}^N (u_i - \bar{u})^4$$

. Prability Density

$$P(u) = N_x / N_w$$

여기서 N_x ; # of 데이터 within $x \pm w/2$

N ; total # of 데이터

w ; width

Power Spectrum 을 구하는 프로그램

Subroutine "PSD"는 256개의 데이터로 Cooley - Tukey Method에 의한 FFT (Fast Fourier Transform) 을 써서 Power Spectral Density (P.S.D.) 를 구하는 프로그램이다. 여기서 P.S.D.는

$$Equ(f) = (1/Nh) |X(f)|^2$$

의 식으로 표시되는데 $X(f)$ 는 U_i 의 Fourier Transform 이다. 그런데 본래의 데이터들은 Box Car function 에 의한 Time Window 이므로 leakage 와 side lobe가 크기 때문에 Bell type 의 Hann window function 을 써서

$$u_{T/2}(t) = (1/2) \{ 1 + \cos(2\pi t / Tr) \} ; -Tr/2 \leq t \leq Tr/2$$

와 같이 tapering 하고 나서 FFT를 한다. 여기서 나온 결과들에 1/0.375 을 곱하여 줄어들었던 power를 원상복귀 시키고 결과를 더욱 smoothing 해주기 위해

Frequency Band Averaging 을 Hanning Method로 처리한다.

Autocorrelation을 구하는 프로그램

Winer-Kintchin Relation 에 의해 P.S.D. 와 Autocorrelation 은 Fourier Spectrum Pair 이므로 Autocorrelation은 데이터를 FFT 시키고 이 결과를 이용하여 P.S.D를 구한 후 다시 inverse FFT 를 거치면 Autocorrelation이 구해진다. 그러나 여기서 데이터의 길이의 제한 때문에 Circular correlation

$$R_n(r) = \{(N-r)/N\}R_x(r) + (r/n)R_x(N-r)$$

의 발생을 고려해야 하므로 Subroutine "AUTO" 에서 Autocorrelation 은 다음의 절차로 구한다.

1. Add N zeros to make 2N 데이터 points
2. FFT - 2Npts

$$X(k), k=0,1, \dots, 2N-1$$

3. Compute "raw" PSD

$$S_x(k) = (1/N) X(k) \quad k=0,1, \dots, 2N-1$$

4. FFT $\{S_x(k)\}$ 2N pts

5. Discard later half

6. $N/(N-r)$ multiplied $r=0,1, \dots, N$

4. 결론

본 연구의 목적은 자이로스코프의 합격 시험 절차는 크게 전기적과 기능적 성능시험으로 구분되며, 이에 따라 각각의 성능시험에서 취득한 데이터를 분석, 국내에서 생산될 SDINS의 성능시험 절차를 수립할 수 있는 능력을 배양 하였다. Rate Table 이 도입된 후 자이로 시험을 위한 정밀한 실험실과 시험에 필요한 데이터 베이스 개발 및 시스템 하드웨어 구성에 관한 연구를 하였다. Sample과 Holder, 아날로그 멀티플렉서 및 A/D 변환기로 이루어진 데이터 획득 시스템과 D/A, PIO을 이용한 제어시스템을 IBM-PC/AT와의 인터페이스를 효율적으로 연구 하였다.

GP-1B,A/D 변환기를 통하여 데이터를 획득하고 데이터를 IBM PC/AT에 일시에 저장하여 분석하는 시스템과 소프트웨어를 개발하였다. 여러개의 입력을 동시에 획득하여 분석 후 원하는 제어를 바로고 손쉽게 할 수 있으며, 특히 아날로그 회로에서 발생하는 오차는 디지털 데이터 처리 방식으로 소프트웨어에서 보상하는 방법으로 크게 줄일 수 있었다. 개발된 소프트웨어는 하드웨어와 관련된 부분은 어셈블리 언어로, 기타 처리 부분은 파스칼 언어로 작성되어 있으며, 다른 종류의 하드웨어를 사용시 프로그램의 관련 루틴을 적절히 변경함으로써 다양한 하드웨어 적용이 가능한 잇점도 가지고 있다.

IBM PC/AT의 Memory 용량의 한계로 방대한 데이터의 획득과 분석하는데 소비되는 시간을 줄이기 위하여 RS-232C를 사용하여 CYBER 180-830으로 데이터를 전송하여 분석하는 시스템을 개발하여 문제점을 해결 하였다.

참고 문헌

1. 이장규, "정밀계측장치 제작에 따른 해석기법개발," 과학기술처 특정 연구개발사업 최종보고서, 서울대학교, 1988
2. Bertler, H., "Test Facilities and Procedures for Strapdown Systems," Symposium Gyro Tech-

nology, Sept. 18-19, 1978

3. Contraves Goerz Corporation, Instruction Manual for a Standard MPACS, IM-12593A, October 1986
4. Contraves Goerz Corporation, Product Description MPACS (Modular Precision Absolute Control / Encoding System), May 1977
5. Contraves Goerz Corporation, Instruction Manual for the 700 and 800 series Rate Table System with 405 Controller IM-25872B, September 1987
6. Technical Reference Personal Computer AT, IBM
7. Bendat, J.S. and Piersol, A.G., Random Data Analysis and Measurement Procedure, 2nd ed. John Wiley & Sons, 1984
8. Otnes R.K. and Enochson, L., Applied Time Series Analysis, John Wiley & Sons 1978
9. 정명균, 이정운, 이동인, " 마이크로 컴퓨터를 이용한 on-line 측정 시스템의 개발," 대한기계학회 논문집, 제 5권, 제 4호 pp.274, 1981
10. Scanlon. L. J., 80286 Assembly Language on MS-Dos Computers, Brady Communications Company, Znc 1986